

# **ELETTRONICA**

**CdS Ingegneria Biomedica**

## **LEZIONE D.05**

**Reti sequenziali sincrone**

**Modelli di macchine sequenziali sincrone**

**Flip-flop JK e T**

**Reti sincrone elementari**

**Parte 1**

# **Macchine sequenziali sincrone**

**Macchina di Mealy**

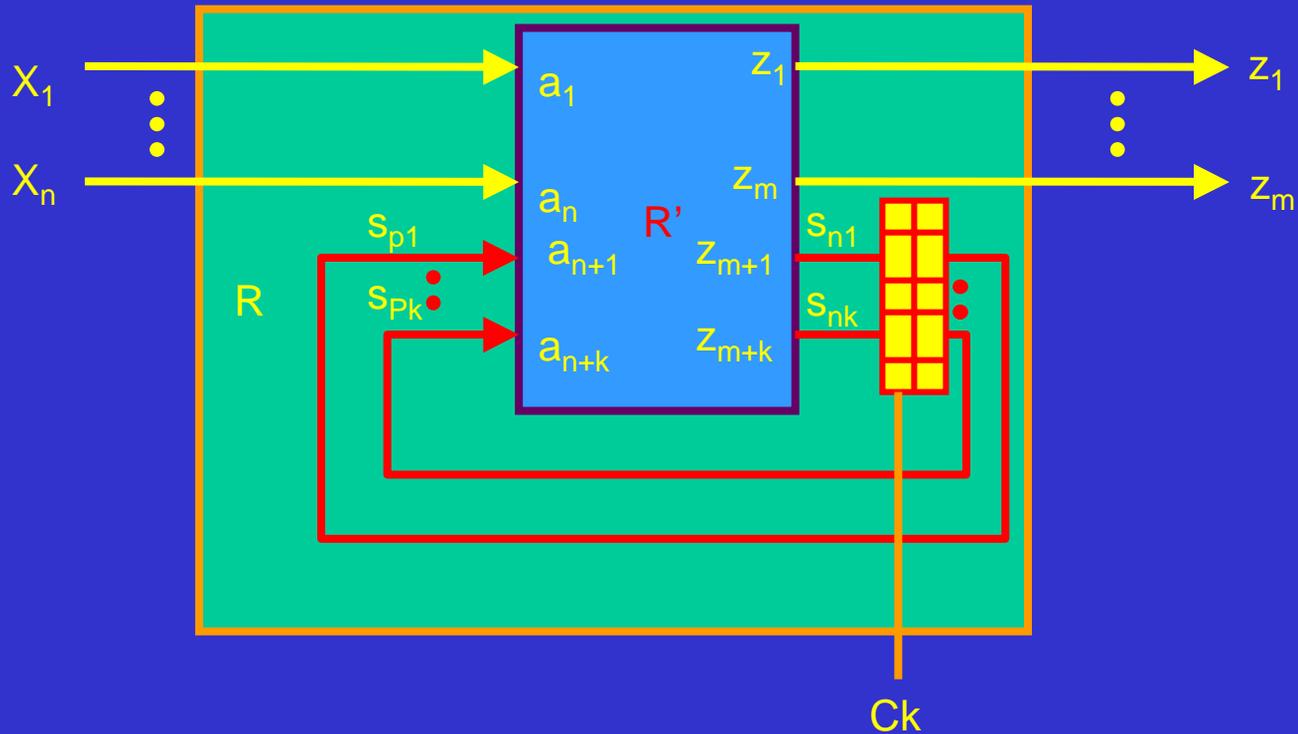
**Macchina di Moore**

**Macchina di Mealy ritardata**

**Condizioni sui tempi**

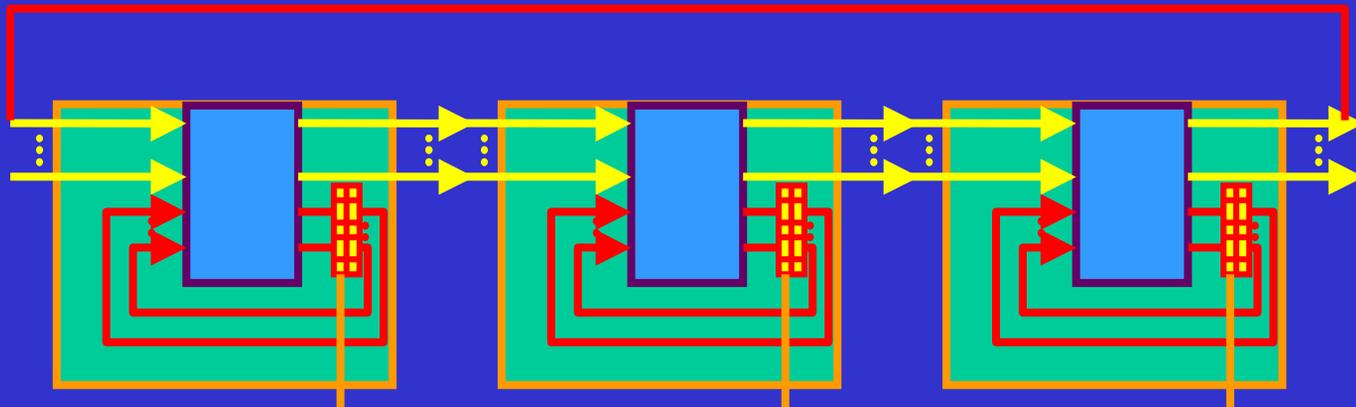
# Macchina di Mealy

- Lo stato è aggiornato in modo sincrono
- Le uscite dipendono dallo stato e dagli ingressi



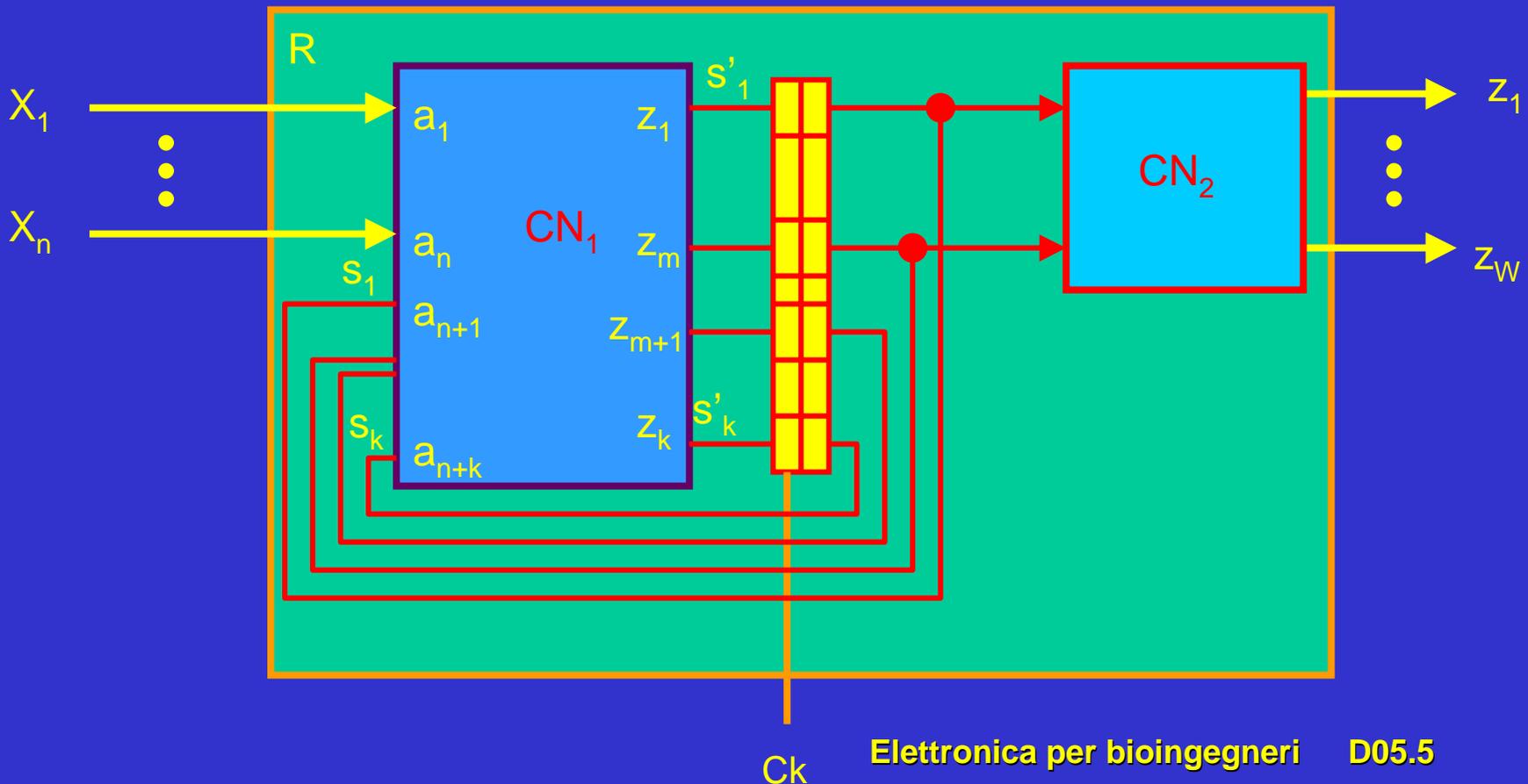
# Osservazioni

- Le uscite sono asincrone
  - Variano anche quando il clock è stabile
- È pericoloso usare più reti fra loro connesse
  - Si può ottenere una macchina asincrona “nascosta”



# Macchina di MOORE

- Le uscite dipendono solo dalle variabili di stato e sono aggiornate in modo sincrono



# Osservazioni sul modello di Moore

## ➤ Pro

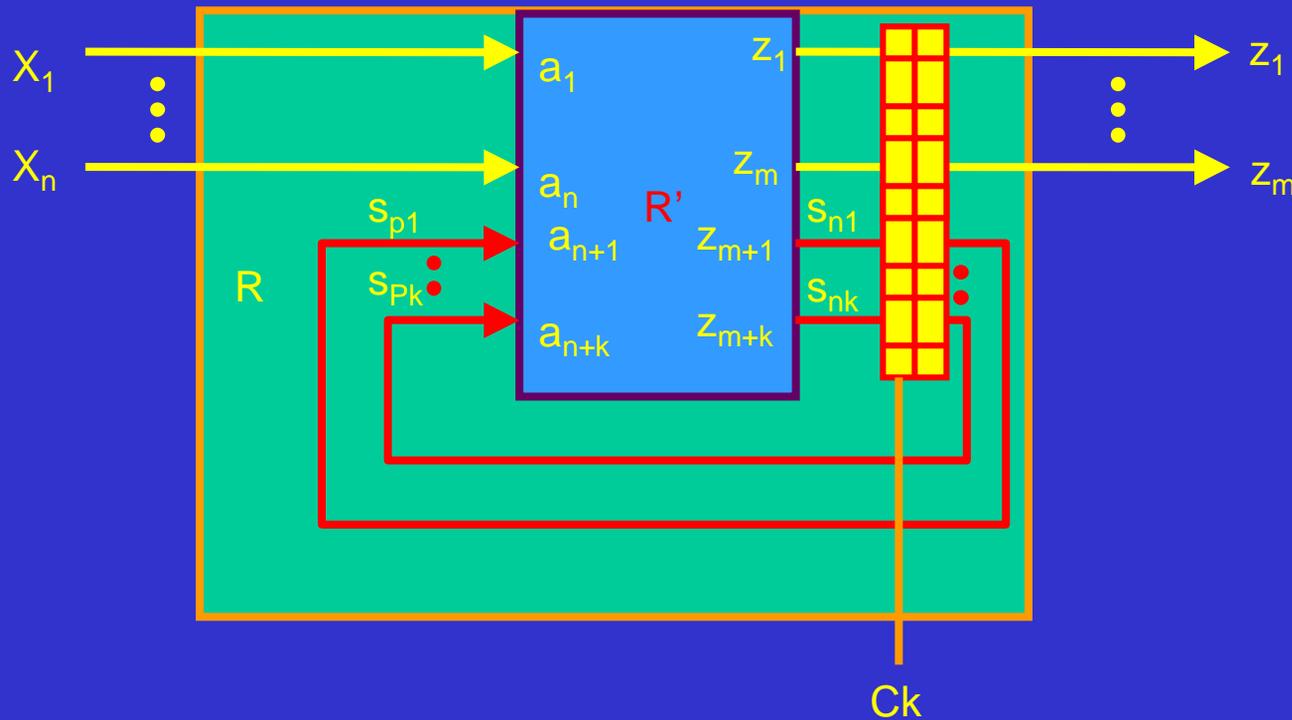
- Le uscite sono sincrone
- È possibile usare più reti fra loro connesse senza il pericolo di creare anelli di reazione che possono dare luogo a reti sequenziali asincrone

## ➤ Contro

- Le uscite vengono presentate in ritardo rispetto alla macchina di Mealy (tempo d'attesa per la sincronizzazione)

# Macchina di Mealy Ritardata

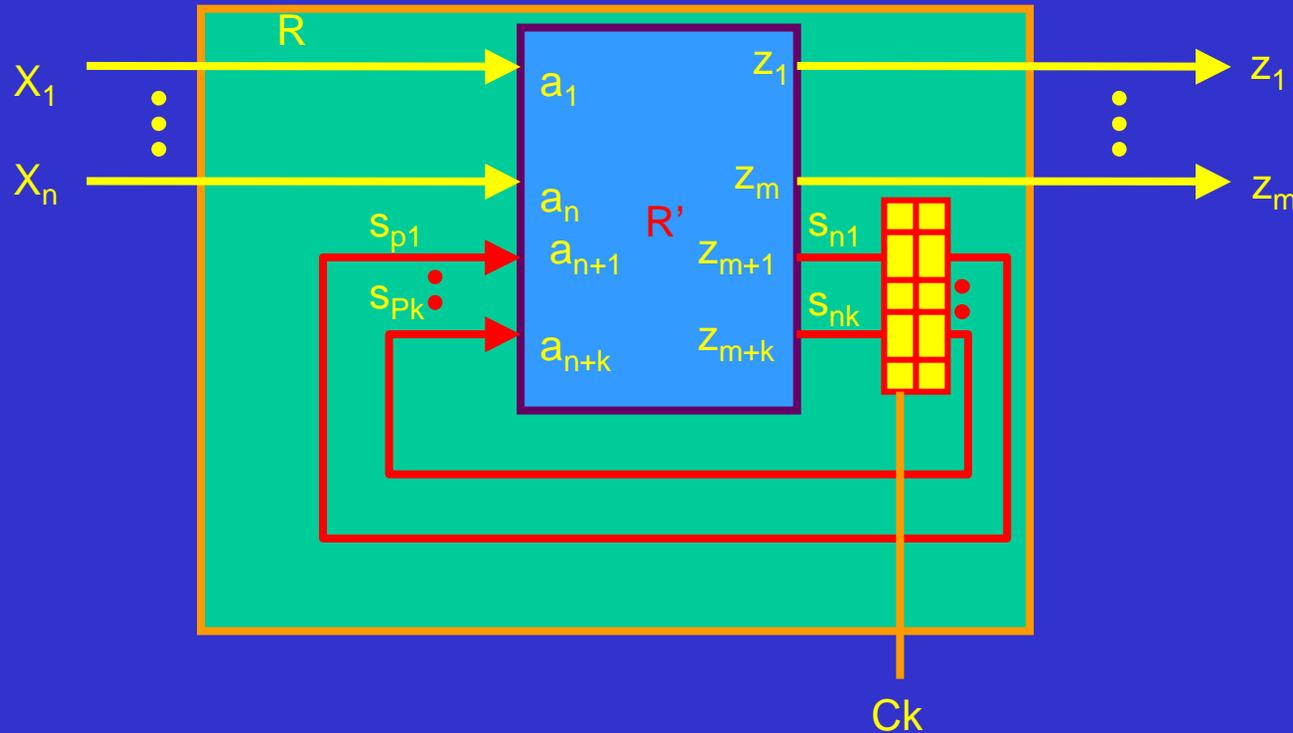
- Le uscite sono funzioni delle variabili di stato e degli ingressi, ma risultano sincronizzate



# Osservazioni su Mealy ritardata

- Le uscite sono sincrone
- È possibile usare più reti fra loro connesse senza il pericolo di creare anelli di reazione che possono dare luogo a reti sequenziali asincrone
- Il modello di rete di Mealy ritardata è del tutto equivalente a quello di Moore

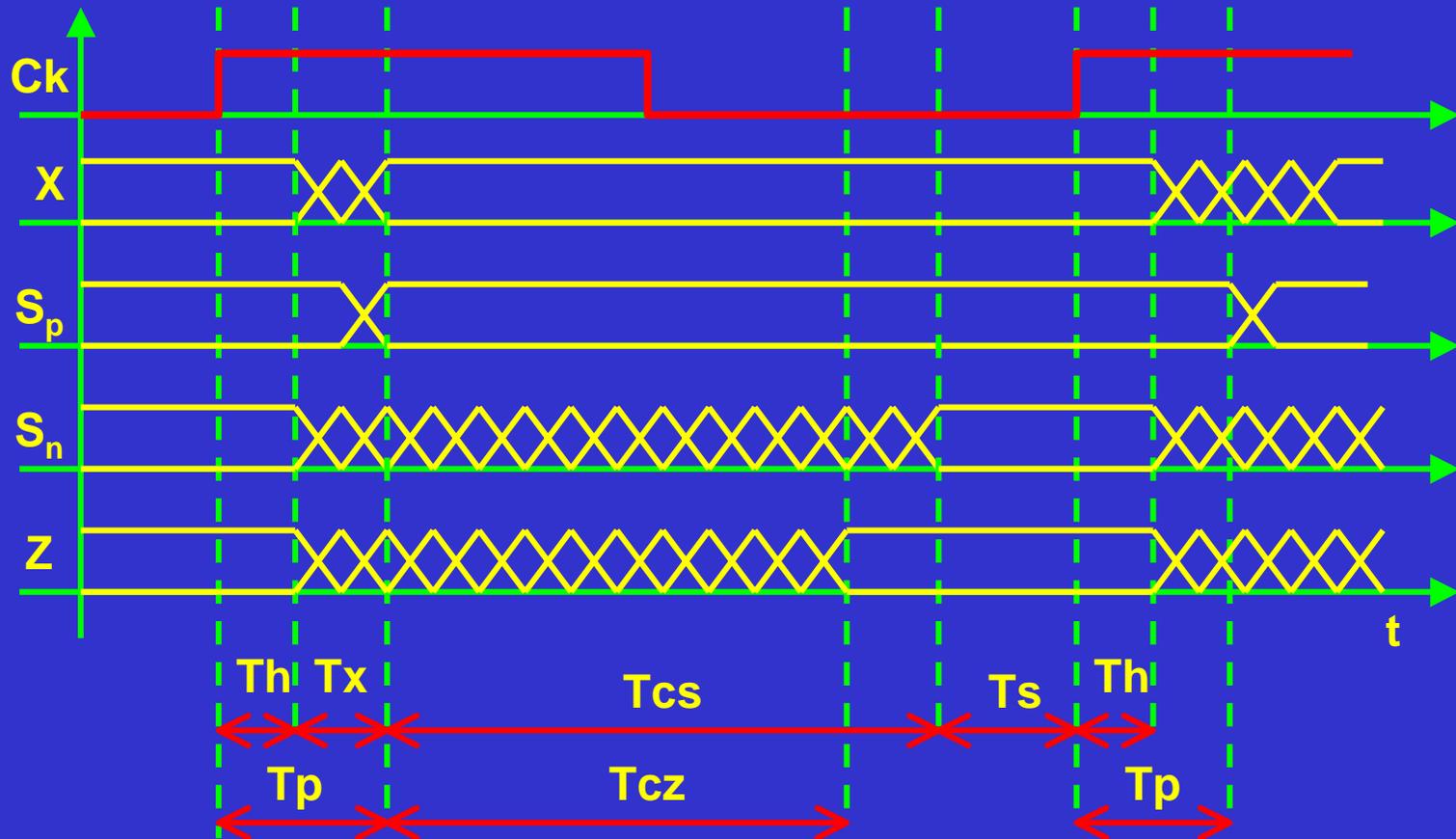
# Condizioni sui tempi (Mealy)



Per il corretto funzionamento è necessario che siano rispettati i tempi  $T_{\text{setup}}$  e  $T_{\text{hold}}$  del registro

# Temporizzazione

## ➤ Condizioni sugli ingressi



# Glossario

- $T_h$   $T_{hold}$  (mantenimento dopo il campionamento)
- $T_s$   $T_{setup}$  (stabilizzazione prima del campionamento)
- $T_p$   $T_{propagation}$  (propagazione del dato nel flip-flop D)
- $T_x$   $T_{input}$  (tempo in cui gli ingressi possono variare)
- $T_{cs}$   $T_{calc-s}$  (Tempo di calcolo delle variabili di stato)
- $T_{cz}$   $T_{calc-z}$  (Tempo di calcolo delle variabili d'uscita)

# Osservazioni

- In questa macchina il tempo di calcolo delle variabili di stato limita l'intervallo di tempo durante il quale gli ingressi possono non essere stabili
- Per garantire la sincronizzazione degli ingressi si può mettere una barriera di flip-flop D (un registro) subito dopo i terminali d'ingresso

$$T_{Ck} > \max(T_p, T_h + T_x) + T_{cs} + T_s$$

$$T_{Ck}' > \max(T_p + T_{cs} + T_s, T_h + T_x + T_s)$$

Parte 2  
**Flip-flop**

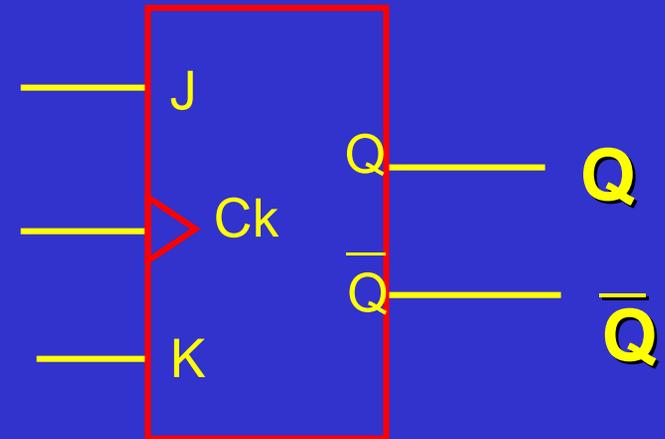
**Flip-flop JK**  
**Flip-flop T**

# Flip-flop JK

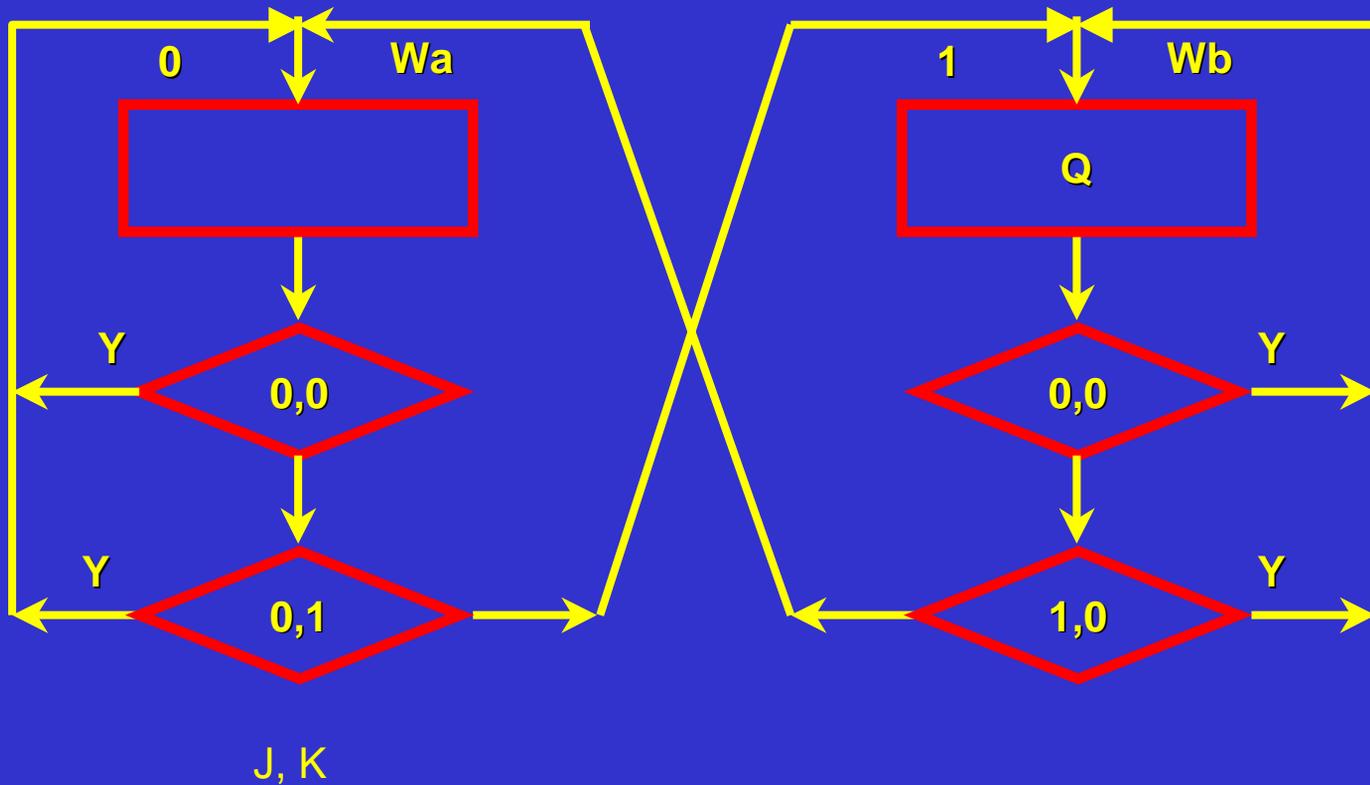
## ➤ Tabella di Verità

Ck	J	K	Q
0	X	X	Q
1	X	X	Q
	X	X	Q
	0	0	Q
	0	1	0
	1	0	1
	1	1	$\overline{Q}$

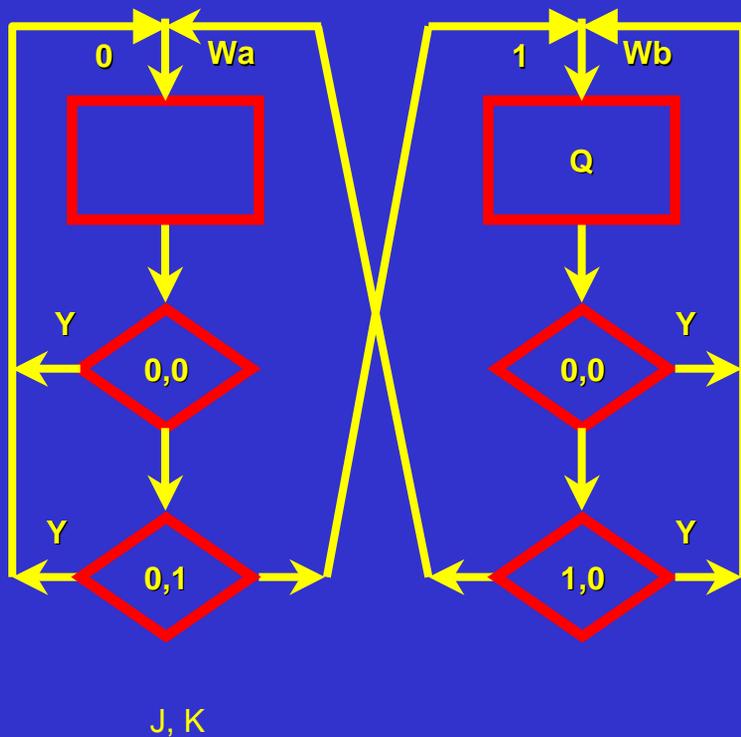
## Schema logico



# Diagramma di flusso



# Tabella delle transizioni



J	K	Wp	Wn
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

# Individuazioni delle equazioni

## ➤ Costruzione delle Mappe di Karnaugh

J	K	Wp	Wn	Q
0	0	0	0	0
0	0	1	1	1
0	1	0	0	0
0	1	1	0	0
1	0	0	1	1
1	0	1	1	1
1	1	0	1	1
1	1	1	0	0

Wn

J,K

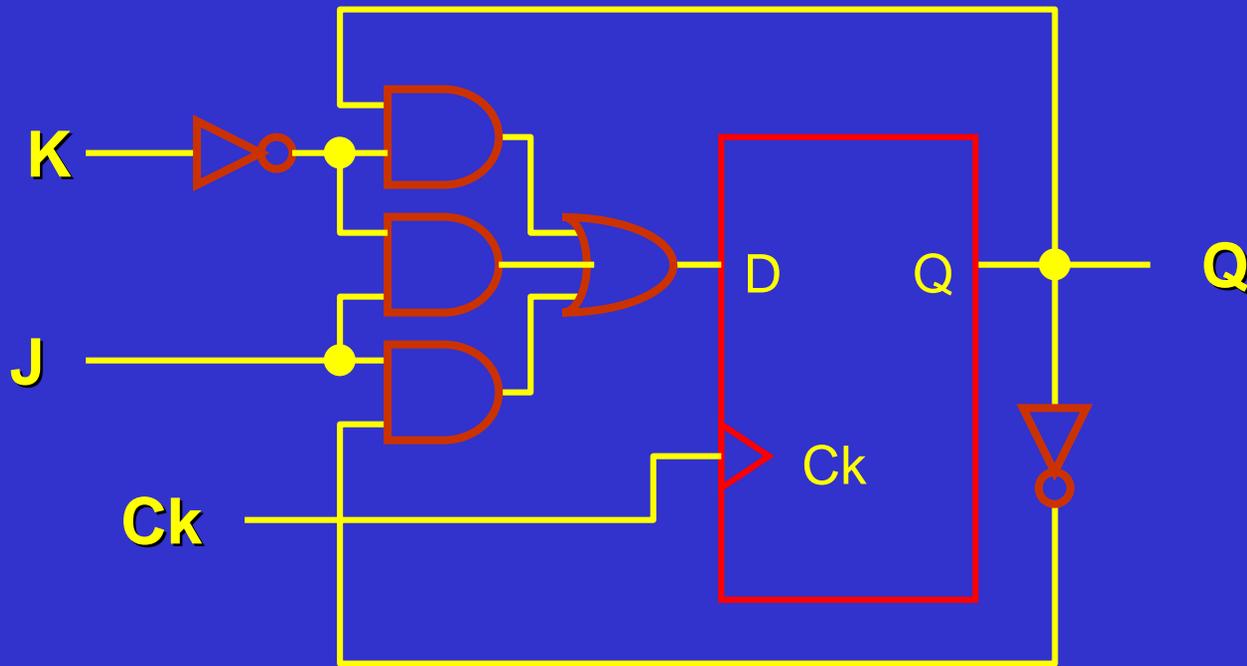
Wp

	0,0	0,1	1,1	1,0
0	0	0	1	1
1	1	0	0	1

$$Wn = J \cdot \overline{Wp} + \overline{K} \cdot Wp + J \cdot \overline{K}$$

# Schema

$$Wn = J \cdot \overline{Wp} + \overline{K} \cdot Wp + J \cdot \overline{K}$$

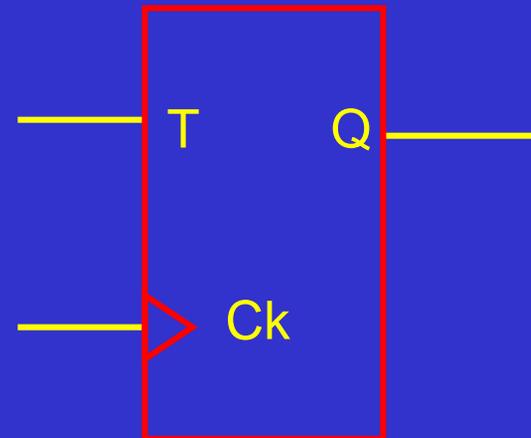


# Flip-flop T (toggle)

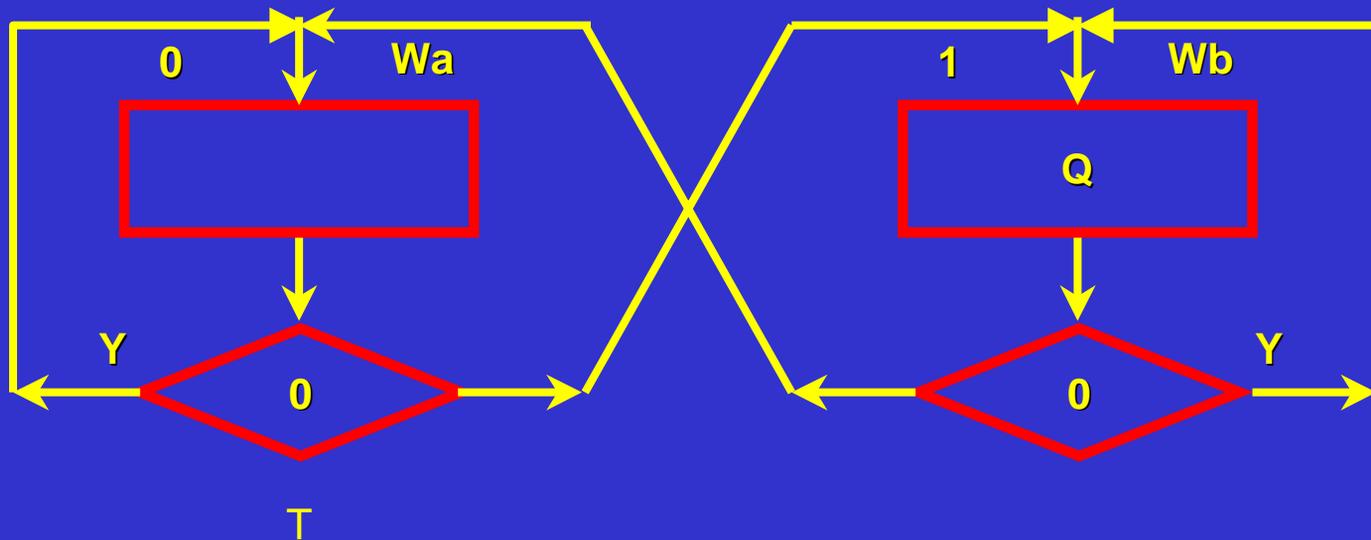
## ➤ Tabella di Verità

Ck	T	Q
0	X	Q
1	X	Q
	X	Q
	0	Q
	1	Q

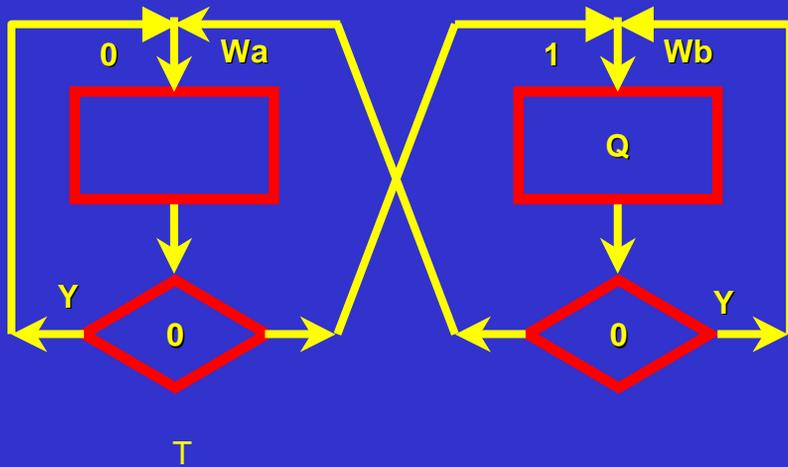
## Schema logico



# Diagramma di flusso



# Tabella delle transizioni



$T$	$W_p$	$W_n$
0	0	0
0	1	1
1	0	1
1	1	0

# Individuazioni delle equazioni

## ➤ Costruzione delle mappe di Karnaugh

T	Wp	Wn	Q
0	0	0	0
0	1	1	1
1	0	1	1
1	1	0	0

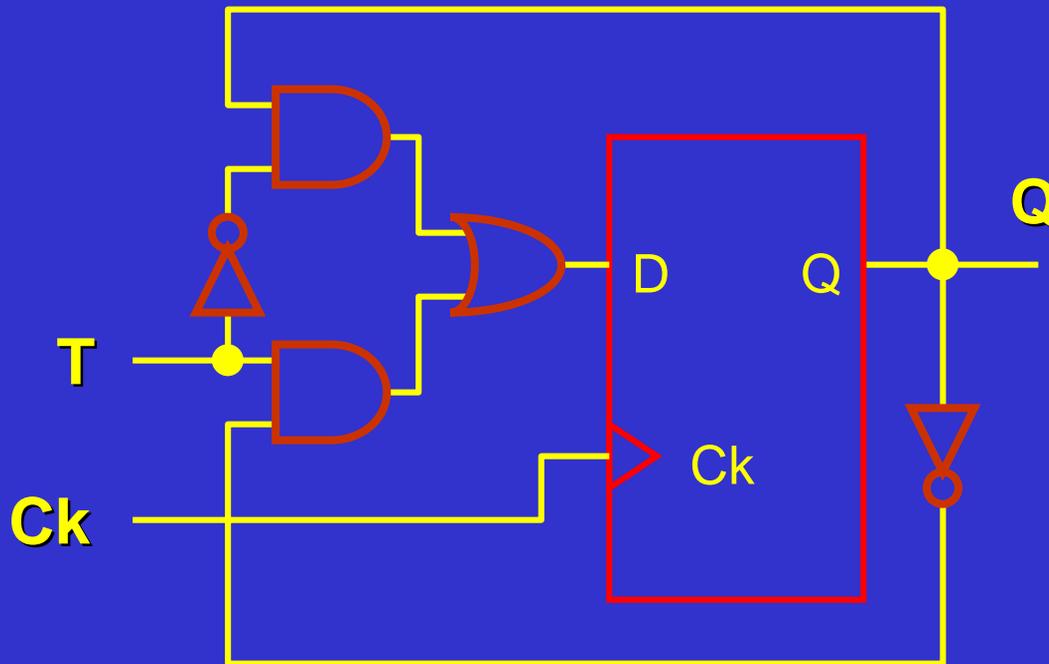
Wn

T	0	1
Wp	0	1
0	0	1
1	1	0

$$Wn = T \cdot \overline{Wp} + \overline{T} \cdot Wp$$

# Schema

$$W_n = T \cdot \overline{W_p} + \overline{T} \cdot W_p$$



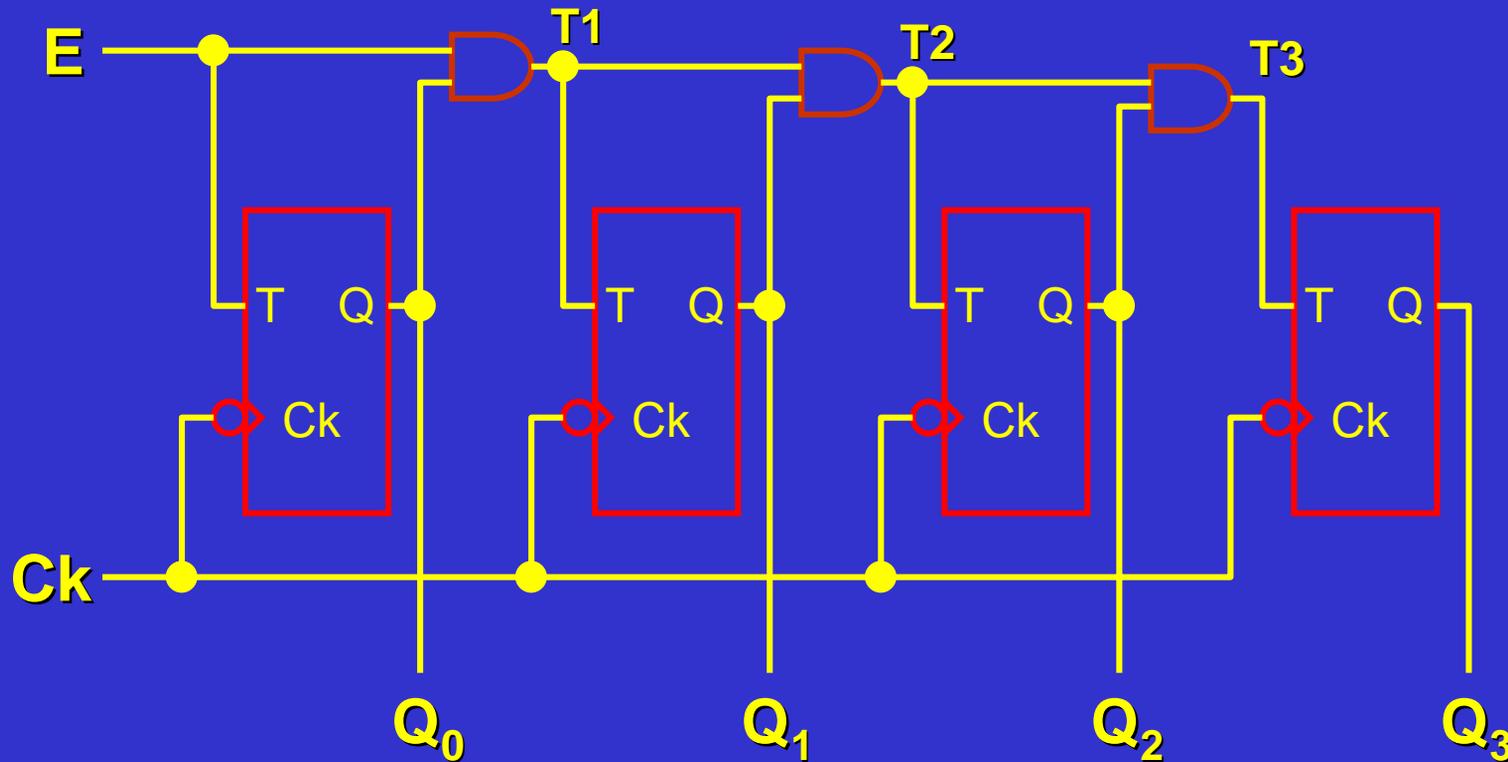
**Parte 3**

# **Reti sincrone elementari**

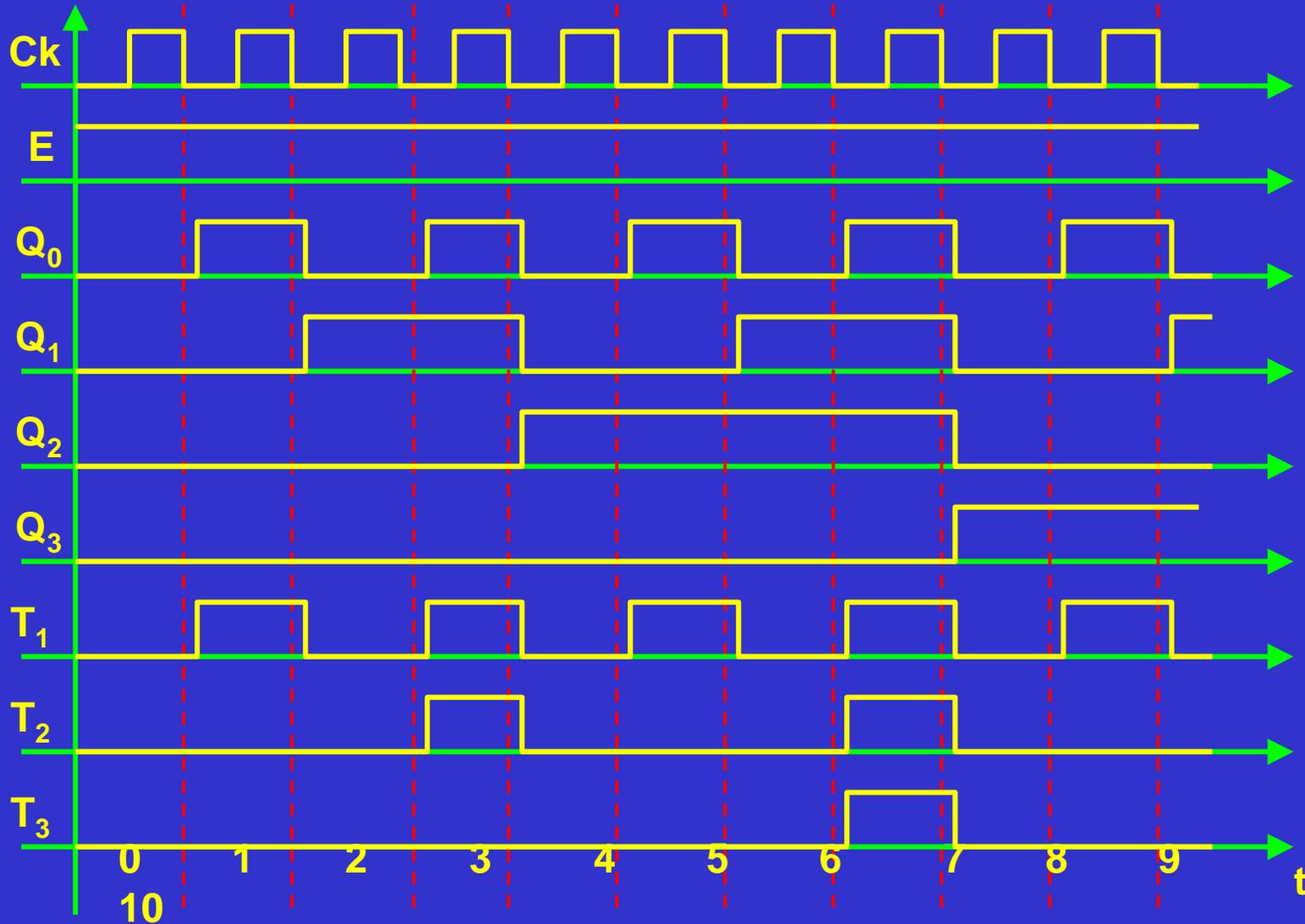
**Contatori**

**Registri a scorrimento**

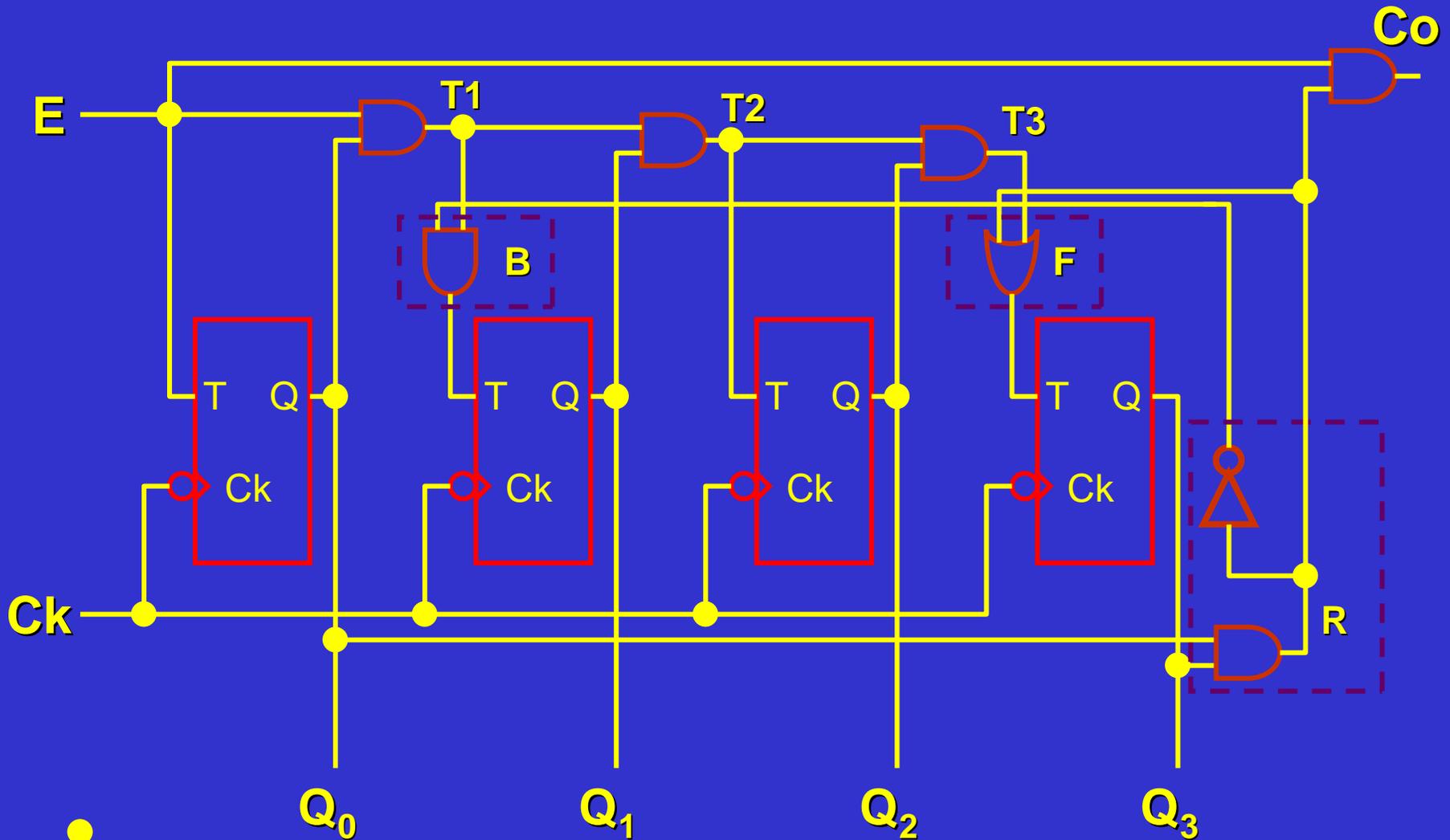
# Contatore sincrono modulo $2^N$



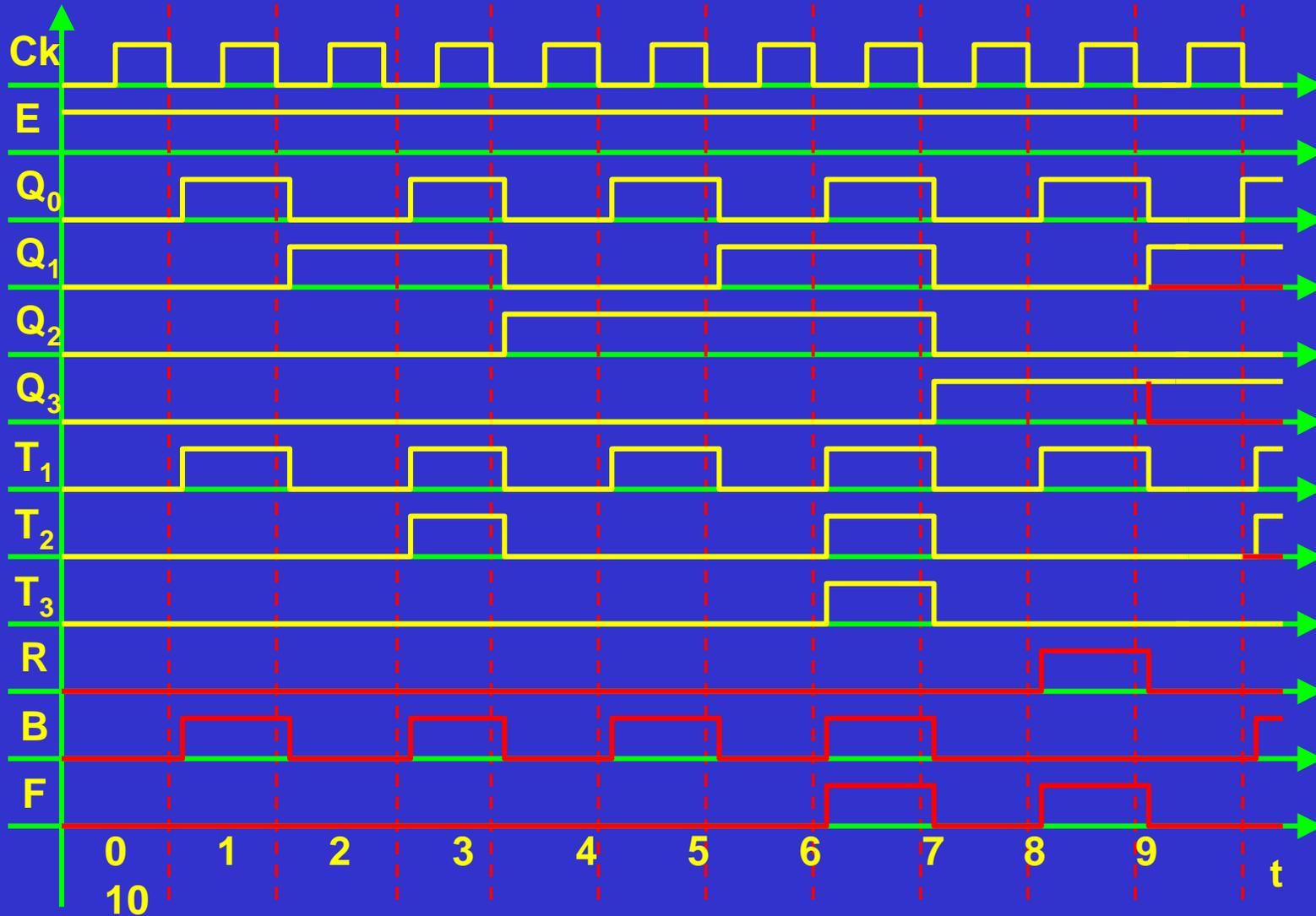
# Forme d'onda



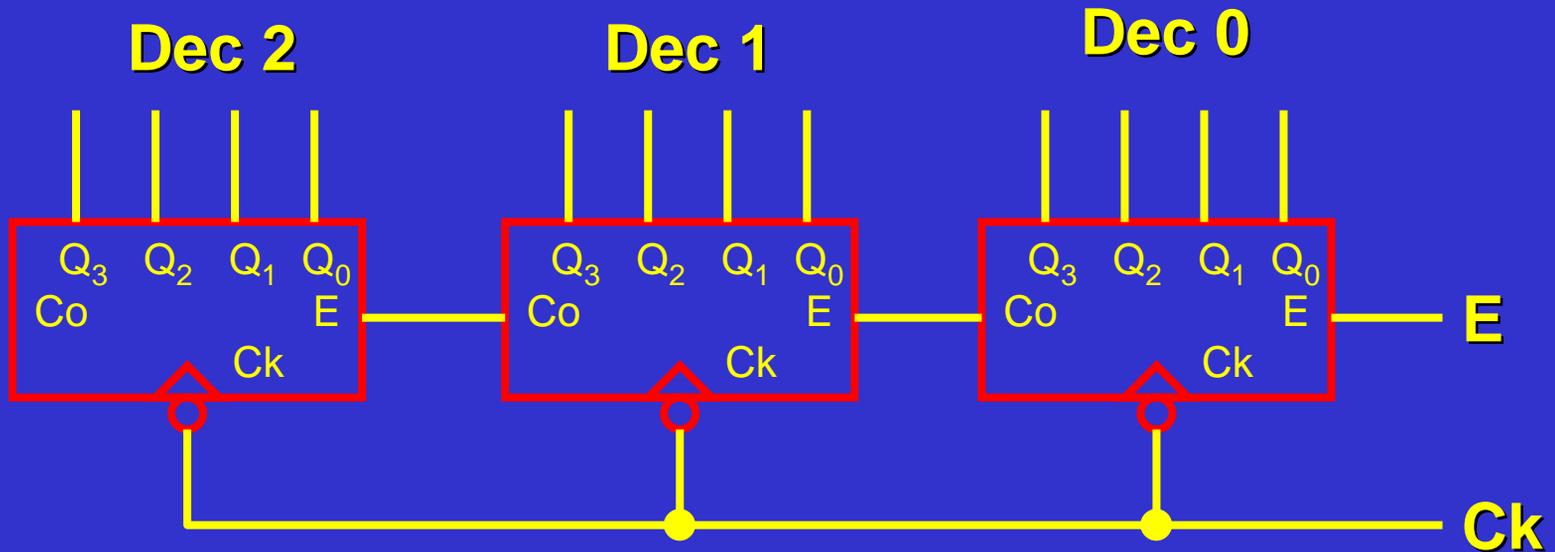
# Contatore sincrono modulo 10



# Forme d'onda

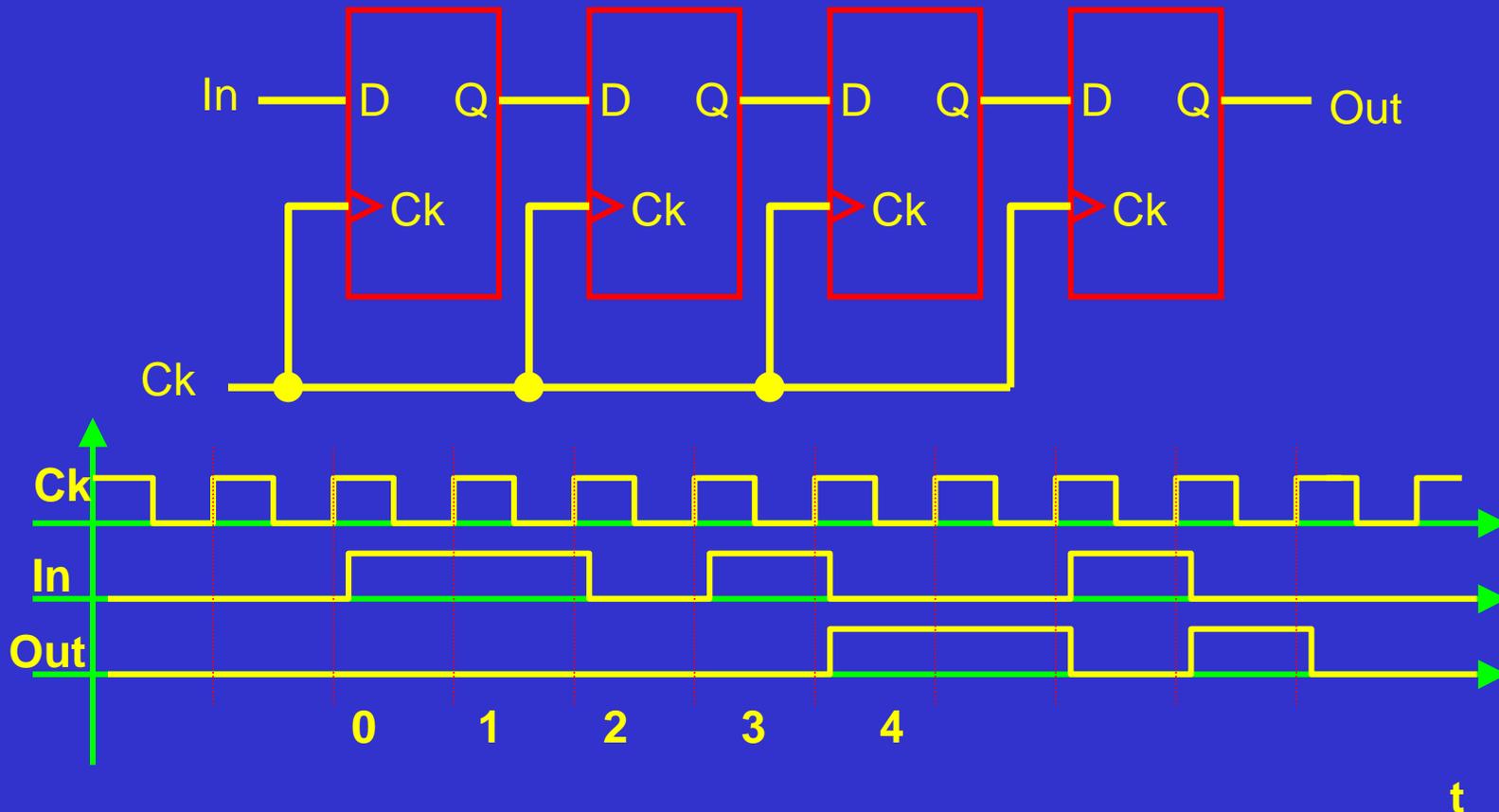


# Contatori decadici in cascata



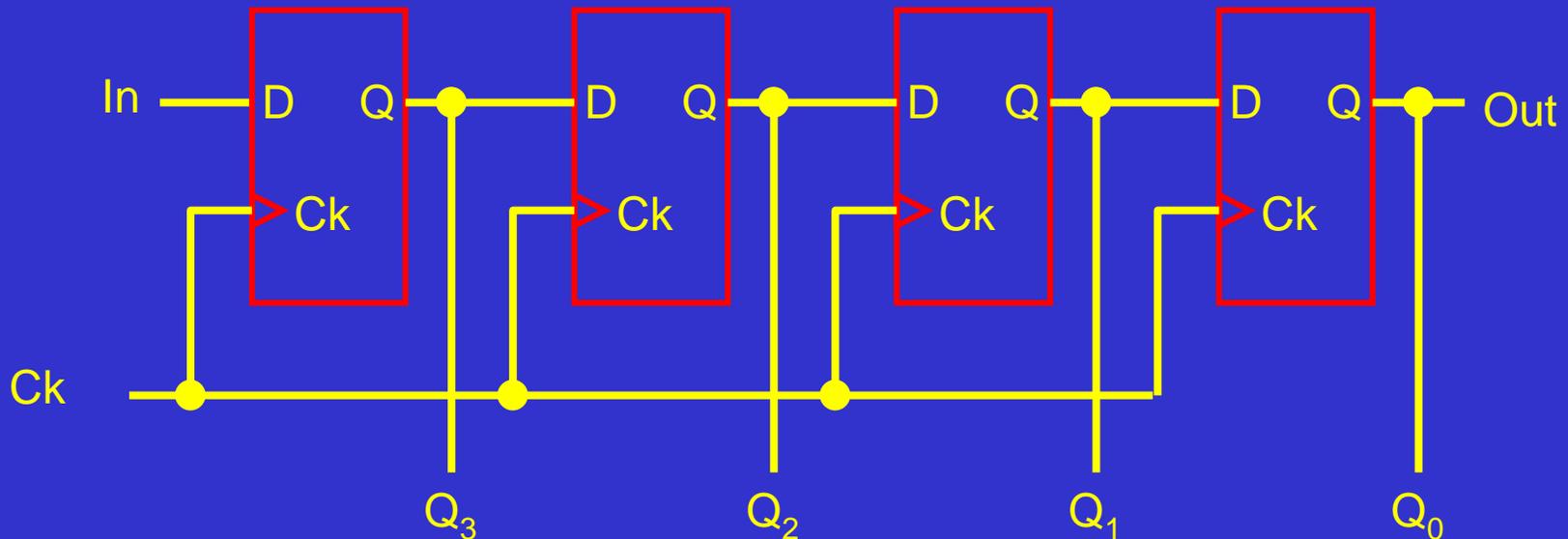
# Registro a scorrimento (shift register)

## ➤ Serial In - Serial Out (SISO)



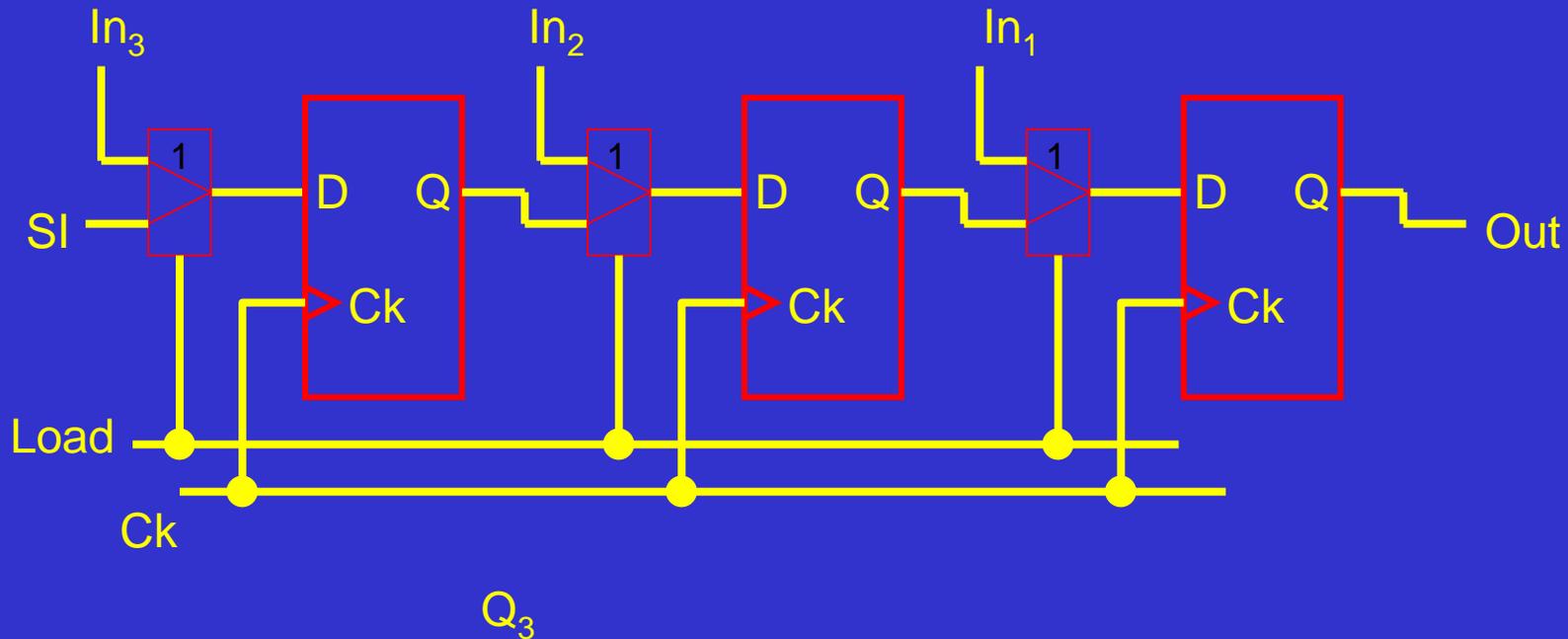
# Registro a scorrimento (shift register)

## ➤ Serial In - Parallel Out (SIPO)



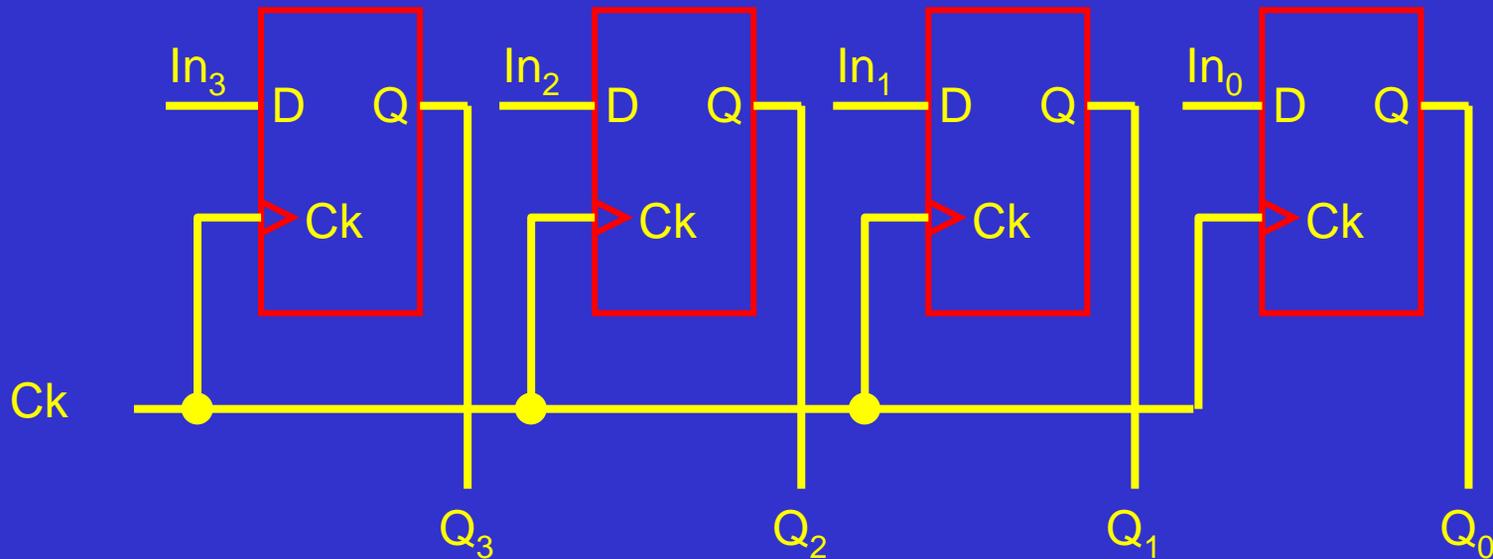
# Registro a scorrimento (shift register)

## ➤ Parallel In - Serial Out (PISO)



# Registro a scorrimento (shift register)

## ➤ Parallel In - Parallel Out (PIPO)



# Fatto & Da fare

- **Macchine sequenziali sincrone**
- **Modello di Mealy e Moore**
- **Flip-flop di vari tipi**
- **Macchine sequenziali complesse**
- **Memorie**
- **Microprocessori**
- **Microcontrollori**