

<b>SCHEDA ASE1508</b>		<b>Data: 17 Novembre 2015</b>
Cognome		Nome

### **ESERCIZIO N°1**

7 punti

Realizzare una subroutine per il microcontrollore AVR XMEGA256A3BU, che valuta il prodotto scalare di 2 vettori costituiti ciascuno da 32 elementi da 1 byte (senza segno) e posti in memoria rispettivamente agli indirizzi 0x3000 e 0x3100. Il risultato, che deve essere valutato senza errori, deve essere posto nelle locazioni consecutive a partire dalla 0x3200 (LSByte first)

### **ESERCIZIO N°2**

5 punti

Realizzare una macchina sequenziale sincrona secondo il modello di Moore in grado di riconoscere la sequenza interallacciata 1011011. Progettare la macchina in modo da usare il minimo numero di flip-flop. Non è richiesta l'ottimizzazione della codifica degli stati.

### **ESERCIZIO N°3**

5 punti

Assemblare memorie da  $32k \times 8$  in modo da ottenere un modulo da  $128k \times 32$ .

## ESERCIZIO N°4

6 punti

- a) Determinare la mappa di Karnaugh di una funzione logica  $Y = f(X_4, X_3, X_2, X_1, X_0)$  dove  $X_3, X_2, X_1$  e  $X_0$  rappresentano una cifra in codifica BCD, mentre  $X_4$  è un bit di controllo calcolato come  $X_4 = (X_3 \text{ and } X_1) \text{ or } (X_2 \text{ and } X_0)$ .  
Y vale 1 se la cifra rispetta la codifica BCD e il bit di controllo è corretto (Y vale 0 altrimenti).
- b) Realizzare con circuito a porte logiche AND, OR, NOT e 2 livelli di logica la funzione del punto a) scegliendo tra diverse possibili soluzioni quella che minimizza numero di porte logiche.
- c) Se porte logiche elementari (AND, OR, NOT) a  $K$  ingressi hanno  $T_{pd} = 0,1 \text{ ns} + 0,2 K \text{ ns}$ , quale è il  $T_{pd}$  massimo del circuito di cui al punto b)? Se ingressi e uscite del circuito combinatorio di cui al punto b) sono registrati con registri aventi  $T_{co} = 0,5 \text{ ns}$  e  $T_{setup} = 0,5 \text{ ns}$  quale è la massima frequenza di lavoro possibile?

## ESERCIZIO N°5

4 punti

- a) Realizzare la funzione  $Y = f(X_4, X_3, X_2, X_1, X_0)$  di cui all'esercizio 1 tramite multiplexer.
- b) Realizzare la funzione  $Y = f(X_4, X_3, X_2, X_1, X_0)$  di cui all'esercizio 1 tramite decoder.

## ESERCIZIO N°6

6 punti

Dati i numeri  $A = -22,75$   $B = 1,125$  e  $C = -129,625$

- a) Determinare la loro rappresentazione in virgola fissa e MS, C2, C1, Traslazione e il numero minimo di bit necessario per rappresentarli tutti correttamente.
- b) Se si usa una ALU a 8 bit che opera in C2 si commettono errori di rappresentazione per  $A, B$  e  $C$ ? Se sì, di che entità sono gli errori in valore assoluto e percentuale?
- c) Determinare la rappresentazione di  $A, B$  e  $C$  in virgola mobile formato standard IEEE 754 singola precisione (binary 32). In questo caso, si commettono errori di rappresentazione? Se sì, determinarne il valore assoluto e percentuale.

# 1

Realizzare una subroutine per il microcontrollore AVR XMEGA256A3BU, che valuta il prodotto scalare di 2 vettori costituiti ciascuno da 32 elementi da 1 byte (senza segno) e posti in memoria rispettivamente agli indirizzi 0x3000 e 0x3100. Il risultato, che deve essere valutato senza errori, deve essere posto nelle locazioni consecutive a partire dalla 0x3200 (LSByte first)

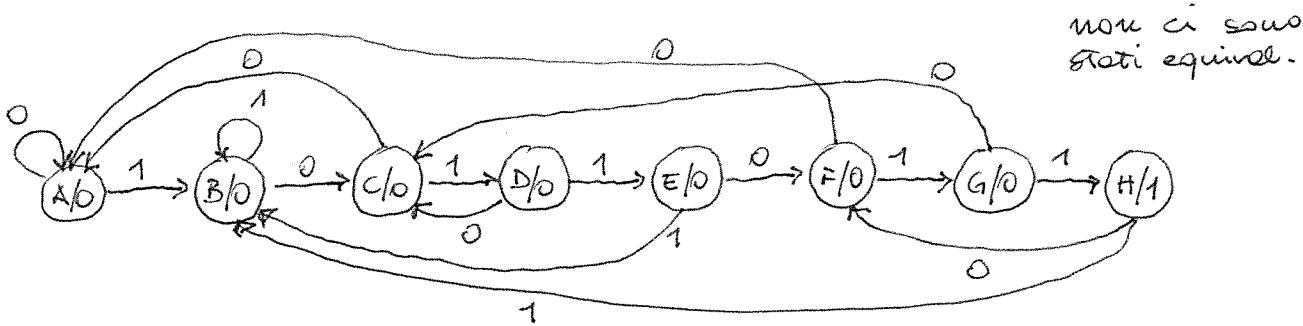
```
scalar_product:
push R0 //salva i registri usati
push R1
push R2
push R16
push R17
push R18
push XL
push XH
push YL
push YH
ldi XH,high(a01)
ldi XL,low(a01)
ldi YH,high(b01)
ldi YL,low(b01)
clr R20
clr R21
clr R22
clr R2
ldi R18,32 //contatore
loop:
  ld R16,X+
  ld R17,Y+
  mul R16,R17
  add R20,R0
  add R21,R1
  add R22,R2 //il risultato sta su 3 bytes (max:32*255^2)
  dec R18
  brne loop
ldi XH,high(c01) //salva il risultato
ldi XL,low(c01)
st X+,R20
st X+,R21
st X+,R22
pop YH //ripristina i registri usati
pop YL
pop XH
pop XL
pop R18
pop R17
pop R16
pop R2
pop R1
pop R0
ret

.dseg //sezione dei dati
.org 0x3000
a01: .byte 1 //seguono le altre componenti del vettore a
.org 0x3100
b01: .byte 1 //seguono le altre componenti del vettore b
.org 0x3000
c01: .byte 1 //byte meno significativo del risultato
```

② Ricorsatore (inter) 1011011

Nota: La sintesi ad hoc con Shift Register richiederebbe 7 D-FF

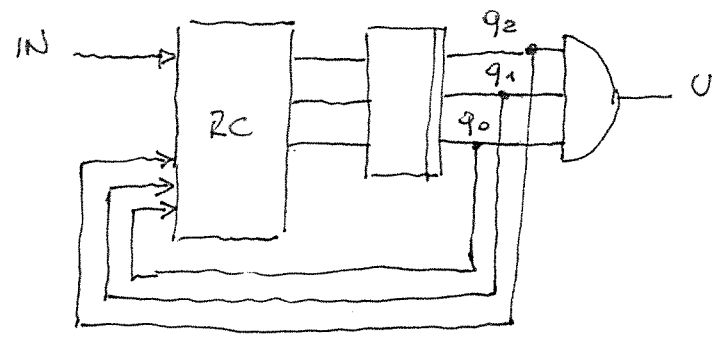
Grafo di flusso



Codifica degli stati (ottimizzazione non richiesta)

- A 000
- B 001
- C 010
- D 011
- E 100
- F 101
- G 110
- H 111

ARCHITETTURA (3 D-FF)



La rete per l'uscita è una AND. Ricomincia lo stato H (111)  
Rete per lo stato futuro

IN, q <sub>2</sub>		q <sub>2</sub> <sup>+</sup>				q <sub>1</sub> <sup>+</sup>				q <sub>0</sub> <sup>+</sup>			
		00	01	11	10	0		1		0		1	
00	q <sub>1</sub> q <sub>0</sub>	000	101	001	001	0	1	0	0	0	1	1	1
01	q <sub>1</sub> q <sub>0</sub>	010	000	110	001	0	1	0	1	0	0	0	1
11	q <sub>1</sub> q <sub>0</sub>	010	101	001	100	0	1	0	0	0	1	1	0
10	q <sub>1</sub> q <sub>0</sub>	000	011	111	011	0	0	1	1	1	1	1	1

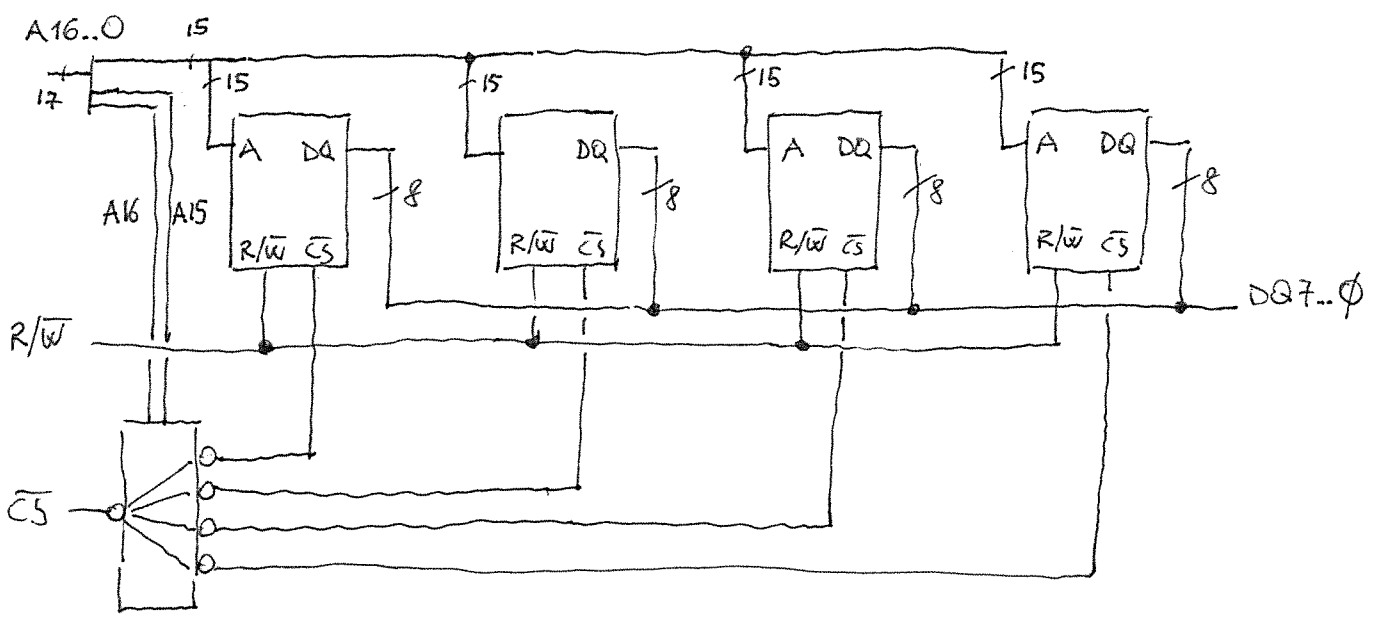
$$q_2 = \bar{IN} q_2 \bar{q}_1 \bar{q}_0 + IN q_2 \bar{q}_1 q_0 + \bar{IN} q_2 q_1 q_0 + IN \bar{q}_2 q_1 q_0 + IN q_2 q_1 \bar{q}_0$$

$$q_1 = \bar{IN} \bar{q}_2 q_0 + IN q_2 \bar{q}_1 q_0 + q_2 q_1 \bar{q}_0 + IN q_1 \bar{q}_0$$

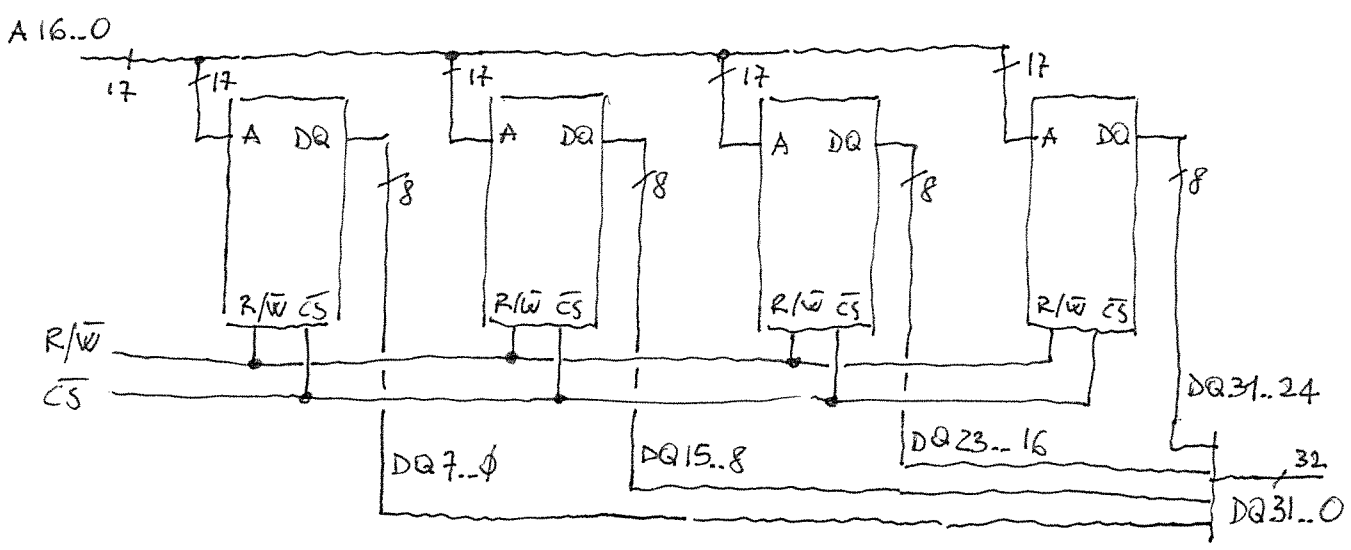
$$q_0 = q_2 \bar{q}_0 + q_2 q_1 + IN \bar{q}_0 + IN \bar{q}_2 \bar{q}_1$$

3 Assemblare SRAM da  $32K \times 8$  in modo da ottenere  $128K \times 32$

Primo passaggio - Ottengo  $128K \times 8$  (4 chip per modulo  $128K \times 8$ )



Secondo passaggio. Ottengo  $128K \times 32$  (4 moduli  $128K \times 8$ )



4

e) determino lo mappo

$x_4 = 0$

	$x_3 x_2$			
$x_1 x_0$	00	01	11	10
00	1	1	0	1
01	1	0	0	1
11	1	0	0	0
10	1	1	0	0

$x_4 = 1$

	$x_3 x_2$			
$x_1 x_0$	00	01	11	10
00	0	0	0	0
01	0	1	0	0
11	0	1	0	0
10	0	0	0	0

Valore di  $x_4$  corretto

$x_3 x_2$

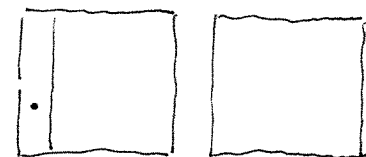
$x_1 x_0$	00	01	11	10
00	0	0	0	0
01	0	1	1	0
11	0	1	1	1
10	0	0	1	1

Il numero totale di mintermini è 10, come previsto

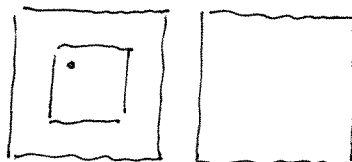
b) Sintesi con minor numero di porte logiche (escl. NOT)  
 Partiamo da sintesi con minor numero di letterali

SP: tutti essenziali

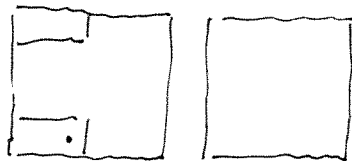
PS: tutti essenziali, tra una porta in più



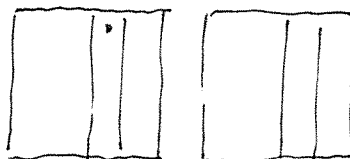
3



3



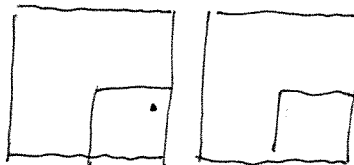
3



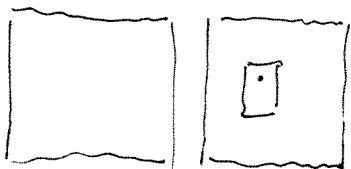
2



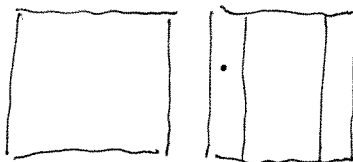
3



2

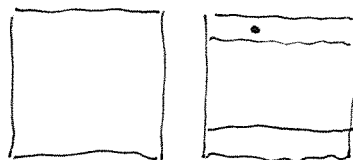


4



2

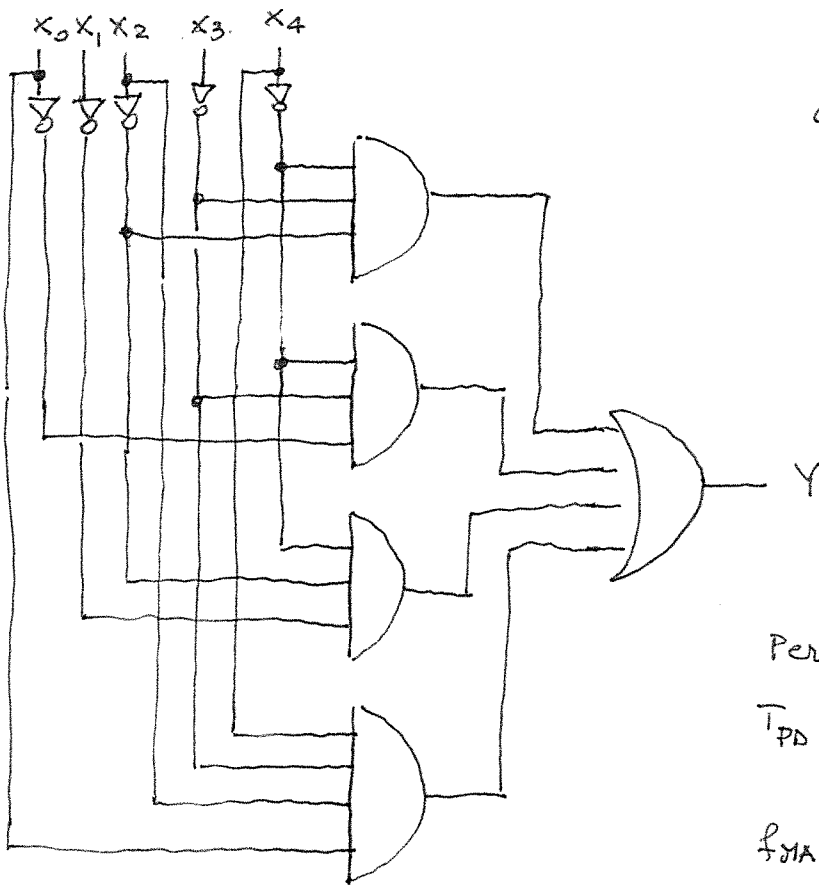
13 letterali



2

11 letterali

La sintesi PS ha meno letterali, ma una porta in più



c)

$$T_{NOT} = 0,3 \text{ ms}$$

$$T_{AND3} = 0,7 \text{ ms}$$

$$T_{AND4} = 0,9 \text{ ms}$$

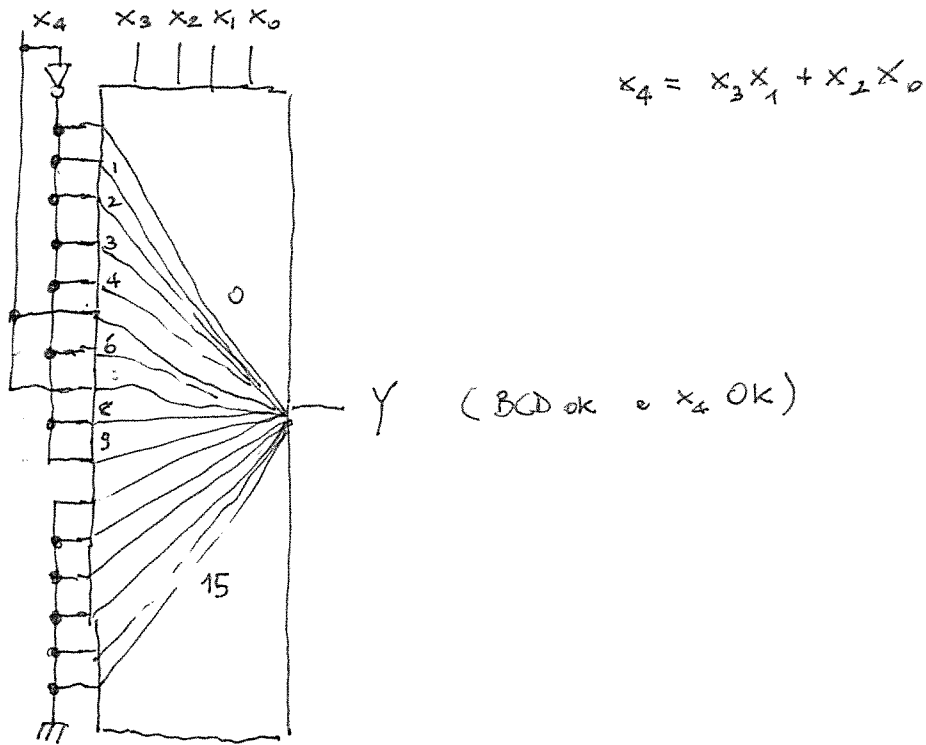
$$T_{OR4} = 0,9 \text{ ms}$$

Percorso critico:

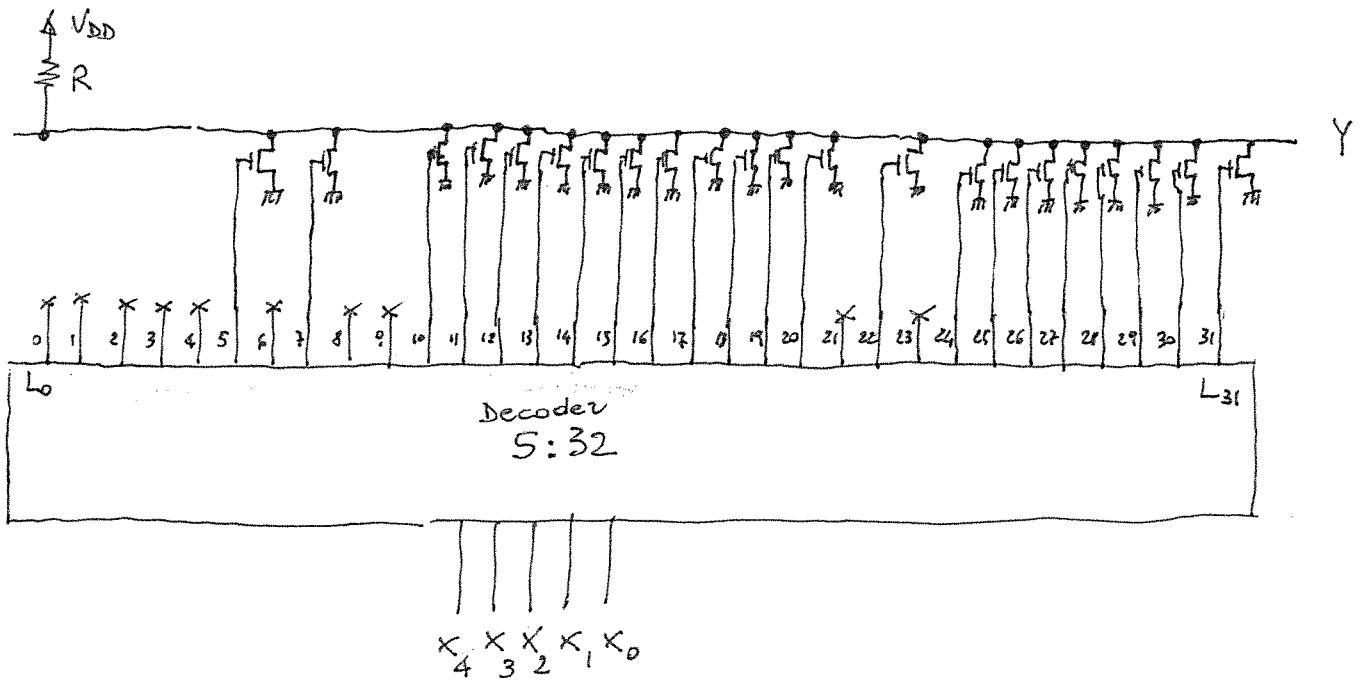
$$T_{PD} = T_{NOT} + T_{AND4} + T_{OR4} = 2,1 \text{ ms}$$

$$f_{MAX} = \frac{1}{t_{\infty} + T_{PD} + t_{su}} = 323 \text{ MHz}$$

5) Realizzazione di  $Y$  tramite multiplex  $16:1$



Realizzazione con decoder, pull-up e invertitori open drain





6) Numeri da rappresentare

a)  $-22,75$  ;  $1,125$  ;  $-129,625$

Le parti frazionarie possono essere rappresentate senza errori con 3 bit ( $6/8$  ;  $1/8$  ;  $5/8$ )

Le parti intere, col segno, richiedono 9 bit in tutte le rappresentazioni indicate - in totale occorrono 12 bit

$-22,75$	MS	1	00010110.110
	C1	1	11101001.001
	C2	1	11101001.010
	T	0	11101001.010

$1,125$	MS	0	00000001.001
	C1	0	00000001.001
	C2	0	00000001.001
	T	1	00000001.001

$-129,625$	MS	1	10000001.101
	C1	1	01111110.010
	C2	1	01111110.011
	T	0	01111110.011

b) Usando 8 bit (eliminando i 4 bit MENO significativi) si introduce errore. In C2 si ha: (truncamento)

$-22,75$	$\mapsto$	11110100		0.000	$-24$	$\epsilon_A = 1,25$	$\epsilon_r = 5,49\%$
$1,125$	$\mapsto$	00000000		0.000	$0$	$\epsilon_A = 1,125$	$\epsilon_r = 100\%$
$-129,625$	$\mapsto$	10111111		0.000	$-130$	$\epsilon_A = 0,375$	$\epsilon_r = 0,289\%$

In C2 il truncamento porta sempre a un errore assoluto positivo e minore dell'LSB.

infatti

$$0 \leq \epsilon_A < 2$$

c) La notazione IEEE 754 disponendo di un numero di cifre significative maggiore di 12, rappresenta ESATTAMENTE i valori richiesti

$$x = (-1)^s 2^{e-127} \left\{ 1 + \sum_{i=1}^{23} b_{23-i} 2^{-i} \right\}$$

$$A = -22,75 = (-1)^1 \cdot 2^4 (1 + 3538944 \cdot 2^{-23})$$

$$s \quad e=131$$

$$[1 | 10000011 | 0110110000000000000000]$$

$$B = 1,125 = (-1)^0 \cdot 2^0 (1 + 2^{20} \cdot 2^{-23})$$

$$s \quad e=127$$

$$[0 | 01111111 | 0010000000000000000000]$$

$$C = -129,625 = (-1)^1 \cdot 2^7 (1 + 106496 \cdot 2^{-23})$$

$$s \quad e=134$$

$$[1 | 10000110 | 0000011010000000000000]$$