SCHEDA **ASE2006_(VIA TEAMS)**	Data: **20 Luglio 2020**

ESERCIZIO N°1

5 punti

M è la matricola dello studente e $[d_5 d_4 d_3 d_2 d_1 d_0]$ sono le sue cifre in base 10. Determinare la rappresentazione binaria frazionale C2 che permette sicuramente di rappresentare tutti i valori indicati con il minimo numero di bit con un errore assoluto in modulo $|\hat{x}-x|$ inferiore a 0,01. Dopo aver trovato le rappresentazioni dei 3 numeri, calcolare il valore dell'errore assoluto in modulo nella rappresentazione individuata. Determinare quindi la migliore rappresentazione delle stesse grandezze usando complessivamente 8 bit e anche in questo caso calcolare l'errore assoluto in modulo. Per i calcoli si usino 4 cifre significative.

$$\frac{[d_2 d_1 d_5]+127}{[d_4 d_3 d_0]+314}(-1)^{d_3} \quad ; \quad \frac{[d_5 d_1 d_2]+721}{[d_0 d_3 d_4]+143}(-1)^{d_3+1} \quad ; \quad \frac{[d_4 d_5 d_1]+217}{[d_2 d_0 d_3]+431}(-1)^{d_0}$$

ESERCIZIO N°2

8 punti

Realizzare una subroutine `prime` per il microcontrollore AVR XMEGA256A3BU che indica nel valore del flag Z al ritorno se il contenuto di R16 è un numero primo (flag Z falso) oppure no (flag Z vero). La subroutine può fare uso della memoria non volatile (0x1000..0x1FFF) il cui contenuto è predisposto in fase di programmazione. Si ricorda che un numero primo è un intero maggiore di 1 che non può essere espresso come prodotto di 2 numeri interi minori di esso.

ESERCIZIO N°3

5 punti

Si hanno a disposizione memorie SRAM da 1Mx3 di costo A e da 2Mx5 di costo B. Realizzare, disegnando lo schema logico dettagliato, un assemblaggio a costo minimo da 4Mx16 e valutare il costo complessivo dei chip usati. A = 0,3 [1 + (M - 566000) 10^{-6}]; B = [1 - (M - 566000) 10^{-6}].

ESERCIZIO N°4

5 punti

Lo studente proponga una funzione combinatoria a scelta con 5 variabili di ingresso X_4, X_3, X_2, X_1, X_0, nella cui tabella di verità siano presenti 12 "1", 12 "0" e 8 "-". La funzione non deve avere implicanti di ordine maggiore di 2 (compresi i don't care considerati come "1"). Sintetizzare la funzione in forma PS ottima (minimo numero di letterali), indicando in modo esplicito e motivato quali sono gli implicati essenziali (non è richiesto il disegno dello schema logico, ma solo l'espressione della forma ottima).

ESERCIZIO N°5

5 punti

Lo studente realizzi la funzione dell'esercizio precedente con 2 decoder 4:16 con abilitazione, un demultiplexer 1:2, un invertitore e una porta OR a 16 ingressi.

ESERCIZIO N°6

5 punti

Disegnare il grafo e quindi progettare la corrispondente rete di Moore a 1 ingresso, usando JK-FF, in grado di riconoscere l’arrivo di 2 sequenze (interallacciate) S_1 (di 3 valori) e S_2 (di 4 valori) a scelta dello studente. Si escluda il caso in cui la sequenza S_1 è parte di S_2 e quello in cui una sequenza è costituita dalla ripetizione di un unico valore.

(1) Assumiamo per esempio $M = 543210$
(5 4 3 2 1 0) posiz

$$A = \frac{215+127}{430+314}(-1) = -0{,}459677\ldots$$

$$B = \frac{512+721}{34+143} = 6{,}96610\ldots$$

$$C = \frac{451+217}{203+431} = 1{,}05362\ldots$$

Per la precisione richiesta servono 6 cifre frazionali $\left\{ \varepsilon \leq \frac{1}{2 \cdot 2^6} \right\}$
Per segno e parte intera servono 4 cifre $-8 \leq x < 8$

A	1111.100011	$\varepsilon_A = \lvert \hat{A} - A \rvert = 6{,}552 \; 10^{-3}$
B	0110.111110	$\varepsilon_B = \lvert \hat{B} - B \rvert = 2{,}648 \; 10^{-3}$
C	0001.000011	$\varepsilon_C = \lvert \hat{C} - C \rvert = 6{,}753 \; 10^{-3}$

Per passare a [4.4] eseguo la stessa procedura con 16 (e non 64)
(moltiplico per 16, sommo 256 se negativo, converto in binario)

A	1111.1001	$\varepsilon'_A = 2{,}218 \; 10^{-2}$
B	0110.1111	$\varepsilon'_B = 2{,}860 \; 10^{-2}$
C	0001.0001	$\varepsilon'_C = 8{,}872 \; 10^{-3}$

2

Realizzare una subroutine `prime` per il microcontrollore AVR XMEGA256A3BU che indica nel valore del flag Z al ritorno se il contenuto di R16 è un numero primo (flag Z falso) oppure no (flag Z vero). La subroutine può fare uso della memoria non volatile (0x1000..0x1FFF) il cui contenuto è predisposto in fase di programmazione. Si ricorda che un numero primo è un intero maggiore di 1 che non può essere espresso come prodotto di 2 numeri interi minori di esso.

```
/*
Nella EEPROM sono inseriti in ordine crescente i numeri primi da 0 a 255; la
successione è conclusa dal valore 0, che non è primo. I valori sono, a partire
dall'indirizzo 0x1000:
2; 3; 5; 7; 11; 13; 17; 19; 23; 29; 31; 37; 41; 43; 47; 53; 59; 61; 67; 71; 73;
79; 83; 89; 97; 101; 103; 107; 109; 113; 127; 131; 137; 139; 149; 151; 157; 163;
167; 173; 179; 181; 191; 193; 197; 199; 211; 223; 227; 229; 233; 239; 241; 251;
0.
*/


prime:
  push R17
  push XL
  push XH
  ldi XL,low(0x1000) /inizio della EEPROM
  ldi XH,high(0x1000)
  loop:
    ld R17,X+ //carica un primo dalla EEPROM
    tst R17
     breq npr //è arrivato lo 0 in fondo alla lista, non primo
    cp R16,R17
    breq pr
    brcs npr //vuol dire che abbiamo superato il valore di R16
    rjmp loop
  pr:
    clz //Z falso
    rjmp end
  npr:
    sez //Z vero
  end:
  pop XH
  pop XL
  pop R17
  ret
```

(3)

$4A = 1{,}2\,(1+\varepsilon)$ $\quad \alpha\ 4M\times 3$

$2B = 2\,(1-\varepsilon)$ $\quad \beta\ 4M\times 5$

$$\varepsilon = \frac{M - 566000}{1000000}$$

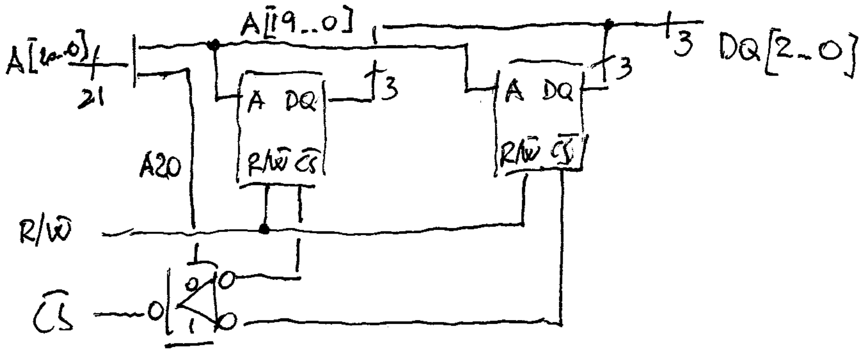
Soluzioni possibili

conf.	w	costo
4β	20	$8 - 8\varepsilon$
$3\beta + \alpha$	18	$7{,}2 - 4{,}8\varepsilon$
$2\beta + 2\alpha$	16	$6{,}4 - 1{,}6\varepsilon$
$\beta + 4\alpha$	17	$6{,}8 + 2{,}8\varepsilon$
6α	18	$7{,}2 + 6\varepsilon$

sostituendo ε si ricava la sol. più economica

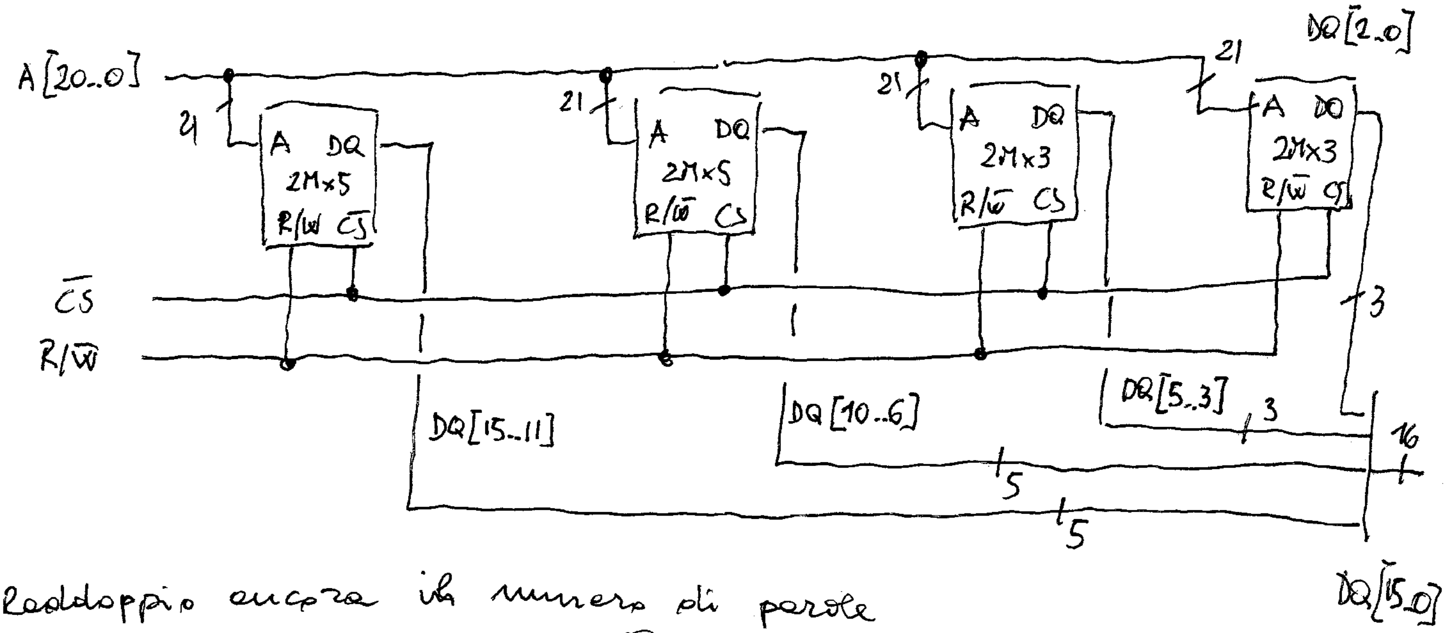
Prendiamo per esempio $\varepsilon = 0$. Soluz. migliore $2\beta + 2\alpha$ cioè 4B e 8A

Posso eseguire il montaggio in 3 step. Raddoppio A $1M\times3 \to 2M\times3$



(1)

Creo la parola da 16 bit



Raddoppio ancora il numero di parole con un montaggio simile a (1), con n° bit di address totale pari a 22.

(4) Funzione senza implicanti di ordine ≥ 3

$x_4 = 0$

$x_1x_0 \backslash x_3x_2$	00	01	11	10
00	1	1	0*	1
01	1	1	1	1
11	0*	1	0*	1
10	1	1	0	1

$x_4 = 1$

$x_1x_0 \backslash x_3x_2$	00	01	11	10
00	–	0*	–	0
01	–	0	0	0
11	–	0	–	–
10	0	–	–	0

non ci sono implicanti di ordine 3 (8 uni)

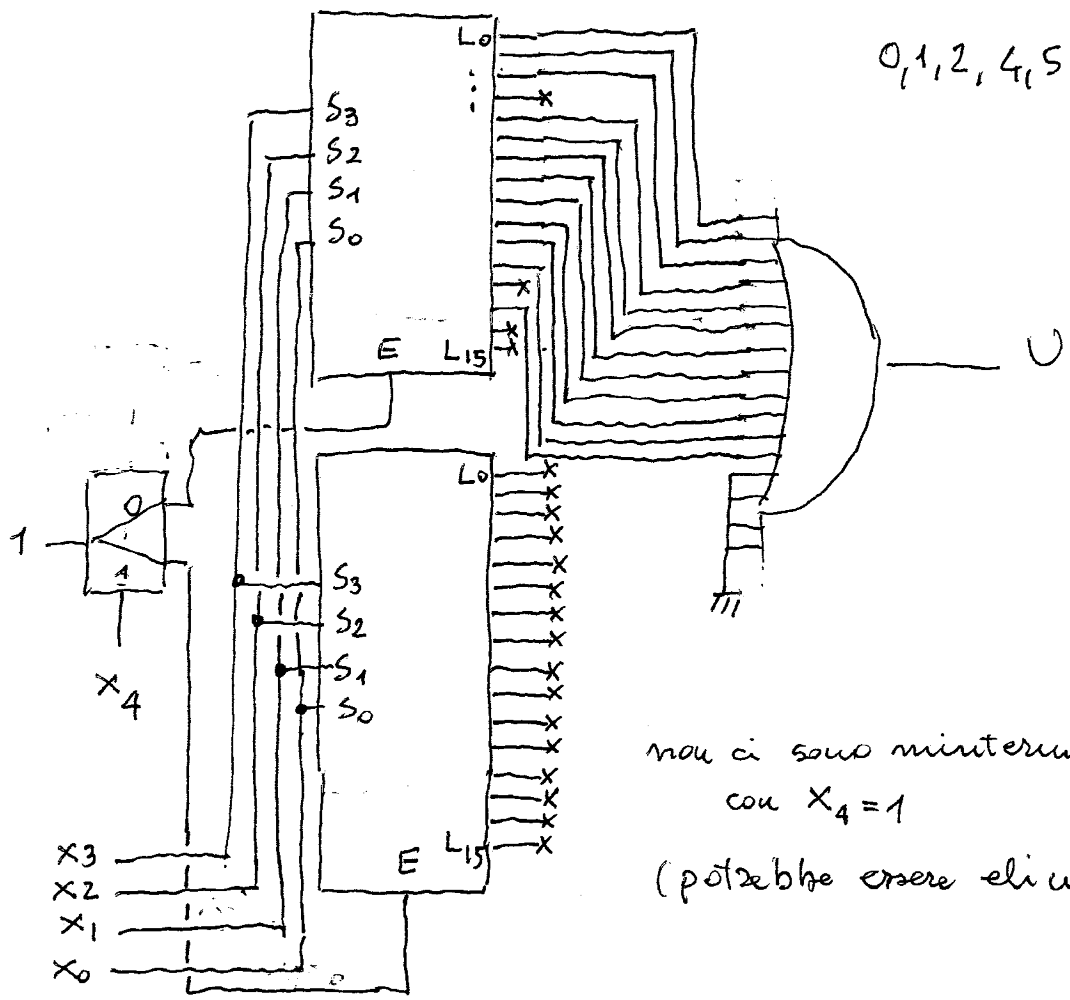
Sintesi ottima PS (tutti implicati essenziali perché sono gli unici implicati PRINCIPALI che contengono lo Ø con *)

$$U = \bar{x}_4 \cdot (\bar{x}_3 + \bar{x}_2 + x_0)(x_3 + x_2 + \bar{x}_1 + \bar{x}_0)(\bar{x}_3 + \bar{x}_2 + \bar{x}_1)(\bar{x}_3 + \bar{x}_2 + x_0)$$

(5) Sintesi con decoder (generale)

Riconosce i Mintermini (sono 12)

0, 1, 2, 4, 5, 6, 7, 8, 9, 10, 11, 13



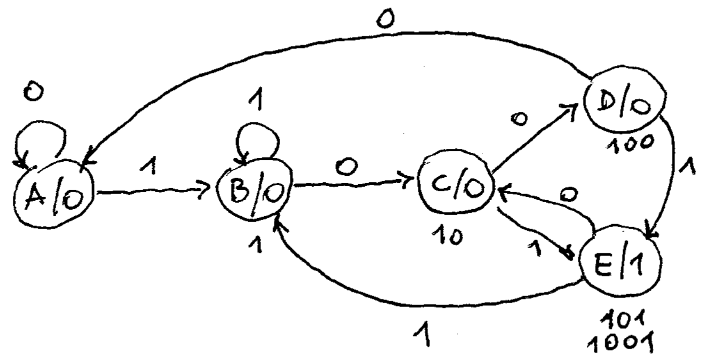
non ci sono mintermini con $x_4 = 1$

(potrebbe essere eliminato)

6 Assumiamo le sequenze

S_2 1 0 0 1
S_1 1 0 1 } rispettano i requisiti possono essere interallacciate

Grafo secondo MOORE



	codifica	U
A	000	0
B	001	0
C	011	0
D	010	0
E	110	1
	$q_2 q_1 q_0$	

RC2: $U = q_2$

Servono 3 JK-FF

Mappe delle transizioni

IN=0

$q_2 \backslash q_1 q_0$	00	01	11	10
0	000	011	010	000
1	–	–	–	011

IN=1

$q_2 \backslash q_1 q_0$	00	01	11	10
0	001	001	110	110
1	–	–	–	001

Funz JK

Q	Q^+	J	K
0	0	0	–
0	1	1	–
1	0	–	1
1	1	–	0

Mappe di eccitazione

J_2, IN=0

$q_2 \backslash q_1 q_0$	00	01	11	10
0	0	0	0	0
1	–	–	–	–

J_2, IN=1

$q_2 \backslash q_1 q_0$	00	01	11	10
0	0	0	1	1
1	–	–	–	–

$J_2 = IN\, q_1$

K_2, IN=0

$q_2 \backslash q_1 q_0$	00	01	11	10
0	–	–	–	–
1	–	–	–	1

K_2, IN=1

$q_2 \backslash q_1 q_0$	00	01	11	10
0	–	–	–	–
1	–	–	–	1

$K_2 = 1$

J_1

IN=0

$q_2 \backslash q_1q_0$	00	01	11	10
0	0	1	–	–
1	–	–	–	–

IN=1

$q_2 \backslash q_1q_0$	00	01	11	10
0	0	0	–	–
1	–	–	–	–

$$J_1 = \overline{IN}\, q_0$$

K_1

IN=0

$q_2 \backslash q_1q_0$	00	01	11	10
0	–	–	0	1
1	–	–	–	0

IN=1

$q_2 \backslash q_1q_0$	00	01	11	10
0	–	–	0	0
1	–	–	–	1

$$K_1 = \overline{IN}\, \bar{q}_2 \bar{q}_0 + IN\, q_2$$

J_0

IN=0

$q_2 \backslash q_1q_0$	00	01	11	10
0	0	–	–	0
1	–	–	–	1

IN=1

$q_2 \backslash q_1q_0$	00	01	11	10
0	1	–	–	0
1	–	–	–	1

$$J_0 = IN\, \bar{q}_1 + q_2$$

K_0

IN=0

$q_2 \backslash q_1q_0$	00	01	11	10
0	–	0	1	–
1	–	–	–	–

IN=1

$q_2 \backslash q_1q_0$	00	01	11	10
0	–	0	1	–
1	–	–	–	–

$$K_0 = \bar{q}_1$$

Schema logico