SCHEDA **ASE2206**	Data: **27 Giugno 2022**

Il testo deve essere riconsegnato nella cartellina. Non è ammessa la consultazione degli appunti e dei compiti precedenti. Si possono consultare i data sheet. Non usare il colore rosso nello svolgimento.

ESERCIZIO N°1

5 punti

Determinare la rappresentazione in virgola mobile secondo lo standard IEEE754 (binary32), scegliendo i valori rappresentabili più vicini, i seguenti numeri: $-1{,}43\ 10^{-12}$; $-1{,}97\ 10^{-22}$.
Determinare l'eventuale differenza tra la rappresentazione del prodotto dei numeri originali e quello dei valori delle singole rappresentazioni.

ESERCIZIO N°2

8 punti

Un microcontrollore XMEGA256A3BU riceve continuamente in ingresso sui pin della porta A, 8 valori logici e si deve comportare come un encoder con priorità. Deve cioè porre in uscita sul pin B7 (il pin 7 della porta B) l'informazione DV (Data Valid) se almeno una linea è attiva, e in questo caso, deve porre sui pin B2, B1, B0 il valore della linea attiva prioritaria (è prioritaria la linea di indice massimo). Nel caso in cui tutti gli ingressi siano nulli, i 4 pin di uscita (DV, B2, B1, B0) devono essere tutti nulli. I rimanenti pin della porta B (B6, B5, B4 e B3) non devono essere alterati. Il programma da sviluppare si può avvalere della subroutine "configure" che inizializza correttamente le due porte usate.

ESERCIZIO N°3

5 punti

Realizzare in forma PS ottima una rete combinatoria a 5 ingressi (X_4, X_3, X_2, X_1 e X_0) e una uscita che indica con 1 i casi (e solo quelli) in cui X soddisfa almeno uno dei seguenti requisiti: è un multiplo di 3, di 5, di 7, di 11, un quadrato o un cubo perfetto.
Indicare tutti gli **implicati essenziali** della funzione, evidenziando un maxtermine che giustifica l'indicazione di essenziale.

ESERCIZIO N°4

4 punti

Realizzare la rete combinatoria dell'esercizio precedente facendo uso di mux 2:1, cercando di ridurne il numero, evitando l'uso di blocchi non necessari (duplicati, mux con ingressi identici, ecc.).

ESERCIZIO N°5

6 punti

Disegnare lo schema logico di una rete sequenziale sincrona che, quando abilitata, pone in uscita una sequenza Gray a 4 bit. Progettare la macchina in modo che la variazione dell'uscita non presenti glitch.

ESERCIZIO N°6

5 punti

Disegnare lo schema di un contatore Johnson modulo 7, con uscite one-hot, usando flip-flop con valore di accensione garantito nullo. Nel caso in cui il valore iniziale dei flip-flop sia casuale, determinare se esiste un numero di cicli di clock finito entro il quale il funzionamento del contatore è quello atteso.

(1)

Valore X
-1,43E-12; Odg:-40 (in traslazione 87; 0x57); t=0,57230162771968; T=4800814 (0x49412E)
[errore in modulo 9,63069425790147E-10]
Codifica
1 01010111 100'1001'0100'0001'0010'1110

Valore Y
-1,97E-22; Odg:-73 (in traslazione 54; 0x36); t=0,86061239425064; T=7219340 (0x6E288C)
[errore in modulo 9,8091530795855E-10]
Codifica
1 00110110 110'1110'0010'1000'1000'1100'

Valore XY (prodotto dei numeri originali, con la precisione della calcolatrice)
2,8171E-34; Odg:-112 (in traslazione 15; 0x0F); t=0,462721948017846; T=3881593 (0x3B3A79)
[errore in modulo 2,84576350698783E-09]
Codifica
0 00001111 011'1011'0011'1010'0111'1001

Valuto la codifica usando le rappresentazioni dei due numeri

Segno ovviamente positivo
Esponente E=E1+E2-127=14 (da rinormalizzare vedendo il prodotto delle mantisse)
Mantissa T=T1+T2+T1*T2*2^(-23)=4800814+7219340+4131640,02213=16151794,02213
essendo il valore ottenuto maggiore di 2^23, si rinormalizza, si toglie 2^23 e si divide per 2; dopo arrotondamento si ottiene T=3881593, come nel calcolo precedente

Occorre notare che, in seguito agli errori introdotti durante la valutazione in questo secondo modo, sicuramente maggiori di quelli ottenuti per la codifica diretta del prodotto, si sarebbe potuta avere una piccola differenza nel T del risultato.

2

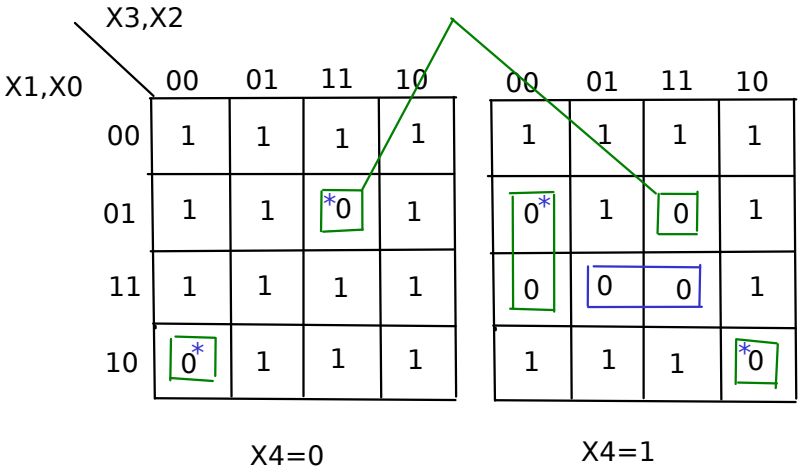
```
/* Un microcontrollore XMEGA256A3BU riceve continuamente in ingresso
   sui pin della porta A, 8 valori logici e si deve comportare come
   un encoder con priorità. Deve cioè porre in uscita sul pin B7
   (il pin 7 della porta B) l'informazione DV (Data Valid)
   se almeno una linea è attiva, e in questo caso,
   deve porre sui pin B2, B1, B0 il valore della linea attiva prioritaria
   (è prioritaria la linea di indice massimo).
   Nel caso in cui tutti gli ingressi siano nulli, i 4 pin di uscita (DV, B2, B1, B0)
   devono essere tutti nulli.
   I rimanenti pin della porta B (B6, B5, B4 e B3) non devono essere alterati.
   Il programma da sviluppare si può avvalere della subroutine "configure"
   che inizializza correttamente le due porte usate.
*/                          .
main:
rcall configure
loop:
  lds R16,PORTA_IN //legge ingresso
  lds R17,PORTB_OUT //legge valore da modificare
  andi R17,0b01111000 //azzera i bit da sistemare
  tst R16
  breq end_loop
  ori R17,0b10000111 //il dato e` valido e parte da 7
  bit_search:
    lsl R16
    brcs end_loop //ha trovato 1 prioritario
    dec R17
  rjmp bit_search
  end_loop:
  sts PORTB_OUT,R17
rjmp loop
```

3

Individuo i valori che soddisfano i requisiti per 1 tra i valori [0..31]

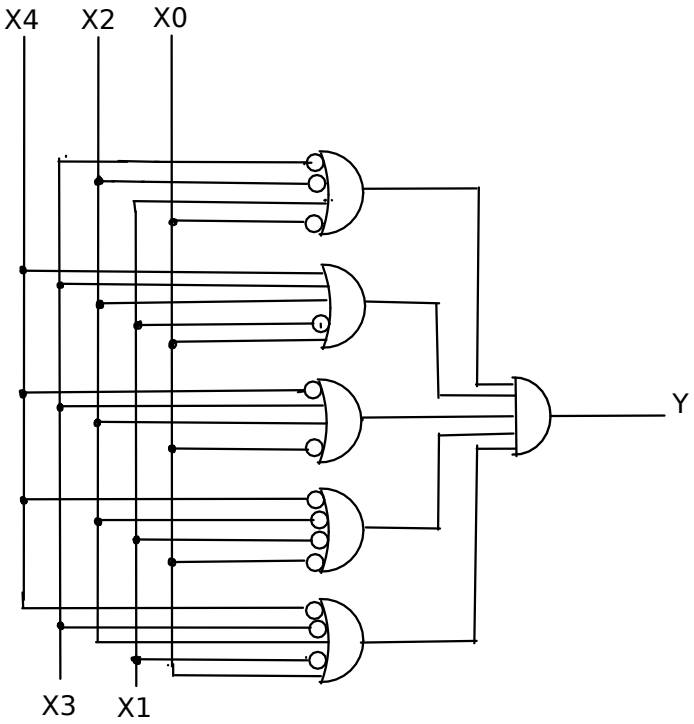
multiplo di 3: 0,3,6,9,12,15,18,21,24,27,30
multiplo di 5: 0,5,10,15,20,25,30
multiplo di 7: 0,7,14,21,28
multiplo di 11: 0,11,22
quadrato: 0,1,4,9,16,25
cubo: 0,1,8,27

mintermini della funzione: 0,1,3,4,5,6,7,8,9,10,11,12,14,15,16,18,20,21,22,24,25,27,28,30



In verde gli essenziali con evidenziato un maxtermine coperto in esclusiva

Y=(X3!+X2!+X1+X0!)(X4+X3+X2+X1!+X0)(X4!+X3+X2+X0!)
(X4!+X2!+X1!+X0!)(X4!+X3!+X2+X1!+X0)



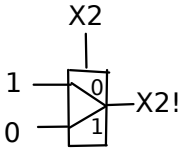
4

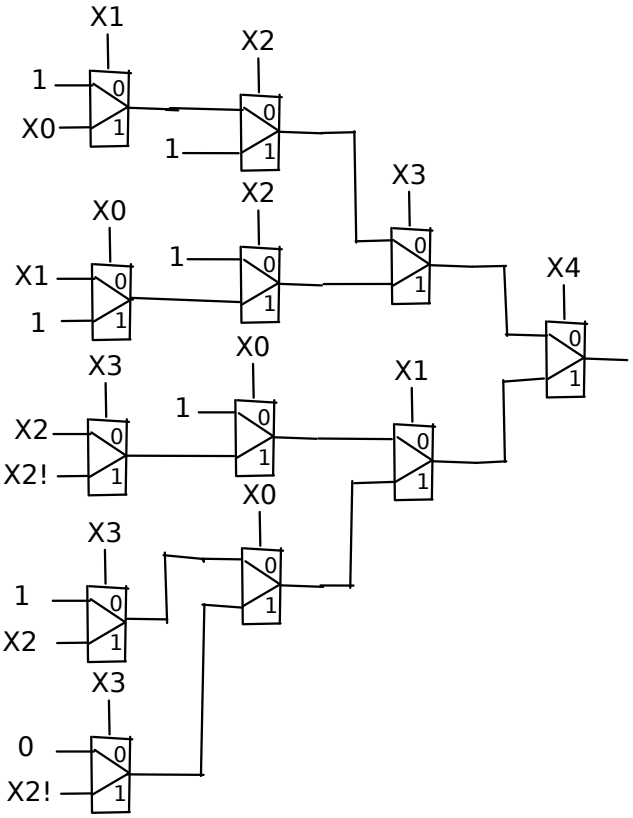
X1,X0 \ X3,X2	00	01	11	10
00	1	1	1	1
01	1	1	0	1
11	1	1	1	1
10	0	1	1	1

X4=0

X1,X0 \ X3,X2	00	01	11	10
00	1	1	1	1
01	0	1	0	1
11	0	0	0	1
10	1	1	1	0

X4=1



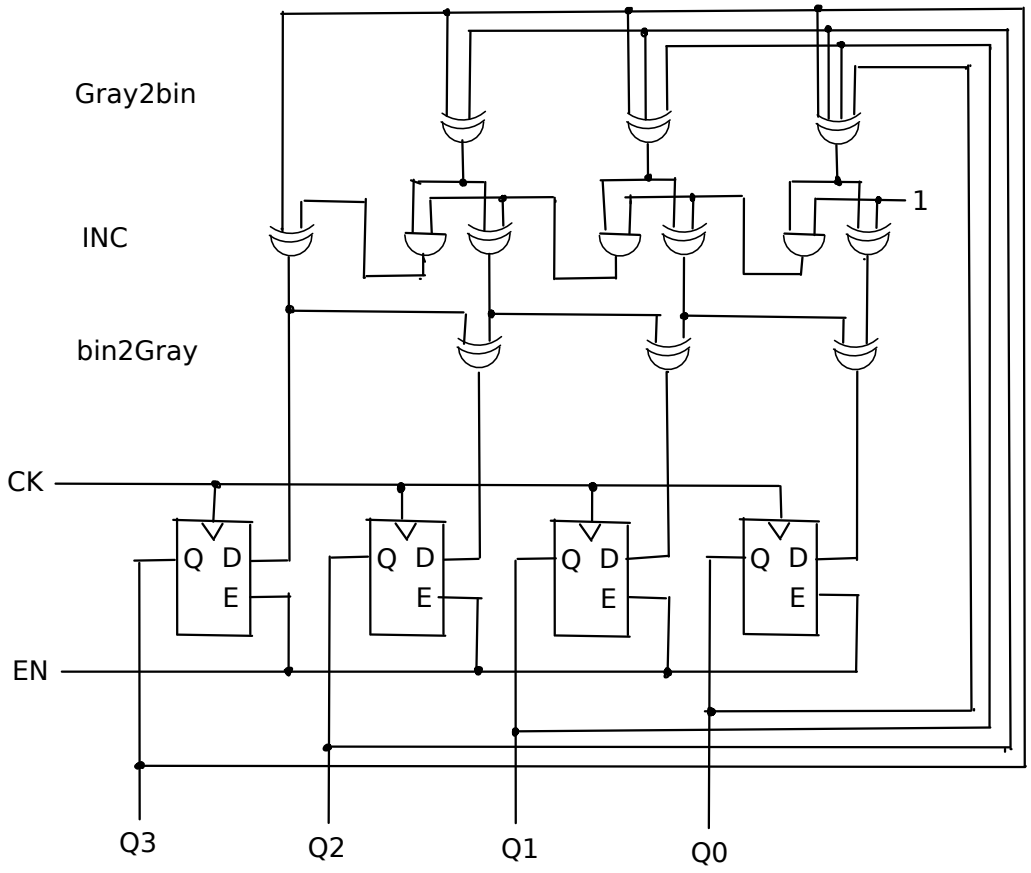


5

Possiamo realizzare la macchina usando DE-FF, in modo da risolvere direttamente il problema dell'abilitazione.
Possiamo poi usare un modello di Mealy sincrono
(o Moore con rete per l'uscita pari a un cortocircuito) per evitare glitch in uscita. Infatti, per definizione di sequenza Gray, le uscite non varieranno mai per più di un bit
e non ci possono essere alee.
Per il calcolo dello stato futuro, possiamo usare la seguente catena di reti combinatorie:

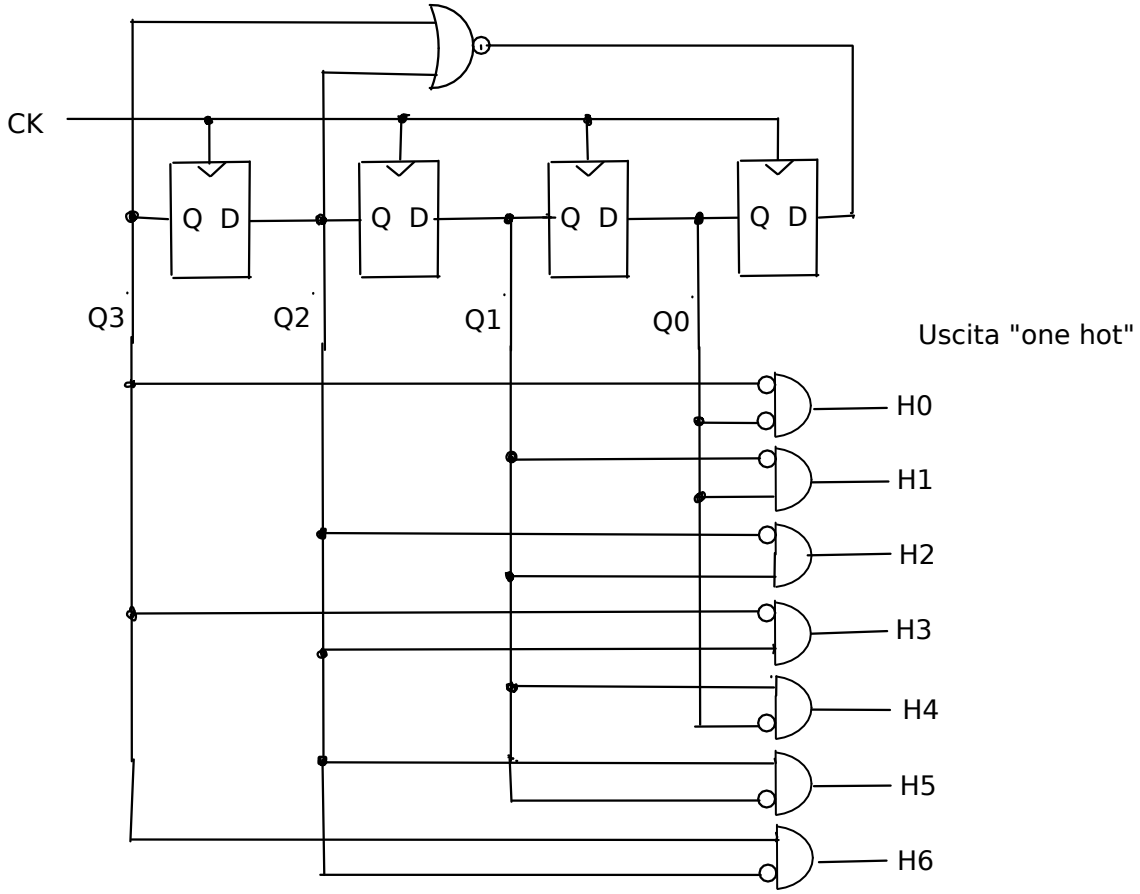
- Conversione Gray-binario
- Incremento di 1
- Riconversione binario-Gray

Lo schema è il sequente:



6

Johnson counter mod7



Sequenza corretta (Q3,Q2,Q1,Q0)
0 0 0 0 H0=Q3!Q0!
0 0 0 1 H1=Q1!Q0
0 0 1 1 H2=Q2!Q1
0 1 1 1 H3=Q3!Q2
1 1 1 0 H4=Q1Q0!
1 1 0 0 H5=Q2Q1!
1 0 0 0 H6=Q3Q2!
...
In hex: 0,1,3,7,E,C,8

Sequenza con errore (Q3,Q2,Q1,Q0)
0 0 1 0
0 1 0 1
1 0 1 0
0 1 0 0
1 0 0 0
...
In hex: 2,5,A,4 e poi si torna a 8

Sequenza con errore (Q3,Q2,Q1,Q0)
0 1 1 0
1 1 0 0
...
In hex: 6 e poi si torna a C

Sequenza con errore (Q3,Q2,Q1,Q0)
1 1 0 1
1 0 1 0
...
In hex: D e poi si torna ad A,4,8

Sequenza con errore (Q3,Q2,Q1,Q0)
1 0 0 1
0 0 1 0
...
In hex: 9 e poi si torna a 2,5,A,4,8

Sequenza con errore (Q3,Q2,Q1,Q0)
1 1 1 1
1 1 1 0
...
In hex: F e poi si torna a E

Sequenza con errore (Q3,Q2,Q1,Q0)
1 0 1 1
0 1 1 0
...
In hex: B e poi si torna a 6,C

Con qualsiasi valore iniziale, dopo un numero finito di cicli di clock, si torna a un valore della sequenza corretta.