

Il testo deve essere riconsegnato nella cartellina. Non è ammessa la consultazione degli appunti e dei compiti precedenti. Si possono consultare i data sheet. **Non usare il colore rosso nello svolgimento.**

ESERCIZIO N°1

5 punti

Determinare, esprimendo il risultato in notazione scientifica con 5 cifre significative, le seguenti quantità in riferimento alla rappresentazione IEEE754-2008:

- 1) Il massimo valore normalizzabile
- 2) Il minimo valore positivo normalizzabile
- 3) La differenza tra minimo valore positivo normalizzabile e massimo valore non normalizzato

ESERCIZIO N°2

8 punti

Realizzare un sottoprogramma assembly per il microcontrollore AVR XMEGA256A3BU che valuta l'opposto di un numero intero a 8 byte in C2 contenuto in memoria all'indirizzo puntato da Z (a partire dal byte meno significativo) e memorizza il risultato nella stessa posizione. Il valore 1 del flag V al termine della subroutine deve evidenziare l'eventuale occorrenza di overflow.

ESERCIZIO N°3

5 punti

Determinare, motivando la risposta, se la seguente uguaglianza tra espressioni booleane è un'identità.

$$\bar{A}B + \bar{A}\bar{D} + A\bar{B}\bar{C}\bar{D} + ABC = (B + \bar{D})(\bar{A} + C)(\bar{A} + B)$$

ESERCIZIO N°4

5 punti

Sintetizzare un flip flop JK (sensibile al fronte in salita del clock Ck_1) usando porte logiche elementari e l'approccio master-slave. Si ha a disposizione un sistema di clock non sovrapposti Ck_1 e Ck_2 di cui deve essere mostrato l'andamento temporale.

ESERCIZIO N°5

5 punti

Progettare una macchina di Moore con 2 ingressi A e B e una sola uscita C che viene posta e mantenuta a 1 nel caso in cui, a partire dalla situazione in cui entrambi gli ingressi sono nulli, si ha prima la transizione a 1 di A seguita nel clock successivo (con A sempre al valore 1) da quella di B . L'uscita viene riportata a 0 soltanto da una sequenza per cui, a partire dalla situazione in cui entrambi gli ingressi sono 0, si ha la transizione a 1 del solo A seguita nel clock successivo dal suo ritorno a 0 (con B che si mantiene 0).

ESERCIZIO N°6

5 punti

Disegnare lo schema logico, usando esclusivamente porte NOR, di un encoder con priorità a 5 ingressi X_4, X_3, X_2, X_1, X_0 ; e 3 uscite Y_2, Y_1, Y_0 ; la priorità è data dal massimo indice della linea di ingresso. Nel caso in cui nessuna linea sia attiva, l'uscita deve valere $Y = 0b111$.

1

Determinare, esprimendo il risultato in notazione scientifica con 5 cifre significative, le seguenti quantità in riferimento alla rappresentazione IEEE754-2008:

- 1) Il massimo valore normalizzabile
- 2) Il minimo valore positivo normalizzabile
- 3) La differenza tra minimo valore positivo normalizzabile e massimo valore non normalizzato

Per 1) si pone $S=0$, $E=254$ e T pari a tutti 1.

$$x_{max} = 2^{254-127} [1 + 2^{-23}(2^{23} - 1)] = 2^{128}(1 - 2^{-24}) = 3,4028 \cdot 10^{38}$$

Per 2) si pone $S=0$, $E=1$ e $T=0$.

$$x_{min} = 2^{1-127} = 2^{-126} = 1,1755 \cdot 10^{-38}$$

Per 3 si considera il risultato 2) e si sottrae il valore non normalizzato ($E=0$) con $S=0$ e T pari a tutti 1.

$$\Delta x = 2^{-126} - 2^{-126}(2^{23} - 1)2^{-23} = 2^{-149} = 1,4013 \cdot 10^{-45}$$

/* Realizzare un sottoprogramma assembly per il microcontrollore AVR XMEGA256A3BU che valuta l'opposto di un numero intero a 8 byte in C2 contenuto in memoria all'indirizzo puntato da Z (a partire dal byte meno significativo) e memorizza il risultato nella stessa posizione. Il valore 1 del flag V al termine della subroutine deve evidenziare l'eventuale occorrenza di overflow.
*/

```
chs8:
    push R16
    push R17          //variabile di appoggio
    push ZL
    push ZH
    ldi R16,7        //inizializza contatore, lascia fuori l'ultima operazione
    clc              //inizializza flag C
loop:
    ld R17,Z
    brcc oltre
        neg R17    //inverso in C2 dei byte meno significativi
        rjmp endloop
    oltre:
    com R17        //inverso dei byte più significativi
    endloop:
    st Z+,R17     //scrive il risultato
    dec R16
    brne loop
    ld R17,Z
    brcc oltre1
        neg R17    //sistema eventuale V finale
        rjmp endloop1
    oltre1:
    com R17
    endloop1:
    st Z+,R17
    pop ZH        //ripristina Z senza modificare V
    pop ZL
    pop R17
    pop R16
    ret
```

3

Determinare, motivando la risposta, se la seguente uguaglianza tra espressioni booleane è un'identità.

$$\bar{A}B + \bar{A}\bar{D} + A\bar{B}\bar{C}\bar{D} + ABC = (B + \bar{D})(\bar{A} + C)(\bar{A} + B)$$

Le due espressioni sono in forma normale. Per analizzare tutti e 16 i possibili casi, conviene riportare i valori dei due membri per ogni combinazione di ingresso in mappa. L'uguaglianza è un'identità se e solo se le due mappe sono identiche.

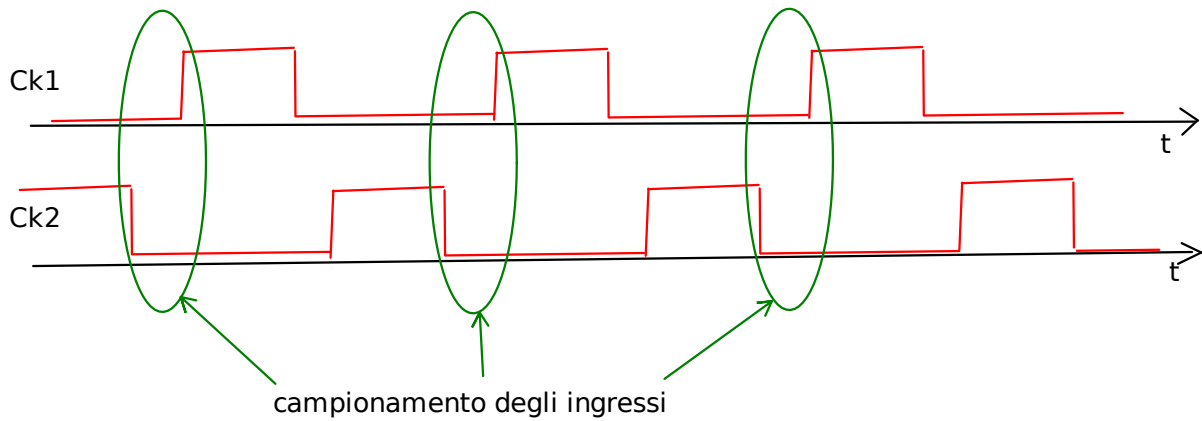
C,D \ A,B		1	2	3
		00	01	11
00	1	1	0	1
01	0	1	0	0
11	0	1	1	0
10	1	1	1	0

C,D \ A,B		00	01	11	10
		00	1	1	0
01	0	1	0	0	
11	0	1	1	0	
10	1	1	1	0	

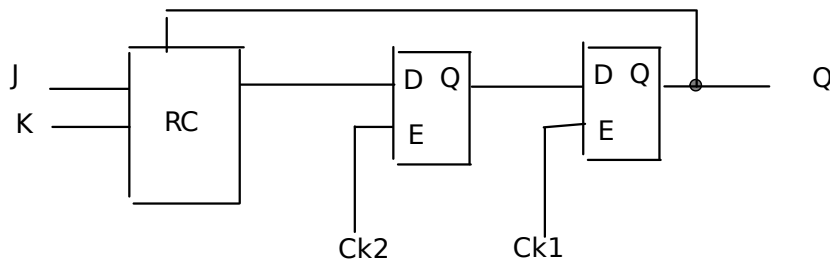
Le due mappe differiscono per un mintermine ($A=1, B=0, C=0, D=0$) quindi l'uguaglianza NON è un'identità.

4

Sintetizzare un flip flop JK (sensibile al fronte in salita del clock Ck1) usando porte logiche elementari e l'approccio master-slave. Si ha a disposizione un sistema di clock non sovrapposti Ck1 e Ck2 di cui deve essere mostrato l'andamento temporale.

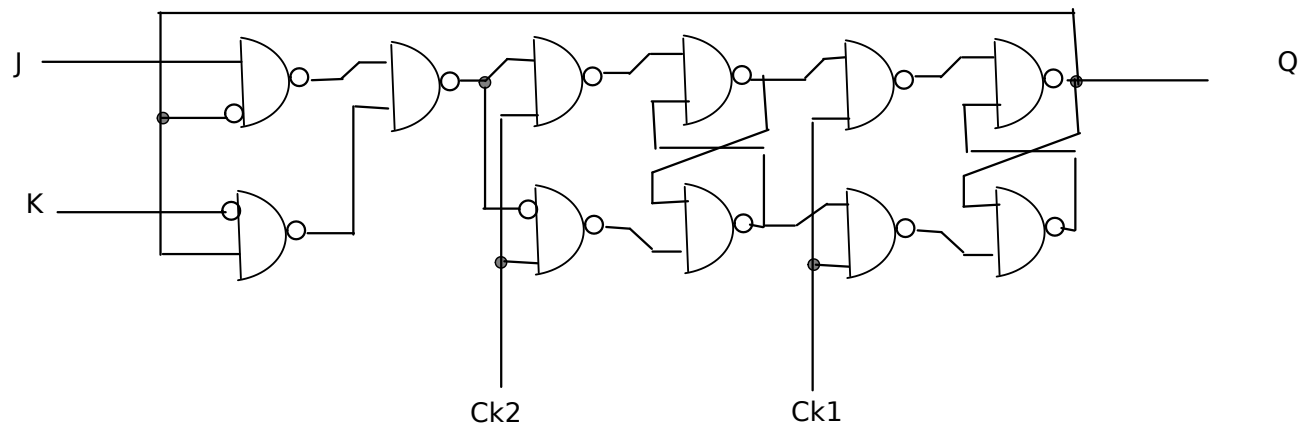


Schema di principio con approccio Master-slave (acquisisce nelle regioni indicate in verde)



Sintesi di RC $D = J\bar{Q} + \bar{K}Q$

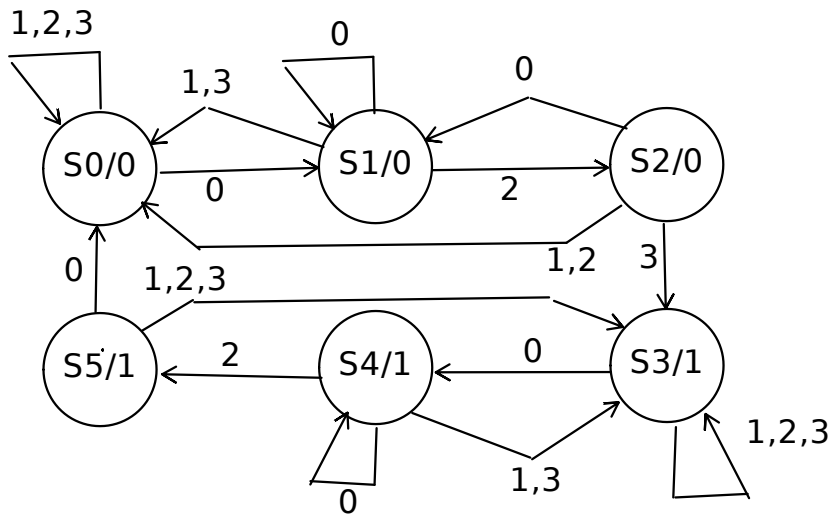
Schema a porte elementari



5

Progettare una macchina di Moore con 2 ingressi A e B (si assuma $X=2A+B$) e una sola uscita C che viene posta e mantenuta a 1 nel caso in cui si ha la sequenza (per X) 0, 2, 3 e viene riportata a 0 dalla sequenza 0, 2, 0.

Grafo delle transizioni descrittivo della macchina



Codifica degli stati (U=Q2)

St.	Q2	Q1	Q0
S0	0	0	0
S1	0	0	1
S2	0	1	1
S3	1	1	1
S4	1	0	1
S5	1	0	0

X (A,B)	Q1,Q0				Q1,Q0			
	00	01	11	10	00	01	11	10
0 (00)	001	001	001	---	000	101	101	---
1 (01)	000	000	000	---	111	111	111	---
3 (11)	000	000	111	---	111	111	111	---
2 (10)	000	011	000	---	111	100	111	---
	S0	S1	S2	--	S5	S4	S3	--
	Q2=0				Q2=1			

Mappa delle transizioni

Sintesi delle singole variabili dello stato futuro D2, D1 e D0

	00	01	11	10		00	01	11	10
00	0	0	0	-	0	1	1	-	-
01	0	0	0	-	1	1	1	-	-
11	0	0	1	-	1	1	1	-	-
10	0	0	0	-	1	1	1	-	-

Cerco di massimizzare implicanti condivisi

$$D_2 = Q_1AB + Q_2B + Q_2A + Q_2Q_0\bar{A}$$

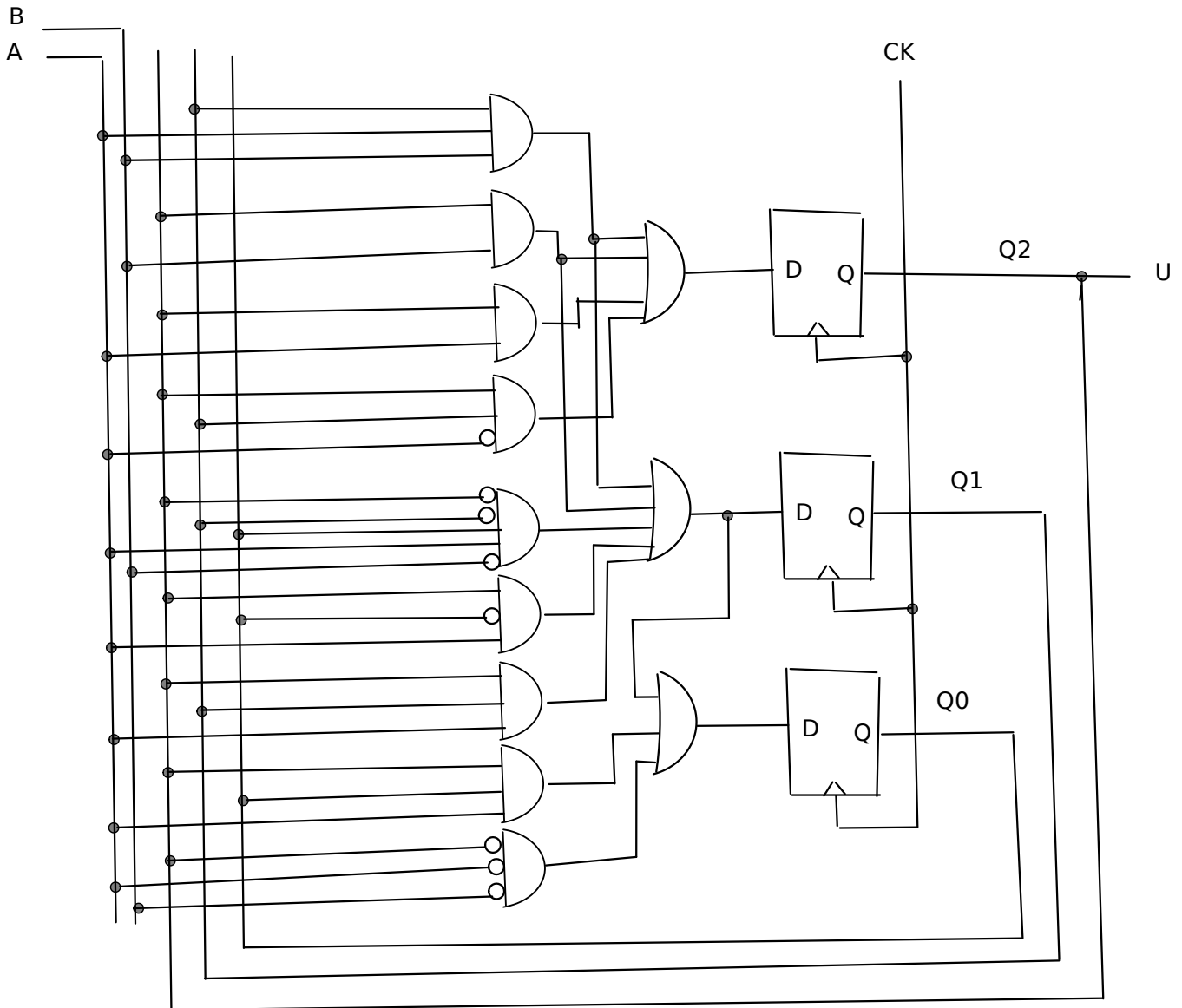
	00	01	11	10		00	01	11	10
00	0	0	0	-	0	0	0	-	-
01	0	0	0	-	1	1	1	-	-
11	0	0	1	-	1	1	1	-	-
10	0	1	0	-	1	0	1	-	-

$$D_1 = Q_1AB + Q_2B + \bar{Q}_2\bar{Q}_1Q_0A\bar{B} + Q_2\bar{Q}_0A + Q_2Q_1A$$

	00	01	11	10		00	01	11	10
00	1	1	1	-	0	1	1	-	-
01	0	0	0	-	1	1	1	-	-
11	0	0	1	-	1	1	1	-	-
10	0	1	0	-	1	0	1	-	-

$$D_0 = Q_1AB + Q_2B + \bar{Q}_2\bar{Q}_1Q_0A\bar{B} + Q_2\bar{Q}_0A + Q_2Q_1A + Q_2Q_0\bar{A} + \bar{Q}_2\bar{A}\bar{B}$$

Schema logico



6

Disegnare lo schema logico, usando esclusivamente porte NOR, di un encoder con priorità a 5 ingressi X_4, X_3, X_2, X_1, X_0 ; e 3 uscite Y_2, Y_1, Y_0 ; la priorità è data dal massimo indice della linea di ingresso. Nel caso in cui nessuna linea sia attiva, l'uscita deve valere $Y = 0b111$.

Possiamo scrivere la mappa della funzione, a partire dalla definizione. Nelle caselle le uscite Y_2, Y_1 e Y_0 .

X_1, X_0	X_3, X_2							
	00	01	11	10	00	01	11	10
00	111	010	011	011	100	100	100	100
01	000	010	011	011	100	100	100	100
11	001	010	011	011	100	100	100	100
10	001	010	011	011	100	100	100	100

$X_4=0$ $X_4=1$

Sintesi NOR-NOR (a partire da PS)

	00	01	11	10	00	01	11	10
00	1	0	0	0	1	1	1	1
01	0	0	0	0	1	1	1	1
11	0	0	0	0	1	1	1	1
10	0	0	0	0	1	1	1	1

$$Y_2 = (X_4 + \overline{X_3})(X_4 + \overline{X_2})(X_4 + \overline{X_1})(X_4 + \overline{X_0})$$

	00	01	11	10	00	01	11	10
00	1	1	1	1	0	0	0	0
01	0	1	1	1	0	0	0	0
11	0	1	1	1	0	0	0	0
10	0	1	1	1	0	0	0	0

$$Y_1 = \overline{X_4}(X_3 + X_2 + \overline{X_1})(X_3 + X_2 + \overline{X_0})$$

	00	01	11	10	00	01	11	10
00	1	0	1	1	0	0	0	0
01	0	0	1	1	0	0	0	0
11	1	0	1	1	0	0	0	0
10	1	0	1	1	0	0	0	0

$$Y_0 = \overline{X_4}(X_3 + \overline{X_2})(X_3 + X_1 + \overline{X_0})$$

