

Il testo deve essere riconsegnato nella cartellina. Non è ammessa la consultazione degli appunti e dei compiti precedenti. Si possono consultare i data sheet. **Non usare il colore rosso nello svolgimento.**

ESERCIZIO N°1

5 punti

Determinare il massimo e il minimo valore rappresentabile in C2 con notazione frazionale [10.6]. Valutare poi la rappresentazione nella solita notazione della radice cubica della media di questi valori trovati e l'errore commesso ($x_r - x$). Esprimere il valore dell'errore con 4 cifre significative.

ESERCIZIO N°2

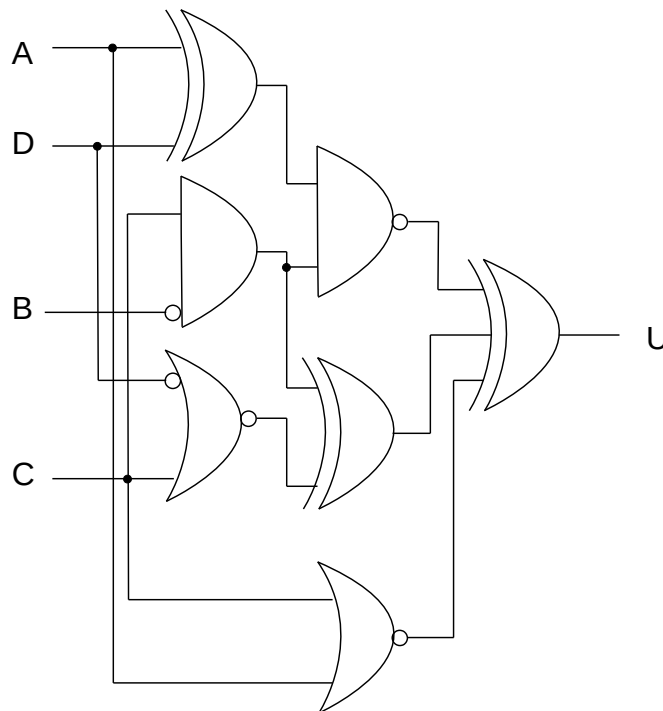
8 punti

Realizzare un sottoprogramma per il microcontrollore AVR XMEGA256A3BU, in grado di determinare l'elemento di valore massimo di un vettore di 256 numeri interi (C2). Gli elementi sono rappresentati su 16 bit nella memoria del microcontrollore (il byte meno significativo seguito da quello più significativo) a partire dall'indirizzo contenuto in Y. Il risultato va posto in R25:R24.

ESERCIZIO N°3

5 punti

Esprimere in forma PS a minimo numero di letterali la funzione combinatoria U corrispondente al seguente schema logico. Evidenziare nell'espressione gli implicati essenziali.



ESERCIZIO N°4

4 punti

Disegnare lo schema logico di un registro universale in grado di eseguire, su controllo di un opportuno numero di linee, le istruzioni (con comportamento analogo a quello del microcontrollore) seguenti:

LDI Rd, K
ANDI Rd, K
ORI Rd, K
ROR Rd
ASR Rd
LSR Rd
LSL Rd
ROL Rd

Si includa nello schema anche un flip-flop per il flag C, che deve essere gestito in accordo alle istruzioni proposte.

ESERCIZIO N°5

6 punti

Disegnare lo schema logico di una macchina sequenziale sincrona secondo il modello di Moore con un ingresso a 3 bit e una uscita in grado di produrre sequenze di periodo $8 T_{Ck}$ con ciclo di lavoro pari al valore espresso dall'ingresso. Il valore del ciclo di lavoro viene acquisito all'inizio di un periodo e mantenuto per tutto il periodo.

ESERCIZIO N°6

5 punti

Disegnare il circuito a porte logiche di un comparatore (con l'indicazione one-hot del risultato sulle tre uscite G, E, L) tra due numeri relativi a 4 bit rappresentati in modulo e segno.

1

Determinare il massimo e il minimo valore rappresentabile in C2 con notazione frazionale [10.6].

Valutare poi la rappresentazione nella solita notazione della radice cubica della media di questi valori trovati e l'errore commesso ($x_r - x$).

Esprimere il valore dell'errore con 4 cifre significative.

Visto che il peso dell'LSB è $1/128$, per arrotondare correttamente possiamo prima moltiplicare per 128 i valori dati e arrotondare all'intero più vicino.

$$\max(X[10.6]) = 0b0111111111.111111 = 2^9 - 2^{-6} = 511,984375$$

$$\min(X[10.6]) = 0b1000000000.000000 = -2^9 = -512$$

Valuto il risultato R: calcolo la media (negativa) ed estraggo la radice cubica

$$R = \sqrt[3]{\frac{\max(X[10.6]) + \min(X[10.6])}{2}} = -2^{-\frac{7}{3}} = -0,1984251315$$

Codifico in C2, 10.6

$$R[10.6] = 0b1111111111.110011 = -0,203125$$

Valuto l'errore assoluto e lo esprimo con 4 cifre significative

$$\epsilon_a(X) = -0,203125 + 0,1984251315 = -0,004700$$

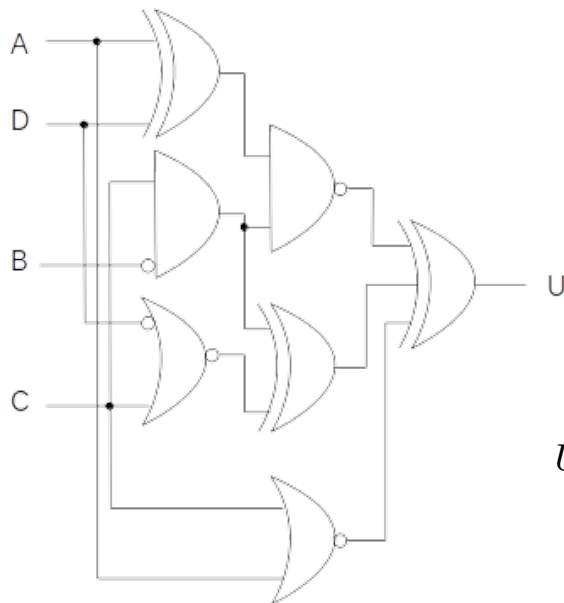
/* Realizzare un sottoprogramma per il microcontrollore AVR XMEGA256A3BU, in grado di determinare l'elemento di valore massimo di un vettore di 256 numeri interi (C2). Gli elementi sono rappresentati su 16 bit nella memoria del microcontrollore (il byte meno significativo seguito da quello più significativo) a partire dall'indirizzo contenuto in Y. Il risultato va posto in R25:R24. */

maxele:

```
push R16          //appoggio per un elemento
push R17
push R18          //contatore di ciclo
clr R18           //contatore, 0 per fare 256 iterazioni
ldi R24,low(0x8000) //in R25:R24 metto il minimo valore possibile, cioè -2^15
ldi R25,high(0x8000)
loop:
ld R16,Y+
ld R17,Y+        //carico un elemento
cp R24,R16
cpc R25,R17      //confronto con il risultato parziale
brge oltre      //se il nuovo valore è minore non fare nulla altrimenti sostituisci
movw R25:R24,R17:R16
oltre:
dec R18
brne loop
subi YH,2        //ripristina i registri modificati
pop R18
pop R17
pop R16
ret
```

3

Esprimere in forma PS a minimo numero di letterali la funzione combinatoria U corrispondente al seguente schema logico. Evidenziare nell'espressione gli implicati essenziali.



$$U = 1 \oplus (A \oplus D)C\bar{B} \oplus C\bar{B} \oplus D\bar{C} \oplus \bar{A}\bar{C}$$

Applico il teorema di espansione di Shannon

$$U = C[(A \oplus D)\bar{B} \oplus B] + \bar{C}(D \oplus A) = CB + C\bar{B}(A \oplus D) + \bar{C}(A \oplus D)$$

Trasferisco in mappa

A,B		C,D			
		00	01	11	10
C,D	00	0	0*	1	1
	01	1	1	0*	0
	11	1	1	1	0*
	10	0*	1	1	1

Forma PS a minimo numero di letterali

$$U = (A + C + D)(\bar{A} + C + \bar{D})(\bar{A} + B + \bar{D})(A + B + D)$$

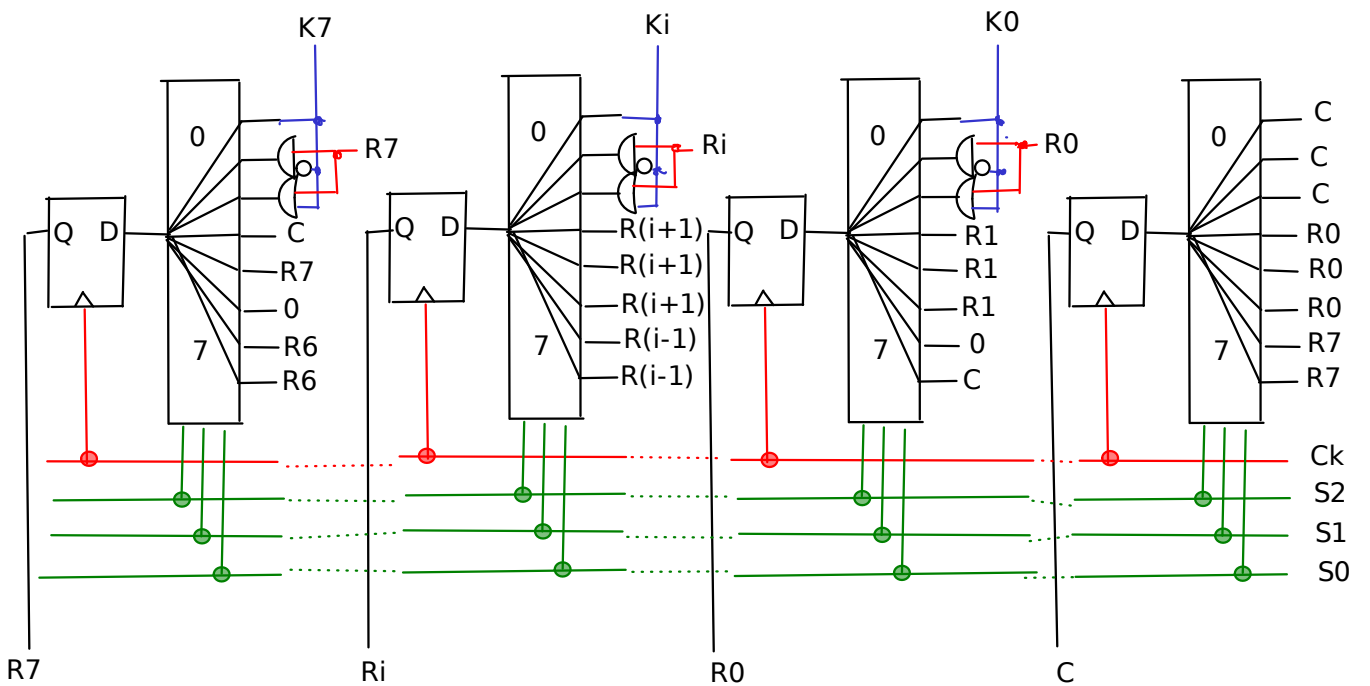
Gli implicati trovati sono tutti essenziali

4

Disegnare lo schema logico di un registro universale in grado di eseguire, su controllo di un opportuno numero di linee (3), le istruzioni (con comportamento analogo a quello del microcontrollore) seguenti:

LDI Rd,K
 ANDI Rd,K
 ORI Rd,K
 ROR Rd
 ASR Rd
 LSR Rd
 LSL Rd
 ROL Rd

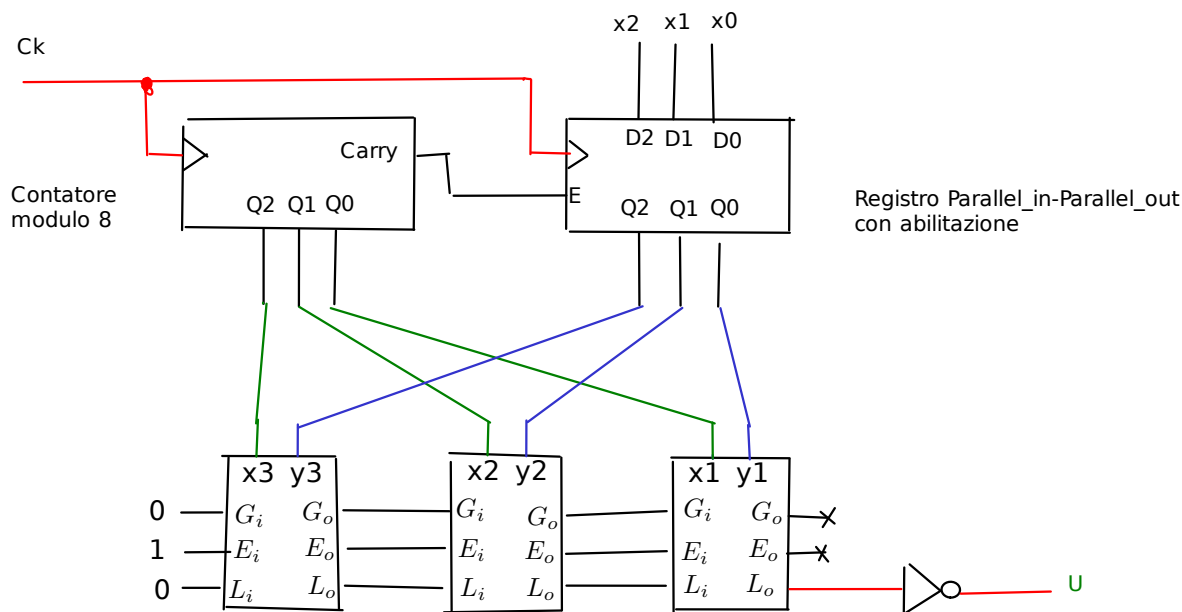
Si includa nello schema anche un flip-flop per il flag C, che deve essere gestito in accordo alle istruzioni proposte.



5

Disegnare lo schema logico di una macchina sequenziale sincrona secondo il modello di Moore con un ingresso x a 3 bit e una uscita in grado di produrre sequenze di periodo $8T_{ck}$ con ciclo di lavoro pari al valore $(x+1)/8$. Il valore del ciclo di lavoro viene acquisito all'inizio di un periodo e mantenuto per tutto il periodo.

Per la realizzazione della macchina conviene usare un contatore modulo 8, un registro con abilitazione e un comparatore. Per seguire il modello di Moore occorre che l'uscita dipenda esclusivamente dal contenuto della memoria della macchina (ctr+registro). (per lo schema del comparatore si veda l'esercizio seguente)



Vediamo, per esempio, per x prima 3 e poi 5, i valori a partire da quando il contatore scatta da 111 a 000

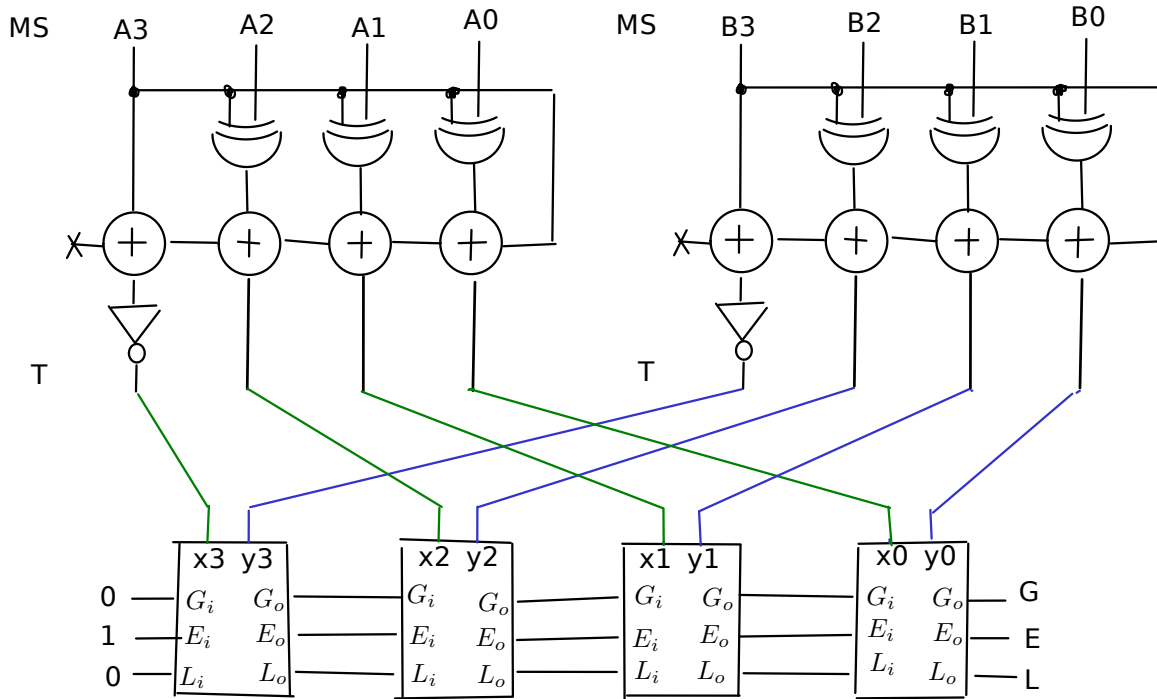
Ctr	Registro	GEL	G!
7			
0	3	001	1
1	3	001	1
2	3	001	1
3	3	010	1
4	3	100	0
5	3	100	0
6	3	100	0
7	3	100	0
0	5	001	1
1	5	001	1
2	5	001	1
3	5	001	1
4	5	001	1
5	5	010	1
6	5	100	0
7	5	100	0

duty 50%

duty 75%

Disegnare il circuito a porte logiche di un comparatore (con l'indicazione one-hot del risultato sulle tre uscite G, E, L) tra due numeri relativi a 4 bit rappresentati in modulo e segno.

Convieni convertire i numeri in traslazione e usare un comparatore classico tra binari senza segno.



$$G_o = G_i + E_i x \bar{y}$$

$$E_o = E_i (x \oplus y)$$

$$L_o = L_i + E_i y \bar{x}$$

Blocco comparatore digitale (MSb first)

