

SCHEDA <b>ASE2409</b>		Data: <b>09 Novembre 2024</b>
Cognome	Nome	

Il testo deve essere riconsegnato

### ESERCIZIO N°1

8 punti

Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU che scambia tra loro due valori floating point (binary32) contenuti in memoria agli indirizzi 0x2100 e 0x2104. I byte dei valori sono posti in memoria consecutivamente a partire dai bit meno significativi. La subroutine deve, come al solito, lasciare inalterati tutti gli altri registri.

### ESERCIZIO N°2

5 punti

Siano dati i 2 valori razionali senza segno 23/15 e 191/117.

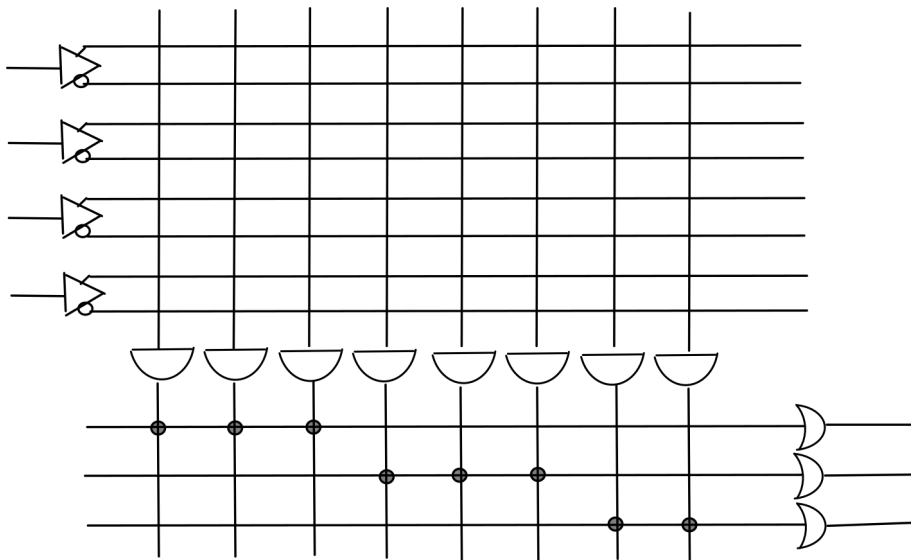
- Determinare la rappresentazione arrotondata in notazione 1.7 e valutare l'errore di rappresentazione (assoluto e relativo) commesso nei 2 casi.
- Valutare la rappresentazione del risultato del prodotto tra i due numeri così come ottenuta usando l'operazione FMUL di un microcontrollore AVR in [R1:R0]. Indicare anche il valore del flag C.

### ESERCIZIO N°3

5 punti

Programmare la PAL in figura in modo da realizzare le due funzioni

$$U = ABC + \overline{A}\overline{B}\overline{C} + \overline{A}B \quad \text{e} \quad V = (A + B + C)(A + \overline{B} + \overline{C})(\overline{A} + \overline{B})$$



### ESERCIZIO N°4

5 punti

Realizzare in forma PS ottima la rete combinatoria a 5 ingressi,  $A, B, C, D, E$ , e 1 uscita  $Y$ , definita dall'espressione booleana

$$U = (A + \overline{C}) \oplus (\overline{B} + D) \oplus (A + C + \overline{E}) \oplus (\overline{D} + E + B) \oplus (\overline{B} + C + \overline{D})$$

Indicare gli implicati essenziali.

## **ESERCIZIO N°5**

5 punti

Realizzare una macchina sequenziale sincrona secondo il modello di Moore, con 1 ingresso e 1 uscita che viene posta a 1 (dopo il clock) ogni volta che in ingresso viene riconosciuta una delle seguenti sequenze: 110, 101, 100 e 111, non interallacciate. Si trascuri il transitorio iniziale dei primi 3 ingressi e si cerchi di minimizzare in numero di flip-flop usati.

## **ESERCIZIO N°6**

5 punti

Dimostrare che è sempre possibile realizzare una funzione combinatoria a 5 ingressi usando soltanto 2 multiplexer 8:1 e 2 multiplexer 2:1.

/\*Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU che scambia tra loro due valori floating point (binary32) contenuti in memoria agli indirizzi 0x2100 e 0x2104. I byte dei valori sono posti in memoria consecutivamente a partire dai bit meno significativi.  
La subroutine deve, come al solito, lasciare inalterati tutti gli altri registri.\*/

```
xch_bin32:
  push R16
  push R17
  push YL
  push YH
  ldi YL,low(0x2100) //usa Y come puntatore e lo inizializza a 0x2100
  ldi YH,high(0x2100)
  ldd R16,Y+0 //scambia il primo byte (b7..b0)
  ldd R17,Y+4
  std Y+4,R16
  std Y+0,R17
  ldd R16,Y+1 //poi il secondo (b15..b8)
  ldd R17,Y+5
  std Y+5,R16
  std Y+1,R17
  ldd R16,Y+2 //il terzo (b23..b16)
  ldd R17,Y+6
  std Y+6,R16
  std Y+2,R17
  ldd R16,Y+3 //infine l'ultimo (b31..b24)
  ldd R17,Y+7
  std Y+7,R16
  std Y+3,R17
  pop YH
  pop YL
  pop R17
  pop R16
  ret
```

2

Siano dati i 2 valori razionali senza segno 23/15 e 191/117.

- a) Determinare la rappresentazione arrotondata in notazione 1.7 e valutare l'errore di rappresentazione (assoluto e relativo) commesso nei 2 casi.
- b) Valutare la rappresentazione del risultato del prodotto tra i due numeri così come ottenuta usando l'operazione FMUL di un microcontrollore AVR in [R1:R0]. Indicare anche il valore del flag C.

q=n/m	Round(128q)	Bin	E_abs	E_rel
1,533...	196	1.1000100	-2,083(E-3)	-0,1359%
1,632...	209	1.1010001	3,339(E-4)	0,02045%

La FMUL moltiplica i valori unsigned e moltiplica ulteriormente per 2 (per avere 1.15).  
I bit (b15..b0) vanno di R1:R0 e il bit b16 va nel carry

q1*q2	Hex	Bin: C	R1	R0
40964	A004	1	01000000	00000100

In questo caso il risultato corretto non è rappresentabile e il flag C lo segnala col valore 1.

3

Programmare la PAL in figura in modo da realizzare le due funzioni seguenti:

$$U = ABC + A\bar{B}\bar{C} + \bar{A}\bar{B}$$

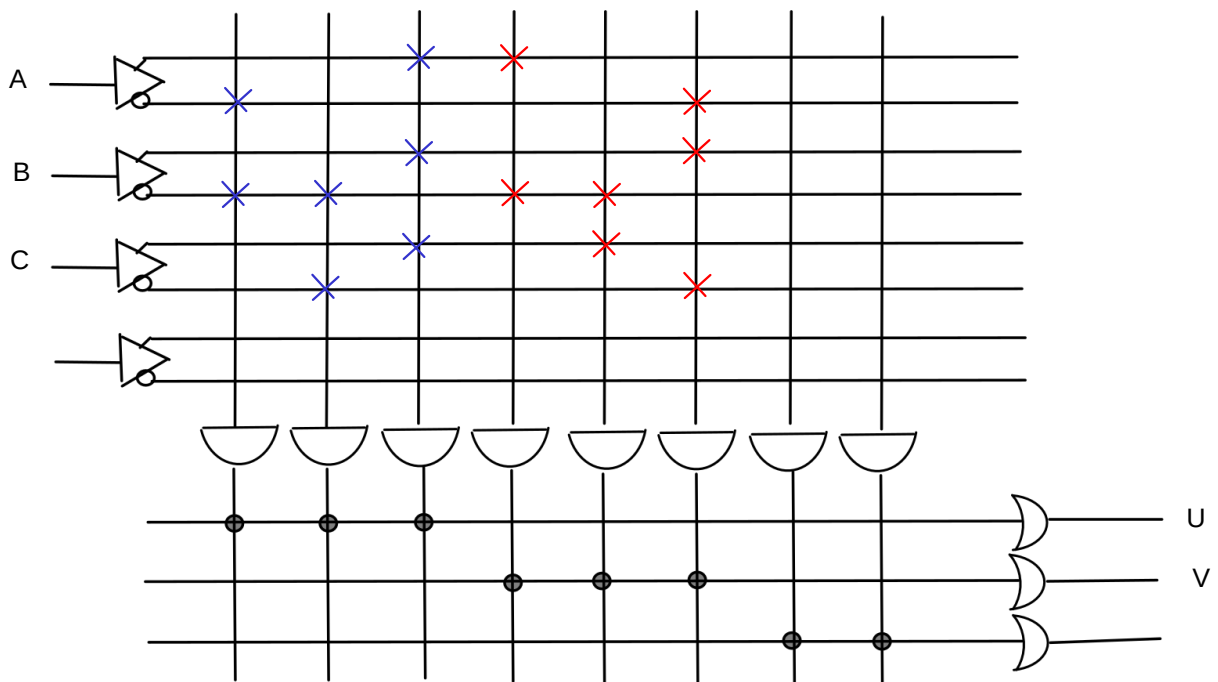
$$V = (A + B + C)(A + \bar{B} + \bar{C})(\bar{A} + \bar{B})$$

C	AB			
	00	01	11	10
0	1	0	0	1
1	1	0	1	0

U

C	AB			
	00	01	11	10
0	0	1	0	1
1	1	0	0	1

V



4

Realizzare in forma PS ottima la rete combinatoria a 5 ingressi, A, B, C, D, E, e 1 uscita Y, definita dall'espressione booleana seguente. Indicare gli implicati essenziali.

$$U = (A + \bar{C}) \oplus (\bar{B} + D) \oplus (A + C + \bar{E}) \oplus (\bar{D} + E + B) \oplus (\bar{B} + C + \bar{D})$$

Mi riporto a una forma normale SP usando il teorema di espansione di Shannon. Parto da A e D.

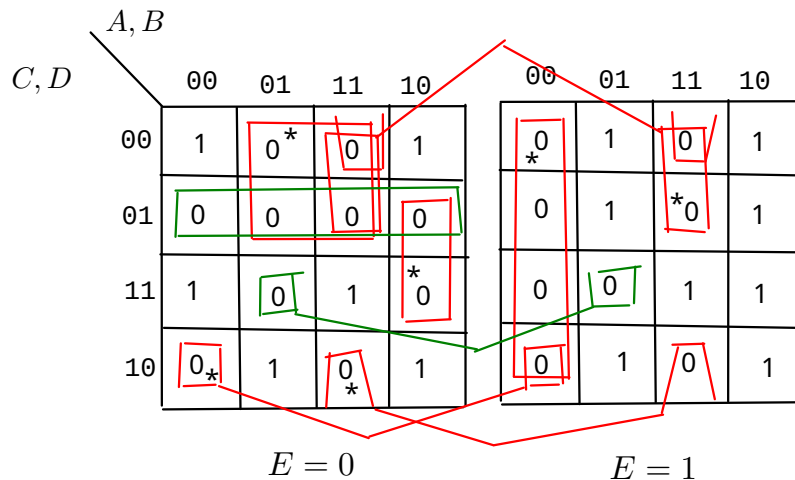
$$\begin{aligned} U &= \bar{A} \bar{D}[(\bar{C}) \oplus (\bar{B}) \oplus (C + \bar{E}) \oplus (1) \oplus (1)] + \\ &+ \bar{A} D[(\bar{C}) \oplus (1) \oplus (C + \bar{E}) \oplus (E + B) \oplus (\bar{B} + C)] + \\ &+ A \bar{D}[(1) \oplus (\bar{B}) \oplus (1) \oplus (1) \oplus (1)] + \\ &+ A D[(1) \oplus (1) \oplus (1) \oplus (E + B) \oplus (\bar{B} + C)] \end{aligned}$$

$$\begin{aligned} U &= \bar{A} \bar{D}[C \oplus B \oplus (C + \bar{E})] + \bar{A} D[C \oplus (C + \bar{E}) \oplus (E + B) \oplus (\bar{B} + C)] + \\ &+ A \bar{D} \bar{B} + A D[(E + B) \oplus (B \bar{C})] \end{aligned}$$

$$\begin{aligned} U &= \bar{A} \bar{D}[\bar{C}(BE + \bar{B} \bar{E}) + CB] + \bar{A} D\{\bar{C}[\bar{E} \oplus (E + B) \oplus \bar{B}] + C\bar{E} \bar{B}\} + \\ &+ A \bar{D} \bar{B} + A D(\bar{B}E + BC) \end{aligned}$$

$$\begin{aligned} U &= \bar{A} \bar{D} \bar{C} B E + \bar{A} \bar{D} \bar{C} \bar{B} \bar{E} + \bar{A} \bar{D} C B + \\ &+ \bar{A} D \bar{C} B E + \bar{A} D C \bar{E} \bar{B} + A \bar{D} \bar{B} + A D \bar{B} E + A D B C \end{aligned}$$

Colloco gli implicanti in mappa e poi eseguo la sintesi ottima PS partendo dagli implicati essenziali.

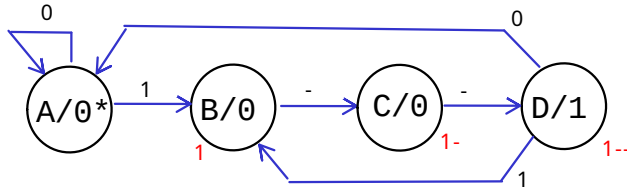


$$\begin{aligned} Y &= (\bar{B} + C + E)(\bar{A} + B + \bar{D} + E)(A + B + \bar{C} + D) \\ &(\bar{A} + \bar{B} + \bar{C} + D)(A + B + \bar{E})(\bar{A} + \bar{B} + C) \\ &(C + \bar{D} + E)(A + \bar{B} + \bar{C} + \bar{D}) \end{aligned}$$

La funzione viene espressa dal prodotto di 8 implicati, di cui 6 essenziali (con \*).

5

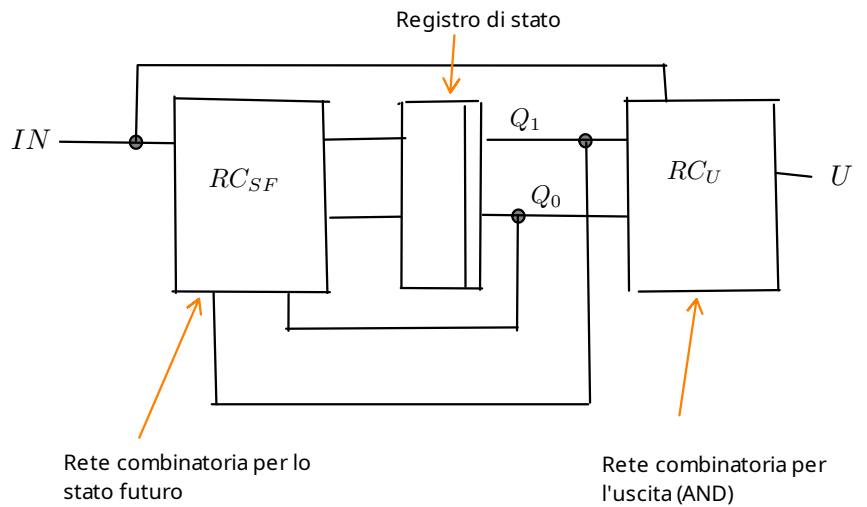
Realizzare una macchina sequenziale sincrona secondo il modello di Moore, con 1 ingresso e 1 uscita che viene posta a 1 (dopo il clock) ogni volta che in ingresso viene riconosciuta una delle seguenti sequenze: 110, 101, 100 e 111, non interallacciate. Si trascuri il transitorio iniziale dei primi 3 ingressi e si cerchi di minimizzare i flip-flop.



Codifica degli stati

- A 00
- B 01
- C 10
- D 11

Architettura



Sintesi

	$Q_1, Q_0$			
	00	01	11	10
$IN$				
0	00	10	00	11
1	01	10	01	11

0 1 0 1  
0 1 0 1

$$U = Q_1 Q_0$$

$$D_1 = Q_0 \overline{Q_1} + \overline{Q_0} Q_1$$

0 0 0 1  
1 0 1 1

$$D_0 = Q_1 \overline{Q_0} + \overline{Q_0} IN + Q_1 IN$$

Dimostrare che è sempre possibile realizzare una funzione combinatoria a 5 ingressi usando soltanto 2 multiplexer 8:1 e 2 multiplexer 2:1

Usando i blocchi dati si può costruire il seguente schema, ove le funzioni da porre in ingresso alle linee dei multiplexer possono essere solo una di 4 possibili. Se serve realizzare la funzione pari alla negazione della variabile, si può usare il secondo multiplexer 2:1.

$$f_i(X_0) \in [0, 1, X_0, \overline{X_0}]$$

