

Il testo deve essere riconsegnato nella cartellina. **Non usare il colore rosso nello svolgimento.**

ESERCIZIO N°1

8 punti

Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU che copia il blocco di memoria contenuto tra gli indirizzi 0x2100 e 0x22FF (compresi gli estremi) in un nuovo blocco a partire dall'indirizzo 0x3100. La subroutine deve, come al solito, lasciare inalterati tutti i registri.

ESERCIZIO N°2

5 punti

Determinare la rappresentazione binary32 (IEEE 754-2008) del numero -10^{-20} scegliendo il codice che minimizza l'errore relativo in modulo e calcolare tale errore.

Determinare poi la rappresentazione binary32 anche del quadrato del numero dato.

ESERCIZIO N°3

5 punti

Realizzare in forma SP ottima la rete combinatoria a 5 ingressi, X_4 , X_3 , X_2 , X_1 , e X_0 e 1 uscita Y , la cui tabella di verità è la seguente: {1, -, 1, -, 1, -, 0, 1, 1, 1, -, -, 1, 1, -, 1, -, 0, -, 1, -, -, 0, 0, -, 1, -, -, 1, 1, 0, 1}. Indicare gli implicanti essenziali, giustificando l'affermazione.

ESERCIZIO N°4

5 punti

Realizzare la rete combinatoria dell'esercizio precedente facendo uso di mux 2:1, cercando di ridurre il numero, evitando l'uso di blocchi non necessari (duplicati, mux con ingressi identici, ecc.).

ESERCIZIO N°5

5 punti

Disegnare lo schema logico di un contatore modulo 8 con abilitazione e controllo della direzione \bar{U}/D .

ESERCIZIO N°6

5 punti

Realizzare una macchina sequenziale sincrona secondo il modello di Moore, con 1 ingresso e 1 uscita che viene posta a 1 (dopo il clock) ogni volta che in ingresso viene riconosciuta una delle 2 seguenti sequenze: 1011 e 1101, non interallacciate in alcun modo. Si può trascurare il transitorio iniziale dei primi 4 ingressi.

/*Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU che copia il blocco di memoria contenuto tra gli indirizzi 0x2100 e 0x22FF (compresi gli estremi) in un nuovo blocco a partire dall'indirizzo 0x3100. La subroutine deve, come al solito, lasciare inalterati tutti i registri.*/

```
block_copy:
  push R16
  push XL
  push XH
  push YL
  push YH
  ldi XL,low(0x2100)    //usa X come primo puntatore e lo inizializza a 0x2100
  ldi XH,high(0x2100)
  ldi YL,low(0x3100)    //usa Y come secondo puntatore e lo inizializza a 0x3100
  ldi YH,high(0x3100)
loop:
  ld R16,X+
  st Y+,R16            //ha copiato un byte
  cpi XL,low(0x22FF+1)
  brne loop
  cpi XH,high(0x22FF+1)
  brne loop
pop YH
pop YL
pop XH
pop XL
pop R16
ret
```

2

Determinare la rappresentazione binary32 (IEEE 754-2008) del numero A dato, scegliendo il codice che minimizza l'errore relativo in modulo e calcolare tale errore.

Determinare poi la rappresentazione binary32 del quadrato di A.

$$A = -10^{-20} \simeq -2^{-67}(1 + 3990792 \cdot 2^{-23})$$

Quindi S=1, E=e+127=0x3C, T=0x3CE508

A: 1 00111100 011 1100 1110 0101 0000 1000

Il quadrato di A non è rappresentabile in modo normalizzato. Quindi occorre ricorrere alla legge di rappresentazione dei sottonormali.

$$A^2 = 10^{-40} \simeq -2^{-149}71362$$

Quindi S=0, E=0, T=0x116C2

A: 0 00000000 000 0001 0001 0110 1100 0010

3

Realizzare in forma SP ottima la rete combinatoria a 5 ingressi

e 1 uscita, la cui tabella di verità è la seguente:

$\{1, -, 1, -, 1, -, 0, 1, 1, 1, -, -, 1, 1, -, 1, -, 0, -, 1, -, -, 0, 0, -, 1, -, -, 1, 1, 0, 1\}$.

Indicare gli implicanti essenziali, giustificando l'affermazione.

X_3, X_2		$X_4 = 0$				$X_4 = 1$			
		00	01	11	10	00	01	11	10
X_1, X_0	00	1	1	1	1	-	-	1	-
	01	-	-	1	1	0	-	1	1
	11	-	*1	1	-	*1	0	*1	-
	10	1	0	-	-	-	0	0	-

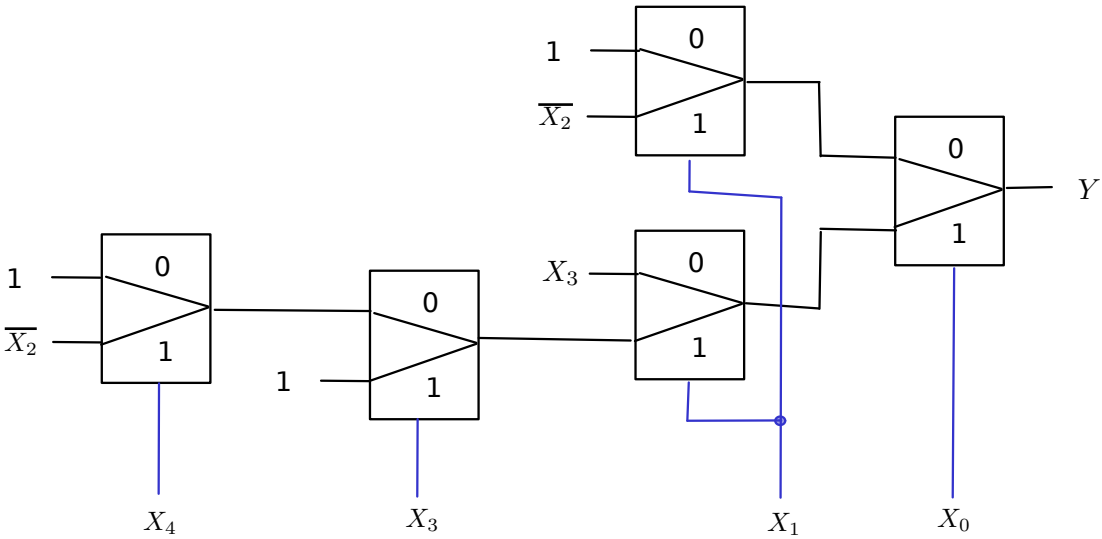
$$Y = \overline{X_4}X_0 + \overline{X_2}X_1 + X_3X_0 + \overline{X_1}\overline{X_0}$$

La funzione viene espressa dalla somma di 4 implicant, di cui i primi 3 sono essenziali (con *).

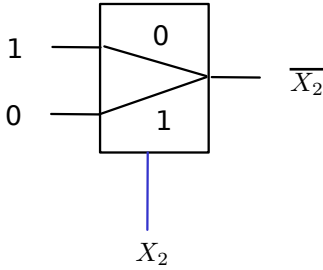
4

Realizzare la rete combinatoria dell'esercizio precedente facendo uso di mux 2:1, cercando di ridurre il numero, evitando l'uso di blocchi non necessari (duplicati, mux con ingressi identici, ecc.).

Possiamo proporre una realizzazione per righe, con riferimento alla mappa

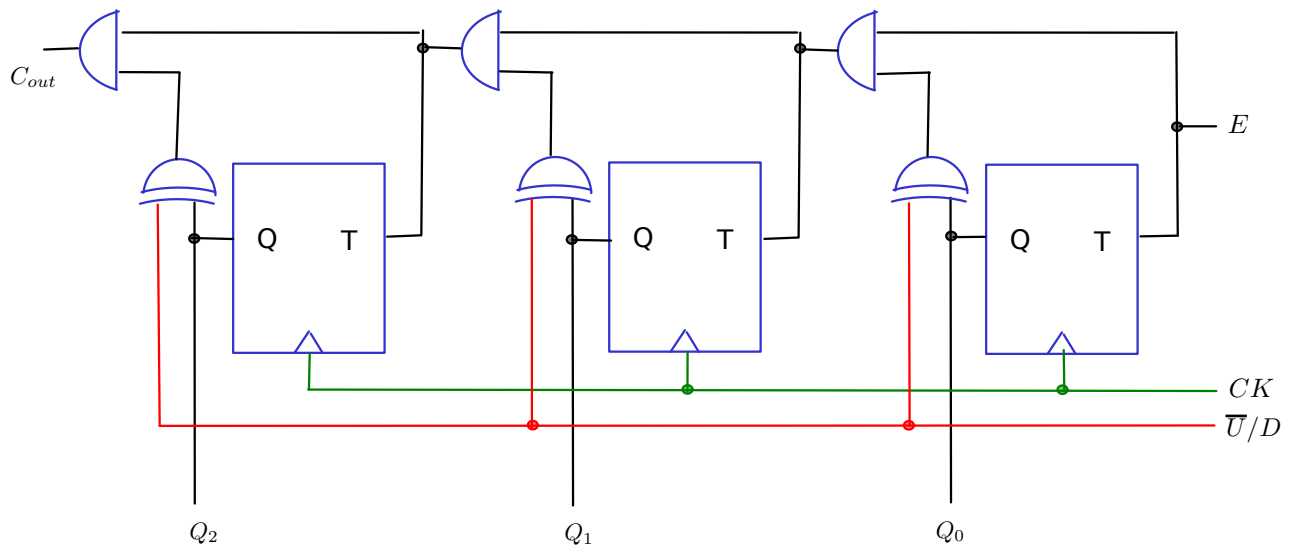


Per realizzare la negazione, utilizzo un ulteriore MUX



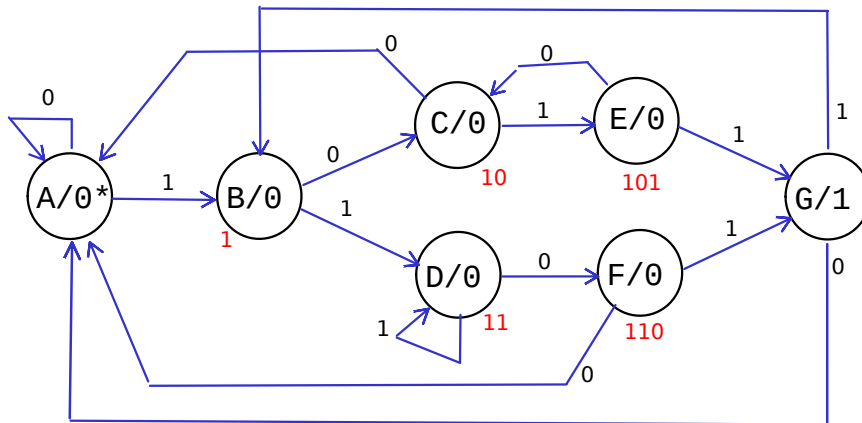
5

Disegnare lo schema logico di un contatore modulo 8 con abilitazione e controllo della direzione.



6

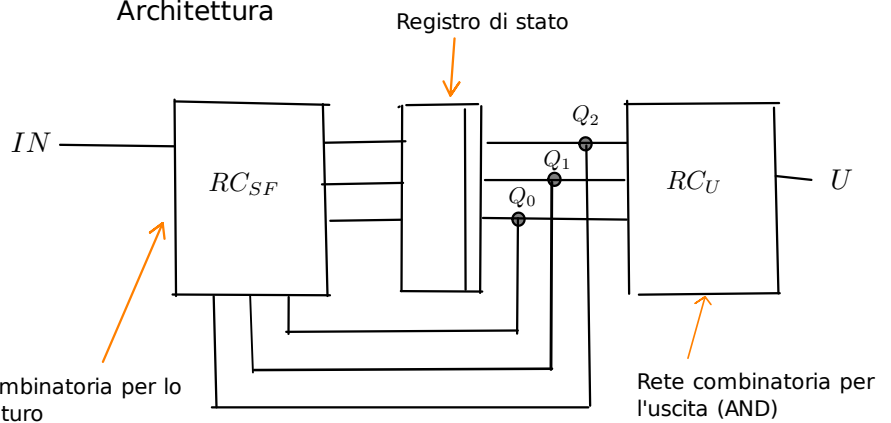
Realizzare una macchina sequenziale sincrona secondo il modello di Moore, con 1 ingresso e 1 uscita che viene posta a 1 (dopo il clock) ogni volta che in ingresso viene riconosciuta una delle 2 seguenti sequenze: 1011 e 1101, non interallacciate in alcun modo.



Codifica degli stati

- A 000
- B 001
- C 010
- D 011
- E 100
- F 101
- G 111 (con uscita 1)

Architettura



Sintesi

$$U = Q_2 Q_1 Q_0$$

		Q_1, Q_0			
		00	01	11	10
Q_2, IN	00	000	010	101	000
	01	001	011	011	100
	11	111	111	001	---
	10	010	000	000	---

0	0	1	0
0	0	0	1
1	1	0	-
0	0	0	-

$$D_2 = \overline{IN} \overline{Q_2} Q_1 Q_0 + IN Q_1 \overline{Q_0} + IN Q_2 \overline{Q_1}$$

0	1	0	0
0	1	1	0
1	1	0	-
1	0	0	-

$$D_1 = \overline{Q_2} \overline{Q_1} Q_0 + IN \overline{Q_2} Q_0 + IN Q_2 \overline{Q_1} + Q_2 \overline{Q_0}$$

0	0	1	0
1	1	1	0
1	1	1	-
0	0	0	-

$$D_0 = \overline{Q_2} Q_1 Q_0 + IN \overline{Q_1} + IN Q_2$$