

Il testo deve essere riconsegnato nella cartellina. **Non usare il colore rosso nello svolgimento.**

ESERCIZIO N°1

8 punti

Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU che scambia la posizione di due blocchi di memoria della dimensione di 300 byte. Un blocco inizia all'indirizzo 0x2300 e l'altro inizia all'indirizzo 0x2B00. La subroutine deve, come al solito, lasciare inalterati tutti i registri.

ESERCIZIO N°2

5 punti

Determinare, dopo aver determinato il numero minimo di bit necessari per rappresentare correttamente tutti i valori proposti, la rappresentazione binaria in MS, C1, C2 e T dei numeri relativi 843, -243, -1243.

ESERCIZIO N°3

5 punti

Realizzare in forma PS ottima la rete combinatoria a 5 ingressi, X_4 , X_3 , X_2 , X_1 , e X_0 e 1 uscita Y , la cui tabella di verità è la seguente:

{1, -, 1, -, 1, -, 0, 1, 0, 1, -, -, 1, 1, -, 1, -, 0, -, 1, -, -, 0, 0, -, 1, -, -, 0, 1, 0, 1}.

Indicare gli implicati essenziali, giustificando l'affermazione.

ESERCIZIO N°4

5 punti

Realizzare, se possibile, la rete combinatoria dell'esercizio precedente facendo uso di 1 mux 8:1, 2 mux 4:1 e 3 mux 2:1.

ESERCIZIO N°5

5 punti

Realizzare una macchina sequenziale sincrona secondo il modello di Moore, con 1 ingresso e 1 uscita che viene posta a 1 (dopo il clock) ogni volta che in ingresso viene riconosciuta una delle 2 seguenti sequenze: 1011 e 1101, comunque interallacciate.

ESERCIZIO N°6

5 punti

Realizzare una macchina sequenziale sincrona secondo il modello di Moore, con 3 ingressi X_2 , X_1 e X_0 e 1 uscita che viene posta a 1 (dopo il clock) ogni volta che un ingresso è pari alla somma dei 2 ingressi precedenti (intesi come valori binari senza segni).

/*Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU che scambia la posizione di due blocchi di memoria della dimensione di 300 byte. Un blocco inizia all'indirizzo 0x2300 e l'altro inizia all'indirizzo 0x2B00. La subroutine deve, come al solito, lasciare inalterati tutti i registri.*/

```
block_exchange:
    push R16
    push R17
    push R24
    push R25
    push XL
    push XH
    push YL
    push YH
    ldi XL,low(0x2300)    //usa X come primo puntatore e lo inizializza a 0x2300
    ldi XH,high(0x2300)
    ldi YL,low(0x2B00)   //usa Y come secondo puntatore e lo inizializza a 0x2B00
    ldi YH,high(0x2B00)
    ldi R24,low(300)     //usa R25:R25 come contatore e lo inizializza a 300
    ldi R25,high(300)
loop:
    ld R16,X
    ld R17,Y
    st X+,R17            //copia i byte scambiati
    st Y+,R16
    sbiw R25:R24,1      //decrementa il contatore (su 2 byte)
    brne loop
pop YH
pop YL
pop XH
pop XL
pop R25
pop R24
pop R17
pop R16
ret
```

2

Determinare, dopo aver determinato il numero minimo di bit necessari per rappresentare correttamente tutti i valori proposti, la rappresentazione binaria in MS, C1, C2 e T dei numeri relativi 843, -243, -1243.

Si tratta di numeri interi, con segno. Facendo riferimento alle rappresentazioni che richiedono il maggior numero di bit, MS e C1, (C2 e T possono rappresentare un valore in più e in casi particolari -non questo- potrebbero richiedere un bit in meno) servono 12 bit, perché il massimo modulo è compreso tra 1024 e 2047 (quindi 11 bit) più il bit del segno.

Si ha quindi:

843: modulo 0x34B, positivo

```
MS 0 01101001011
C1 0 01101001011
C2 0 01101001011
T  1 01101001011
```

-243: modulo 0x0F3, negativo

```
MS 1 00011110011
C1 1 11100001100
C2 1 11100001101
T  0 11100001101
```

-1243: modulo 0x4DB, negativo

```
MS 1 10011011011
C1 1 01100100100
C2 1 01100100101
T  0 01100100101
```

3

Realizzare in forma PS ottima la rete combinatoria a 5 ingressi e 1 uscita, la cui tabella di verità è la seguente:

{1, -, 1, -, 1, -, 0, 1, 0, 1, -, -, 1, 1, -, 1, -, 0, -, 1, -, -, 0, 0, -, 1, -, -, 0, 1, 0, 1}.
Indicare gli implicati essenziali, giustificando l'affermazione.

X_3, X_2		$X_4 = 0$				$X_4 = 1$			
		X_1, X_0 00	01	11	10	00	01	11	10
X_1, X_0	00	1	1	1	*0	-	-	*0	-
	01	-	-	1	1	0	-	1	1
	11	-	1	1	-	1	*0	1	-
	10	1	0*	-	-	-	0	0	-

$$Y = (\overline{X_3} + X_2 + X_0)(\overline{X_2} + \overline{X_1} + X_0)(\overline{X_4} + X_0)(\overline{X_4} + X_3 + \overline{X_2})(\overline{X_4} + X_3 + X_1)$$

La funzione viene espressa dal prodotto di 5 implicati, di cui i primi 4 sono essenziali (con *).

4

Realizzare, se possibile, la rete combinatoria dell'esercizio precedente facendo uso di 1 mux 8:1, 2 mux 4:1 e 3 mux 2:1.

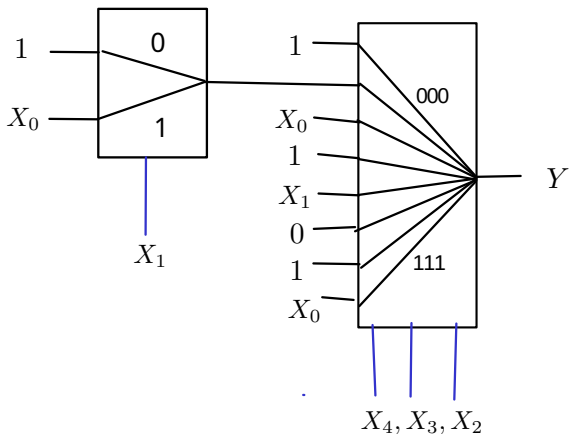
		X_3, X_2			
		00	01	11	10
X_1, X_0	00	1	1	1	0
	01	-	-	1	1
	11	-	1	1	-
	10	1	0	-	-

		X_3, X_2			
		00	01	11	10
X_1, X_0	00	-	-	0	-
	01	0	-	1	1
	11	1	0	1	-
	10	-	0	0	-

$X_4 = 0$ $X_4 = 1$

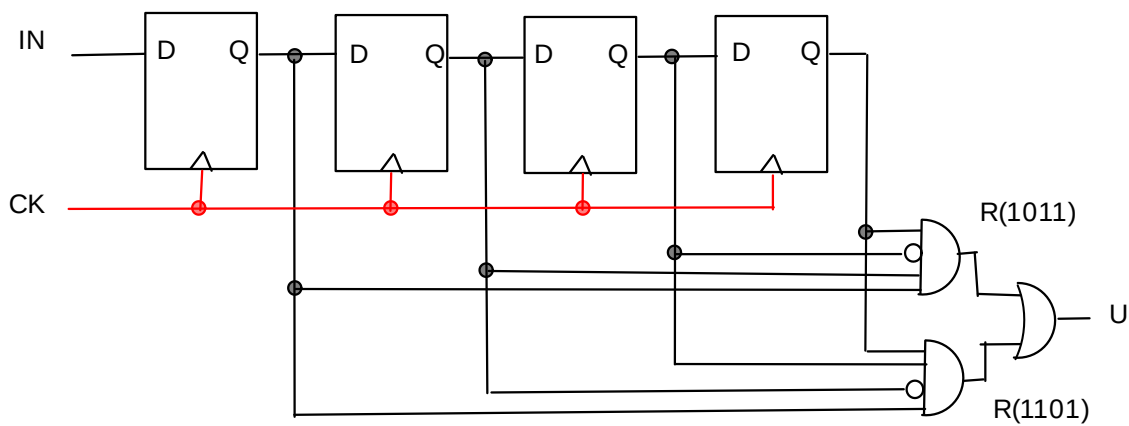
Possiamo proporre una realizzazione per colonne, con riferimento alla mappa e sfruttando i don't care

Per le colonne [0,1,3,2,4,5,7,6] si ottiene: $1, (\overline{X_1} + X_0), 1, X_0, X_1, 0, X_0, 1$



Realizzare una macchina sequenziale sincrona secondo il modello di Moore, con 1 ingresso e 1 uscita che viene posta a 1 (dopo il clock) ogni volta che in ingresso viene riconosciuta una delle 2 seguenti sequenze: 1011 e 1101, comunque interallacciate.

Realizzo la rete usando uno shift register e una rete combinatoria che riconosce le 2 sequenze. La rete per l'uscita usa solamente il contenuto del registro (Moore).



6

Realizzare una macchina sequenziale sincrona secondo il modello di Moore, con 3 ingressi e 1 uscita che viene posta a 1 (dopo il clock) ogni volta che un ingresso è pari alla somma dei 2 ingressi precedenti (intesi come valori binari senza segni).

