

<b>SCHEDA N°D001</b>	<b>Data:</b> <u>23/05/2002</u>
<b>Nome</b> _____	<b>Valutazione:</b>
<b>Tempo disponibile:</b> <b>1 ora</b> <b>Durante la prova:</b> <b>NON è consentito uscire dall'aula, né consultare testi.</b>	

### ESERCIZIO N°1

6 punti

In tabella sono riportati i parametri elettrici dell'inverter della famiglia logica *A*. Determinare il massimo fan-out *N*.

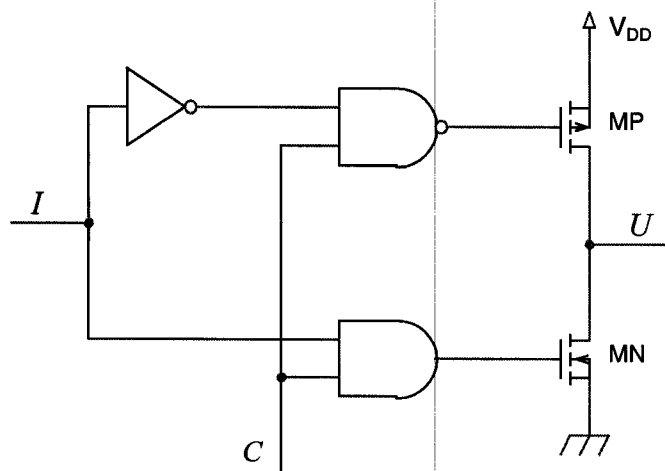
$V_{OHmin}$	4 V
$I_{OHmax}$	-10 mA
$V_{OLmax}$	1 V
$I_{OLmax}$	17.5 mA
$V_{IH}$	3.6 V
$I_{IH}$	1 mA
$V_{IL}$	1.5 V
$I_{IL}$	-2 mA

<i>N</i>

### ESERCIZIO N°2

6 punti

Completare la tabella di verità relativa al circuito di figura. Si utilizzino i simboli 1, 0, Z e X.



<i>C</i>	<i>I</i>	<i>U</i>
0	0	
0	1	
1	0	
1	1	

### ESERCIZIO N°3

5 punti

Determinare la forma somma di prodotti di costo minimo della seguente funzione combinatoria.

$$Z = \overline{(A+B)} \cdot C$$

### ESERCIZIO N°4

7 punti

Sintetizzare la rete sequenziale sincronizzata di ingressi  $x_1$  e  $x_0$  e uscite  $z_1$  e  $z_0$  descritta dalla seguente tabella di flusso.

$x_1 x_0$	00	01	11	10	$z_1$	$z_0$
$S_0$	$S_0$	$S_1$	$S_1$	$S_2$	0	1
$S_1$	$S_0$	$S_1$	$S_2$	$S_2$	0	1
$S_2$	$S_0$	$S_1$	$S_3$	$S_2$	1	0
$S_3$	$S_0$	$S_1$	$S_1$	$S_2$	1	0

## ESERCIZIO N°5

9 punti

Scrivere il sottoprogramma *sub\_es5* per il microcontrollore AT90S8515 che costruisce il vettore *C* a partire dai vettori *A* e *B*. L'elemento *i*-esimo del vettore *C* è  $c_i = f(a_i, b_{n-i-1})$ ,  $i = 0 \dots (n-1)$ , dove *n* è la dimensione dei vettori. La funzione *f* è realizzata dal sottoprogramma *sub\_f*, già implementato, che si aspetta gli argomenti della funzione *f* nei registri *R*<sub>16</sub> e *R*<sub>17</sub> e restituisce il risultato nel registro *R*<sub>18</sub>. Il sottoprogramma *sub\_es5* dovrà ricevere gli indirizzi base dei vettori *A*, *B* e *C* nei registri *X*, *Y* e *Z* rispettivamente e la dimensione dei vettori nel registro *R*<sub>0</sub>. Il sottoprogramma non deve alterare i parametri d'ingresso.

ES. 1

$$\left\{ \begin{array}{l} V_{OH_{min}} > V_{IH} \\ V_{OL_{max}} < V_{IL} \end{array} \right. \Rightarrow \text{la famiglia logica A è consistente}$$

$$N = \min \left\{ \left\lfloor \frac{|I_{OH}|}{|I_{IH}|} \right\rfloor, \left\lfloor \frac{|I_{OL}|}{|I_{IL}|} \right\rfloor \right\} = \min \{ 10, 8 \} = 8$$

ES. 2

C=0 ⇒ MP e MN OFF

C=1 ⇒ INVERTER CMOS

C	I	U
0	0	2
0	1	2
1	0	1
1	1	0

ES. 3

A	B	00	01	11	10
C	0	1	1	1	1
	1	1	0	0	0

$\bar{A} \cdot \bar{B}$  (points to the cell where A=0, B=1 and C=1)  
 $\bar{C}$  (points to the top row where C=0)

$$Z = \bar{C} + \bar{A} \cdot \bar{B}$$

ES. 4

Stato interno	col. f. ca.	
	$\Delta_1$	$\Delta_0$
S <sub>0</sub>	0	0
S <sub>1</sub>	0	1
S <sub>2</sub>	1	0
S <sub>3</sub>	1	1

$\Delta_1 \backslash \Delta_0$	$x_1 \ x_0$				$Z_1$	$Z_0$
	00	01	11	10		
00	00	01	01	10	0	1
01	00	01	10	10	0	1
11	00	01	01	10	1	0
10	00	01	11	10	1	0

$\Delta_1' \ \Delta_0'$

$\Delta_1 \backslash \Delta_0$	$x_1 \ x_0$			
	00	01	11	10
00	0	0	0	1
01	0	0	1	1
11	0	0	0	1
10	0	0	1	1

$\Delta_1'$

$\Delta_1 \backslash \Delta_0$	$x_1 \ x_0$			
	00	01	11	10
00	0	1	1	0
01	0	1	0	0
11	0	1	1	0
10	0	1	1	0

$\Delta_0'$

$Z_1 = \Delta_1$   
 $Z_0 = \overline{\Delta_1}$

$$\Delta_1' = x_1 \overline{x_0} + \overline{\Delta_1} \Delta_0 x_1 + \Delta_1 \overline{\Delta_0} x_1$$

$$\Delta_0' = \overline{x_1} \cdot x_0 + x_0 \overline{\Delta_0} + \Delta_1 x_0$$

## Soluzione esercizio 5/D-001

sub\_es\_5:

```
PUSH R0
PUSH R26
PUSH R27
PUSH R28
PUSH R29
PUSH R30
PUSH R31
ADD YL, R0 ; metto in Y l'indirizzo della locazione successiva
BRCC ciclo ; a quella che contiene l'ultimo elemento del vettore B
INC YH
```

ciclo:

```
LD R16, X+
LD R17, -Y
RCALL sub_f
ST Z+, R18
DEC R0
BRNE ciclo
```

```
POP R31
POP R30
POP R29
POP R28
POP R27
POP R26
POP R0
RET
```