

SCHEDA N°D04_05	Data: 14/07/2004
Nome _____	Valutazione:
Tempo disponibile: 1 ora	
Durante la prova: NON è consentito uscire dall'aula, né consultare testi.	

ESERCIZIO N°1

6 punti

In tabella sono riportati i parametri elettrici dell'inverter della famiglia logica A. Determinare il massimo fan-out.

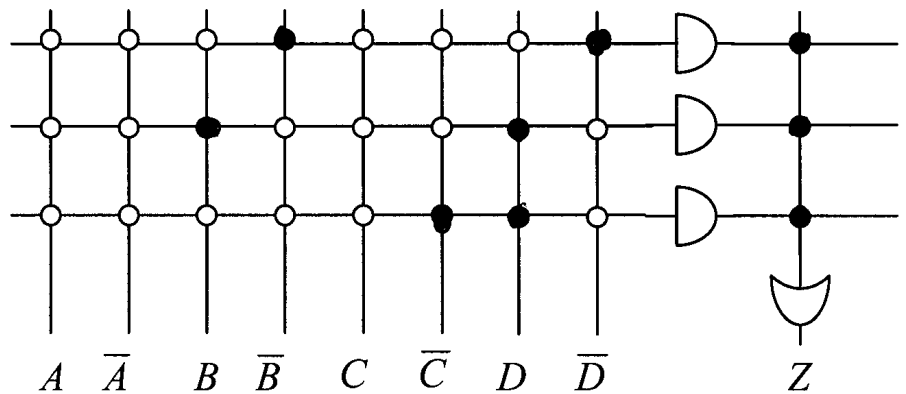
V_{OHmin}	4 V
I_{OHmax}	-10 mA
V_{OLmax}	1 V
I_{OLmax}	15 mA
V_{IH}	3.6 V
I_{IH}	1.5 mA
V_{IL}	1.5 V
I_{IL}	-2 mA

ESERCIZIO N°2

6 punti

Sintetizzare, se possibile, sul piano PLA di figura la funzione combinatoria descritta dalla seguente forma canonica SP.

A	B	C	D	Z
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1



ESERCIZIO N°3

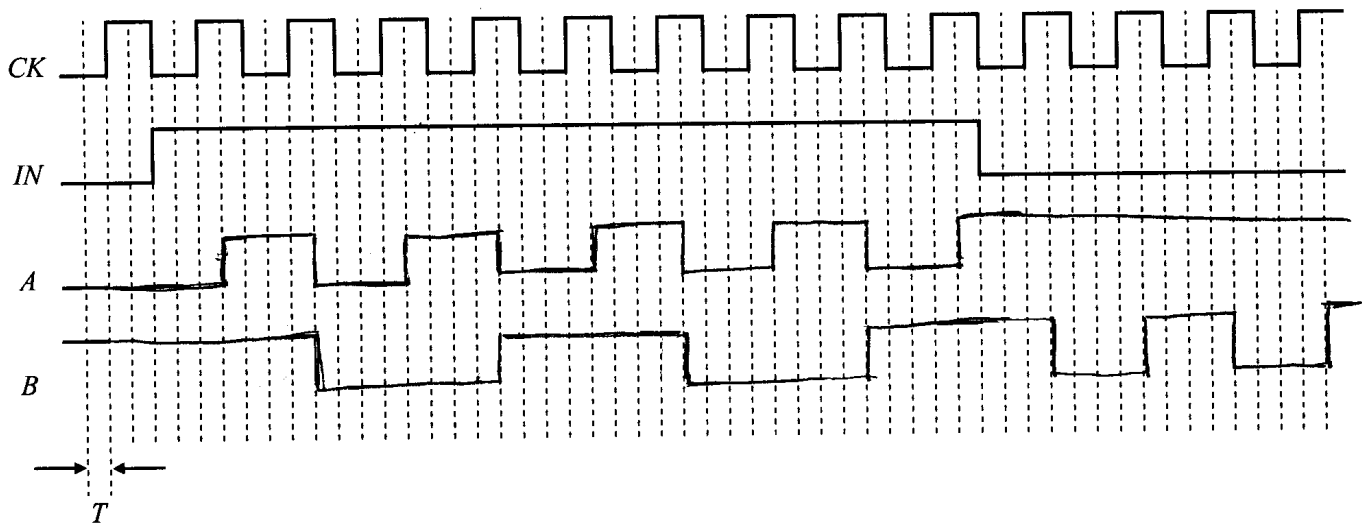
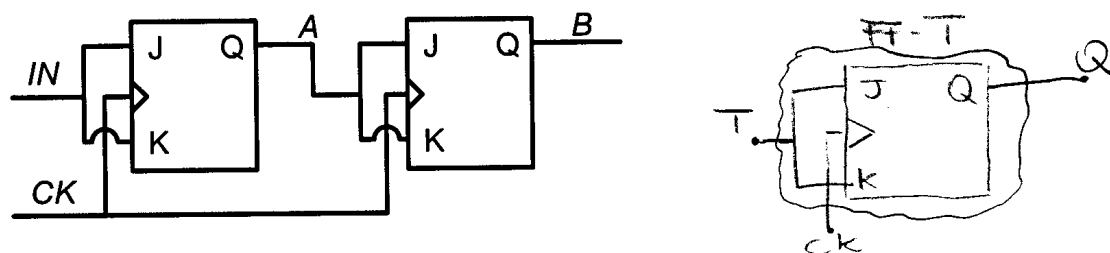
7 punti

Progettare un contatore up/down sincrono modulo 6.

ESERCIZIO N°4

6 punti

Disegnare la temporizzazione dei segnali A , B del circuito di figura. Si assuma che T_{CO} dei flip-flop J-K sia pari a T .



ESERCIZIO N°5

8 punti

Scrivere un programma per il microcontrollore AT90S8515 che, dopo avere opportunamente configurato le porte, legga continuamente lo stato di otto tasti collegati ai pin della porta A e ponga il pin 0 della porta B a 1 se il numero dei tasti premuti è maggiore o uguale a 4, a 0 altrimenti.

Es. 1

verifico che la famiglia logica proposta sia coerente:

$$\begin{cases} V_{OH_{min}} > V_{IH} & 4V > 3.6V & \text{ok} \\ V_{OL_{max}} < V_{IL} & 1V < 1.5V & \text{ok} \end{cases}$$

quindi il max fan-out $N = \min \left\{ \left\lfloor \frac{I_{OL_{max}}}{|I_{IL}|} \right\rfloor, \frac{I_{OH_{max}}}{I_{IH}} \right\}$

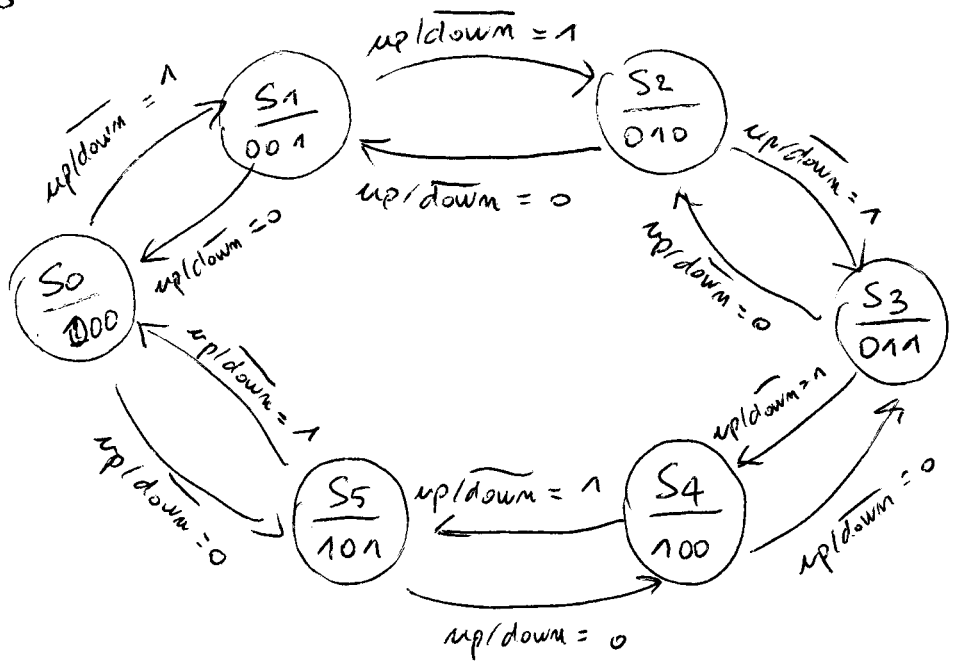
$N = 6$

Es. 2

	A	B				
C	D		00	01	11	10
00	00	01	11	10	00	01
01	00	01	11	10	00	01
11	00	01	11	10	00	01
10	00	01	11	10	00	01
			Z			

$$Z = B \cdot D + \bar{B} \bar{D} + \bar{C} D$$

Es. 3



grafo di flusso

Codifica degli stati

stato	s_2	s_1	s_0
S_0	0	0	0
S_1	0	0	1
S_2	0	1	0
S_3	0	1	1
S_4	1	0	0
S_5	1	0	1

Tabella delle transizioni

up/down s_1 s_0		down		up	
		00	01	11	10
s_2	00	101	000	101	001
	01	000	100	000	010
	11	010	---	---	100
	10	001	---	---	011

con questa codifica la rete per le uscite è un certo circuito

s_2^1

up/down s_1 s_0	00	01	11	10
00	1	0	1	0
01	0	1	0	0
11	0	-	-	-
10	0	-	-	-

s_1^1

up/down s_1 s_0	00	01	11	10
00	0	1	0	0
01	0	0	0	1
11	1	-	-	0
10	0	-	-	1

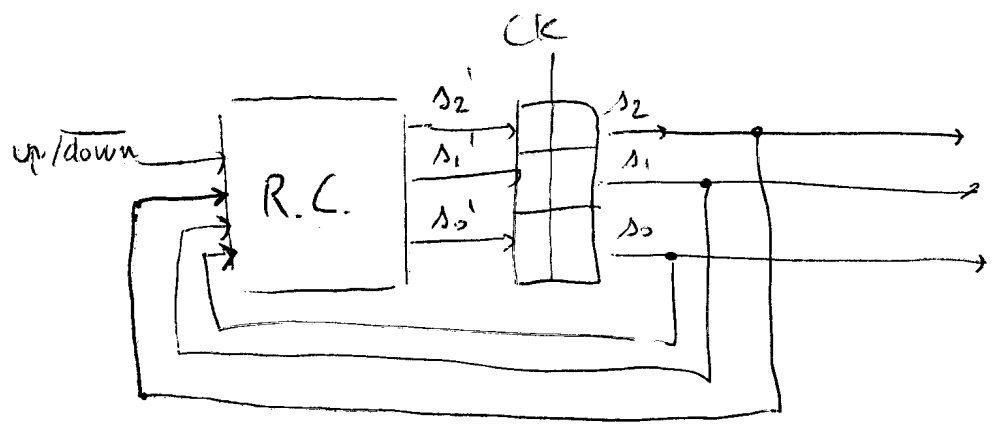
s_0^1

up/down s_1 s_0	00	01	11	10
00	1	1	1	1
01	0	0	0	0
11	0	-	-	0
10	1	-	-	1

$$s_2^1 = \overline{\text{up/down}} \cdot \overline{s_2} \cdot \overline{s_1} \cdot s_0 + \overline{\text{up/down}} \cdot s_2 \cdot \overline{s_1} \cdot \overline{s_0}$$

$$s_1^1 = \overline{\text{up/down}} \cdot s_1 \cdot s_0 + \overline{\text{up/down}} \cdot s_2 \cdot \overline{s_0} + \overline{\text{up/down}} \cdot \overline{s_2} \cdot \overline{s_1} \cdot s_0 + \overline{\text{up/down}} \cdot s_1 \cdot \overline{s_0}$$

$$s_0^1 = \overline{s_0}$$



```

main:
    ; configuro il pin 0 della porta B come uscita
    ; senza alterare la configurazione degli altri pin della porta
    in R16, DDRB
    ori R16, 0b00000001
    out DDRB, R16
    ; configuro tutti i pin della porta A come ingressi con pull-up abilitato
    clr R16
    out DDRA, R16
    ser R16
    out PORTA, R16

ciclo:
    ldi R16, 8
    clr R17
    in R0, PINA

conta:
    lsr R0
    brcs oltre
    inc R17

oltre:
    ; bit a zero significa relativo tasto premuto
    dec R16
    brne conta
    andi R17, 0b11111100
    breq scrivi_0
    sbi PORTB, 0
    rjmp ciclo

scrivi_0:
    cbi PORTB, 0
    rjmp ciclo

```