

SCHEDA N°D_04_07	Data: 16/09/2004
Nome _____	Valutazione:
Coordinate banco	Tempo a disposizione: 1ora NON è consentito uscire dall'aula, né consultare testi. NON utilizzare la penna rossa. I fogli di brutta devono essere riconsegnati. I risultati devono essere chiaramente motivati.

ESERCIZIO N°1

6 punti

Si considerino le famiglie logiche A e B , i cui parametri elettrici sono riportati nella tabella seguente. Si vogliono collegare $N = 15$ inverter della famiglia logica B in uscita ad un inverter della famiglia logica A . Determinare, se possibile, una configurazione circuitale che permetta tale connessione. Si assuma di avere a disposizione una batteria di valore $V_{CC} = 5\text{ V}$ e una cassetteria di resistenze di valore opportuno.

A	B
$V_{OLmax} = 0.6\text{ V}$	$V_{IL} = 1\text{ V}$
$I_{OLmax} = 20\text{ mA}$	$I_{IL} = -0.25\text{ mA}$
$V_{OHmin} = 3.6\text{ V}$	$V_{IH} = 4\text{ V}$
$I_{OHmin} = -15\text{ mA}$	$I_{IH} = 0.15\text{ mA}$

ESERCIZIO N°2

6 punti

Realizzare in tecnologia CMOS un circuito digitale a 3 ingressi A , B e C e un'uscita U che implementi la seguente funzione logica $U = (A' + B) C'$. Si supponga di avere a disposizione gli ingressi in forma affermata e negata.

ESERCIZIO N°3

7 punti

Disegnare il grafo di flusso di una macchina sequenziale sincrona di Moore che realizzi un contatore bidirezionale (U/D') con reset (RES) modulo 8. Mostrare inoltre una possibile codifica degli stati interni e sintetizzare la rete per le uscite.

ESERCIZIO N°4

6 punti

Si supponga di avere a disposizione moduli di memoria da $8\text{k} \times 4$. Disegnare un loro possibile assemblaggio che realizzi un modulo da $8\text{k} \times 16$.

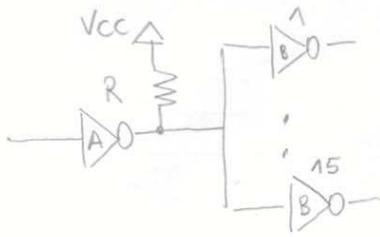
ESERCIZIO N°5

8 punti

Scrivere un programma per il microcontrollore AT90S8515 che, dopo aver correttamente inizializzato le porte utilizzate, legga continuamente lo stato degli 8 pin della porta A e ponga in uscita sulla porta B il risultato della funzione $f(\cdot)$ applicata al byte letto sulla porta A. La funzione $f(\cdot)$ è realizzata dal sottoprogramma *sub_f*, già implementato, che si aspetta l'argomento della funzione f nel registro R_0 e restituisce il risultato nel registro R_1 . Si supponga lo stack pointer già correttamente inizializzato.

Soluzione D.04.07

ES. 1



$$V_{OL_{max}}^A < V_{IL}^B \quad 0.6 < 1 \quad \text{OK}$$

$$V_{OH_{min}}^A > V_{IH}^B \quad 3.6 < 4 \Rightarrow \text{PULL-UP}$$

No

$$V_{CC} - R N I_{IH}^B > V_{IH}^B, \quad R < \frac{V_{CC} - V_{IH}^B}{N I_{IH}^B} = 444 \Omega$$

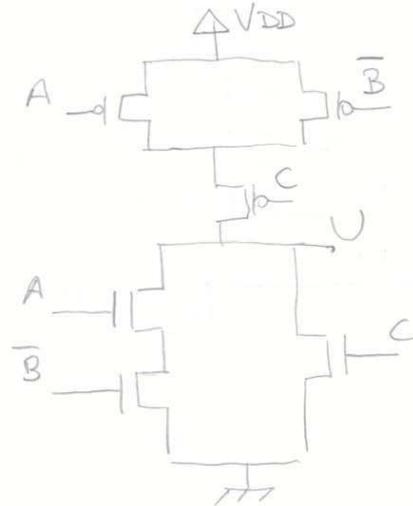
$$\frac{V_{CC} - V_{OL_{max}}^A}{R} + N |I_{IL}^B| < I_{OL_{max}}^A,$$

$$R > \frac{V_{CC} - V_{OL_{max}}^A}{I_{OL_{max}}^A - N |I_{IL}^B|} = 271 \Omega$$

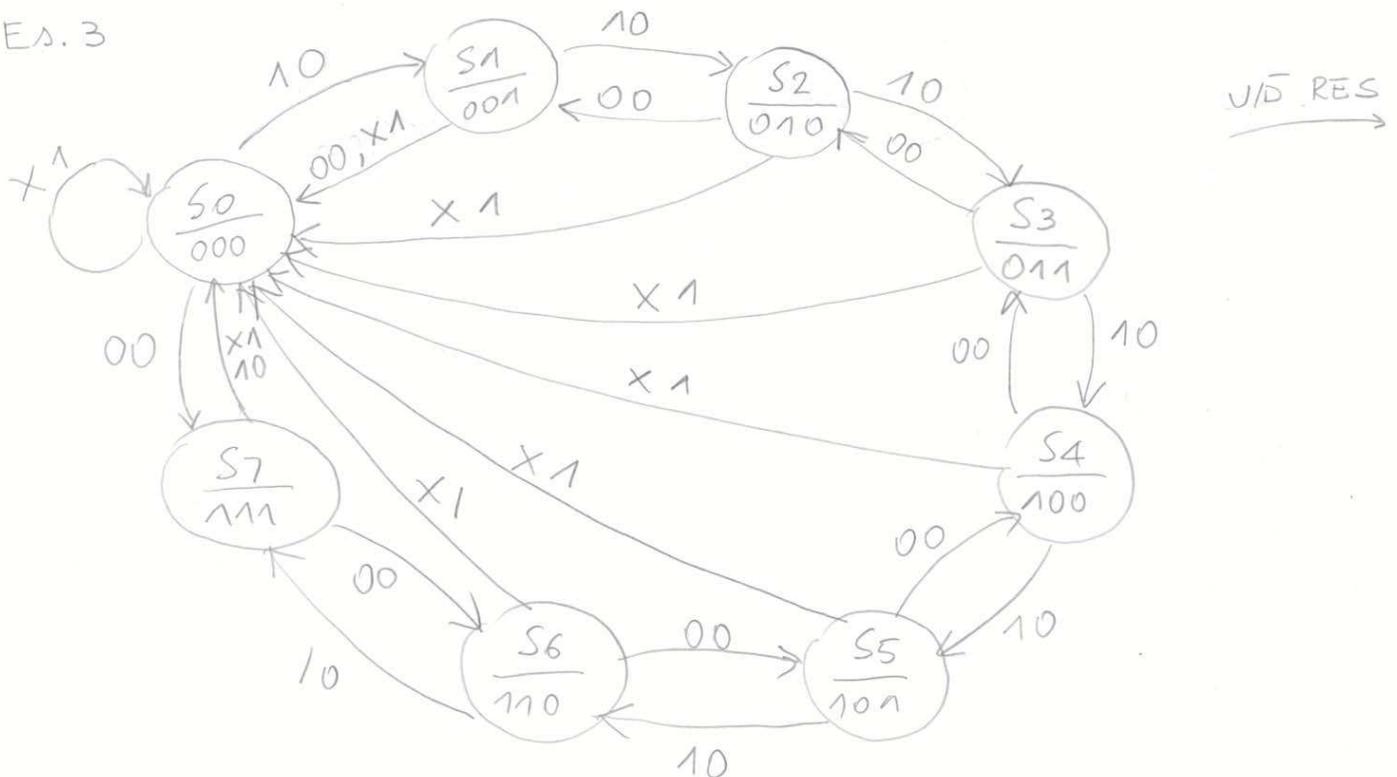
$271 \Omega < R < 444 \Omega$

ES. 2

$$U = (\bar{A} + B) \cdot \bar{C}$$

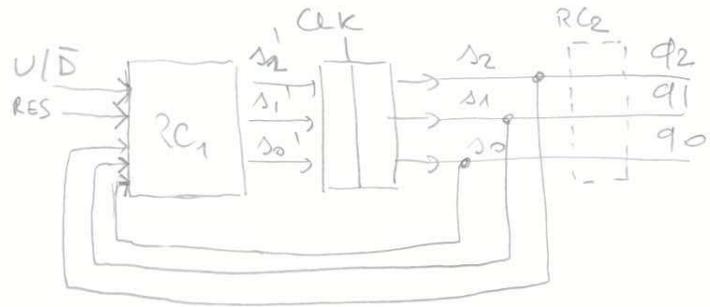


ES. 3

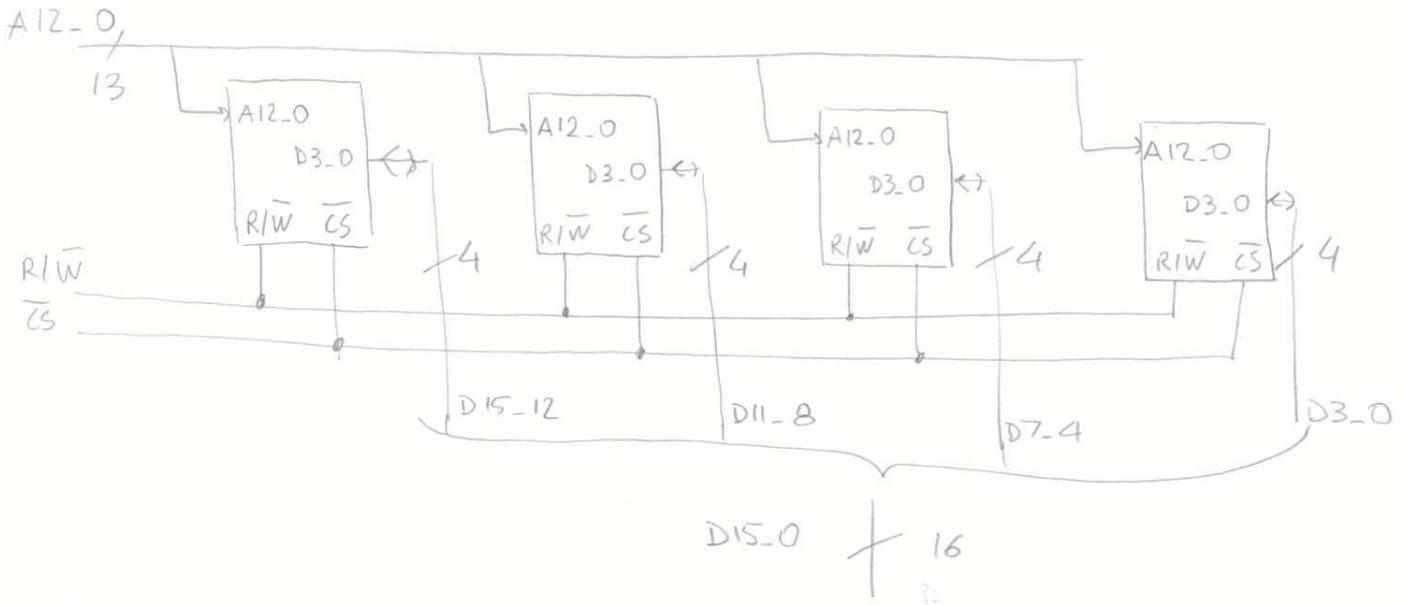


stato	codifica			uscite		
	s ₂	s ₁	s ₀	q ₂	q ₁	q ₀
S ₀	0	0	0	0	0	0
S ₁	0	0	1	0	0	1
S ₂	0	1	0	0	1	0
S ₃	0	1	1	0	1	1
S ₄	1	0	0	1	0	0
S ₅	1	0	1	1	0	1
S ₆	1	1	0	1	1	0
S ₇	1	1	1	1	1	1

degli stati
 con la codifica V risulta la rete per
 le uscite risulta essere un corto
 circuito



Es. 4



Es. 5

main:

clr R16

out DDRA, R16 ; configuro la porta A come ingresso

out PORTA, R16 ; con pull-up disabilitati

sec R16

out DDRB, R16 ; configuro la porta B come uscita

ciclo:

in R0, PINA

rcll sub-f

out PORTB, R1

rjmp ciclo