

SCHEDA N°D05_04

Data: 9/04/2005

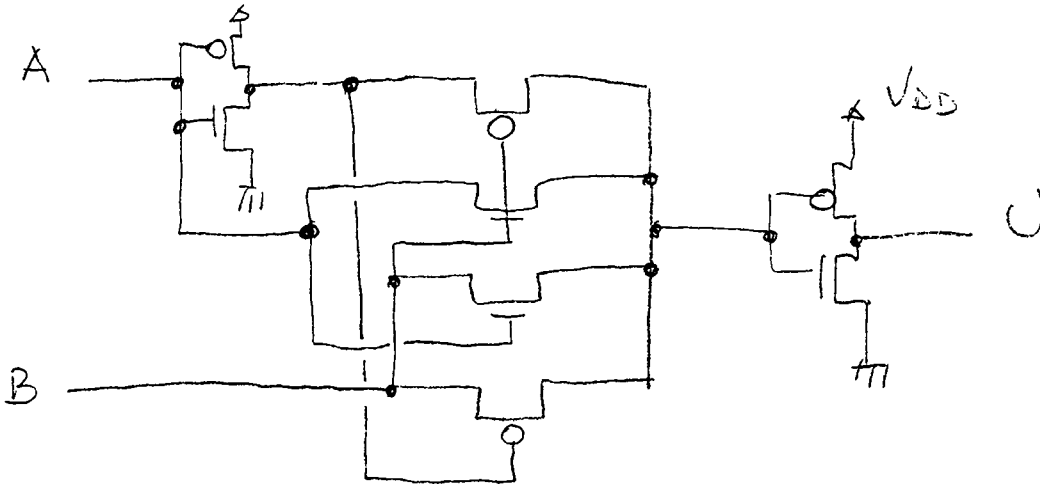
Nome _____

Valutazione:

ESERCIZIO N°1

6 punti

Determinare la funzione logica della seguente porta CMOS.



ESERCIZIO N°2

6 punti

Disegnare lo schema elettrico in tecnologia RTL di una rete logica che esegua la funzione combinatoria $Y = [A(B + C)]'$. Non è richiesta l'indicazione del valore delle resistenze.

ESERCIZIO N°3

7 punti

Progettare con flip flop T un contatore modulo 7 (solo up, senza reset né load).

ESERCIZIO N°4

7 punti

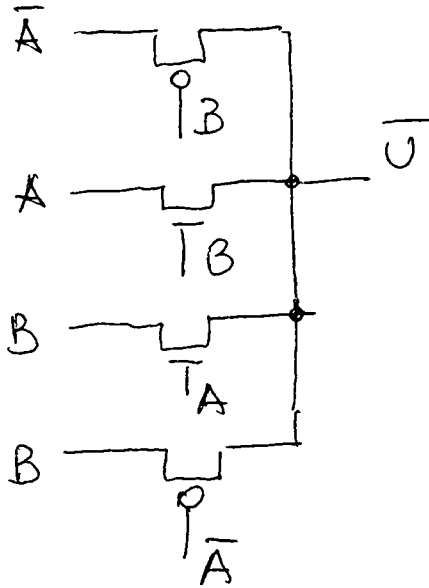
Scrivere un sottoprogramma per il microcontrollore AT90S8515 che generi in uscita al pin RB0 un'onda rettangolare con ciclo di lavoro (rapporto tra tempo in cui il bit è 1 e periodo dell'onda) pari a 1/3.

ESERCIZIO N°5

6 punti

In una logica booleana a due valori, scrivere la tabella di verità della funzione OR esclusivo. Dimostrare che questa operazione gode della proprietà associativa.

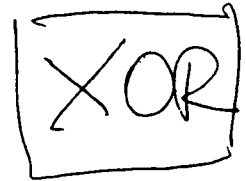
①



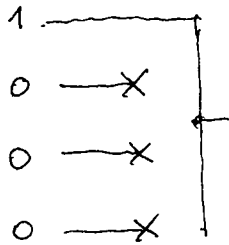
La parte chiave della rete è quella qui accanto (gli altri sono NOT)

NMOS: acceso con 1
PMOS: acceso con 0

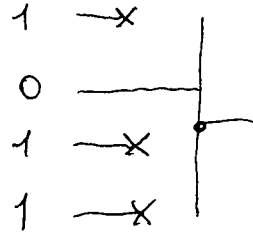
A	B	\bar{U}	U
0	0	1	0
0	1	0	1
1	0	0	1
1	1	1	0



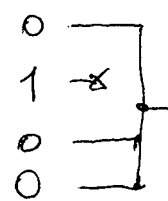
00



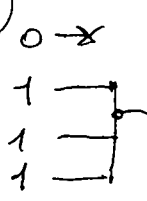
01



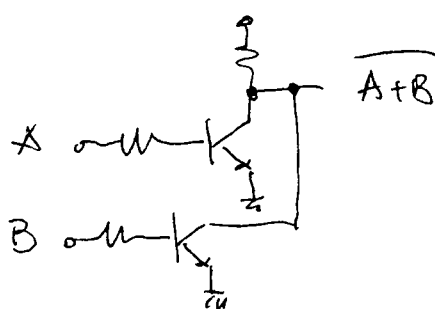
10



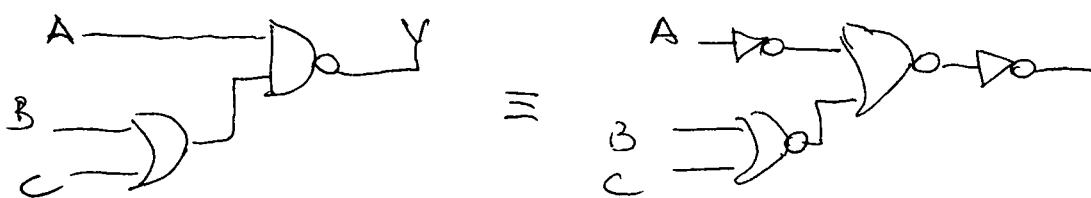
11



② Con la RTL si può fare NOT e NOR



Devo quindi ridisegnare la funzione con queste porte



OPPURE: SINTESI PS

A	BC	00	01	11	10
0		1	1	1	1
1		1	0	0	0

$$(\bar{A} + \bar{C})(\bar{A} + \bar{B}) = \overline{(\bar{A} + \bar{C}) + (\bar{A} + \bar{B})}$$

3 NOR e
3 NOT

