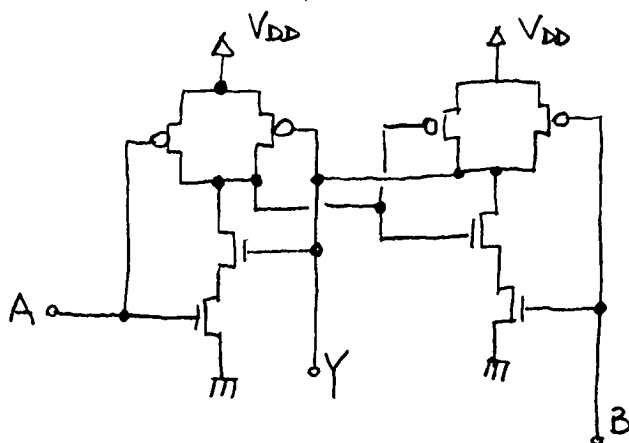


**ESERCIZIO N°1**

7 punti

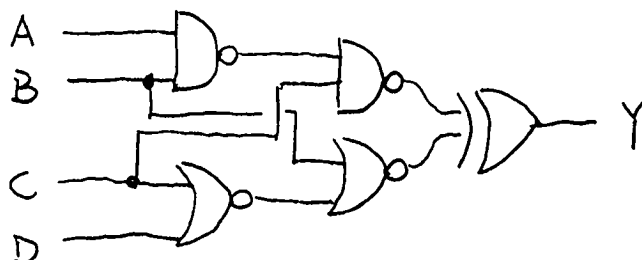
Determinare la funzionalità della seguente rete logica CMOS. Nel caso in cui gli ingressi siano  $A = 0$  e  $B = 0$ , valutare la corrente assorbita da un generatore di tensione ideale da 3 V collegato all'uscita  $Y$ . Si sa che  $V_{Tn} = -V_{Tp} = 1$  V e  $k_n = -k_p = 1$  mA/V<sup>2</sup>.



**ESERCIZIO N°2**

6 punti

Realizzare la funzione logica descritta dalla rete seguente in forma minima PS.



**ESERCIZIO N°3**

6 punti

Progettare una rete sequenziale di Moore con un ingresso e una uscita in grado di riconoscere la sequenza (interallacciata) 1001. Ogni volta che la sequenza viene riconosciuta, l'uscita deve commutare il proprio valore.

## ESERCIZIO N°4

6 punti

Disegnare lo schema logico di un sequencer a 8 stati che implementa il seguente microcodice. Si assegni un codice di tre bit agli stati e si mostri il contenuto della ROM da 8 parole di 8 bit; come registro per l'indirizzo si ha a disposizione un contatore sincrono con caricamento parallelo (se il segnale di ingresso sincrono LD è attivo carica parallelo, altrimenti incrementa modulo 8).

```
A0: OP=11; IF f A3 ELSE A5
A1: OP=00; IF h A4 ELSE A1
A2: OP=10; IF g A5 ELSE A2
A3: OP=01; IF g A6 ELSE A4
A4: OP=11; IF f A7 ELSE A2
A5: OP=00; IF h A0 ELSE A4
A6: OP=10; IF g A1 ELSE A6
A7: OP=11; IF m A2 ELSE A2
```

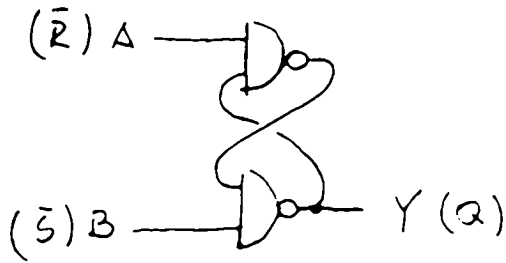
## ESERCIZIO N°5

8 punti

Un microcontrollore AT90S8515 ha 7 pulsanti collegati tra massa e i pin da 0 a 6 della porta B e un diodo led in serie a una resistenza di valore opportuno collegato tra alimentazione e pin 7 della stessa porta B (al pin è collegato il catodo del diodo). Scrivere un programma che, dopo aver configurato correttamente le porte, faccia accendere il led se e solo se è premuto almeno uno dei pulsanti.

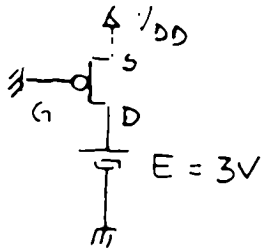
D06-01

① il circuito è il seguente



Si tratta di un flip-flop  $\bar{S}\bar{R}$

Nel caso in cui  $A=0$  e  $B=0$ , si ha questa situazione



Il PMOS è in zona triodo con

$$V_{GS} = -V_{DD} ; V_{GD} = -E$$

la corrente drainata è

$$I_E = + \frac{\mu_p}{2} (E - V_{DD}) (V_{DD} + E + 2V_{TP}) = 6 \text{ mA}$$

② conviene ricavare, dallo schema, la mappa di Karnaugh

CD	AB			
	00	01	11	10
00	1	1	1	1
01	0	1	1	0
11	1	0	1	1
10	1	0	1	1

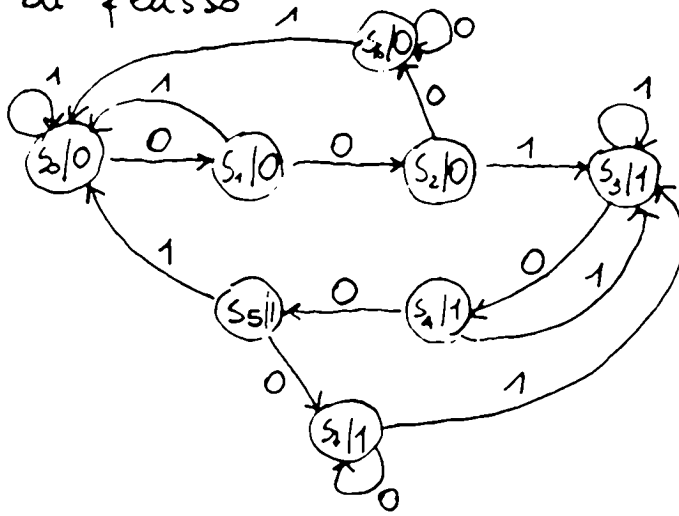
Osservazioni

se  $C=0$ ,  $Y = \bar{D} + B$

se  $C=1$ ,  $Y = AB \oplus \bar{B}$

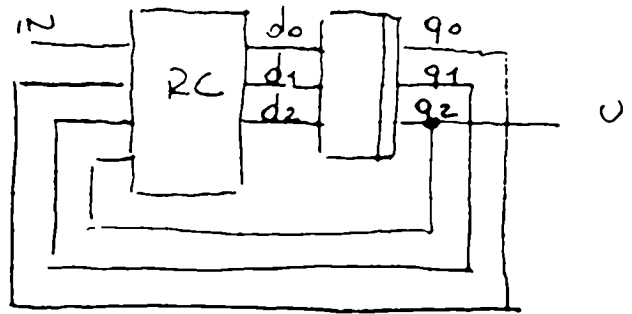
Quindi, in forma PS,  $Y = (B + C + \bar{D})(A + \bar{B} + \bar{C})$

3) Grafo di flusso



La macchina ha 8 stati. Scegli la codifica in modo che  $q_2$  coincida con  $u$

	$q_2$	$q_1$	$q_0$
$s_0$	0	0	0
$s_1$	0	0	1
$s_2$	0	1	0
$s_6$	0	1	1
$s_3$	1	0	0
$s_4$	1	0	1
$s_5$	1	1	0
$s_7$	1	1	1



$q_1, q_0$ \ $IN, q_2$	00	01	11	10
00	0	1	1	0
01	0	1	1	0
11	0	1	1	0
10	0	1	0	1

$d_2$

$q_1, q_0$ \ $IN, q_2$	00	01	11	10
00	0	0	0	0
01	1	1	0	0
11	1	1	0	0
10	1	1	0	0

$d_1$

$q_1, q_0$ \ $IN, q_2$	00	01	11	10
00	1	1	0	0
01	0	0	0	0
11	1	1	0	0
10	1	1	0	0

$d_0$

$$d_2 = \bar{IN} q_2 + \bar{q}_1 q_2 + q_0 q_2 + IN \bar{q}_2 q_1 \bar{q}_0$$

$$d_1 = \bar{IN} q_1 + \bar{IN} q_0$$

$$d_0 = \bar{IN} q_1 + \bar{IN} \bar{q}_0$$

④ la sequenza ciclica (per flag vero) è A0, A3, A6, A1, A4, A7, A2, A5, ---

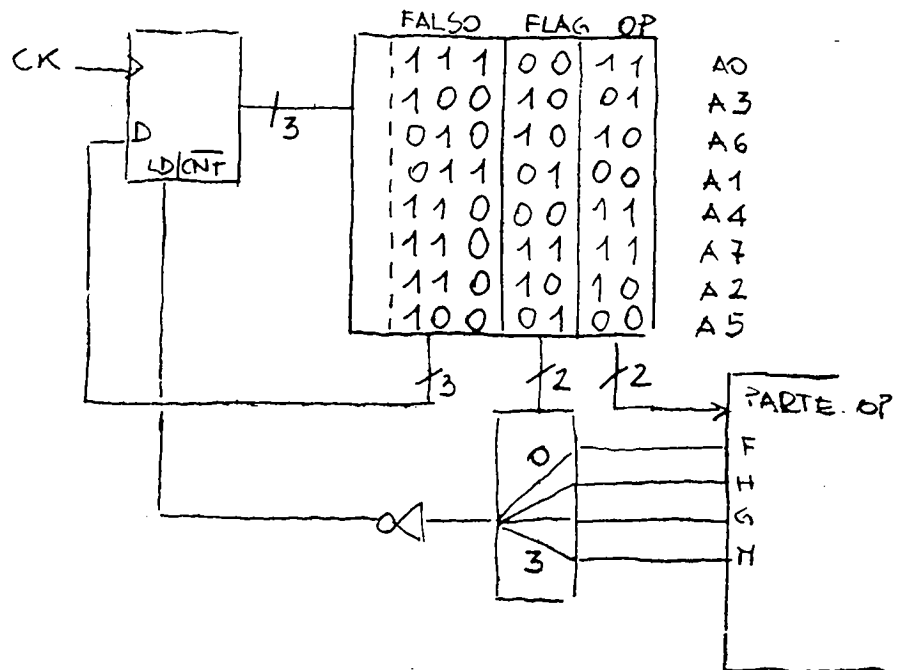
Codifica stati

A0 000  
 A3 001  
 A6 010  
 A1 011  
 A4 100  
 A7 101  
 A2 110  
 A5 111

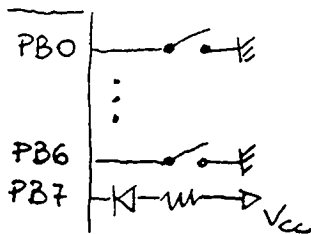
Flag

F 00  
 H 01  
 G 10  
 M 11

Architettura



⑤



(se premuto, leggo  $\phi$  - altrimenti 1 con pull-up)  
 (accesso con  $\phi$ )

reset :

```
LDI R16, 0b10000000 ; sistema IN e OUT...
OUT DDRB, R16
SER R17 ; tutti 1
OUT PORTB, R17 ; sistema pull-up e spegne LED
```

main :

```
IN R17, PINB ; acquisisce
OR R17, R16 ; maschera il bit 7
COM R17 ; inverte bit a bit ( $\phi$  se nulla è pr.)
```

```
BRNE accendi
SBI PORTB, 7
RJMP main
```

accendi :

```
CBI PORTB, 7
RJMP main
```