

Cognome

Nome

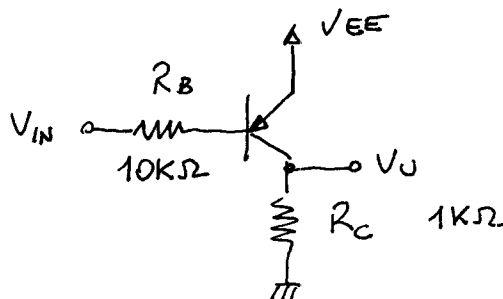
Matricola

ESERCIZIO N°1

7 punti (4)

Determinare la caratteristica di trasferimento a vuoto della seguente porta RTL con transistor *pnp* e individuare V_{IL} , V_{IH} , V_{OL} , V_{OH} . Individuare infine il valore massimo della corrente di uscita che può essere erogato dalla porta senza che la tensione di uscita si riduca apprezzabilmente.

$V_{EE} = 5\text{ V}$; $h_{FE} = 100$. (con $V_{IN} = 0$)



ESERCIZIO N°2

5 punti (4)

Realizzare in forma PS ottima una rete combinatoria a 5 ingressi e una uscita, il cui valore è vero solo e soltanto in corrispondenza delle combinazioni di ingresso costituite da 3 valori falsi e 2 veri.

ESERCIZIO N°3

7 punti (3)

Avendo a disposizione due porte NOR, con ritardi rispettivamente T e $2T$, disegnare lo schema logico di un flip-flop asincrono di tipo SR. Individuare il valore delle uscite nel caso in cui siano attivi entrambi i segnali S e R. Rappresentare infine la forma d'onda delle uscite corrispondente alla transizione dal valore 11 al valore 00 degli ingressi (si assuma nei grafici T pari a un quadretto).

ESERCIZIO N°4

6 punti (3)

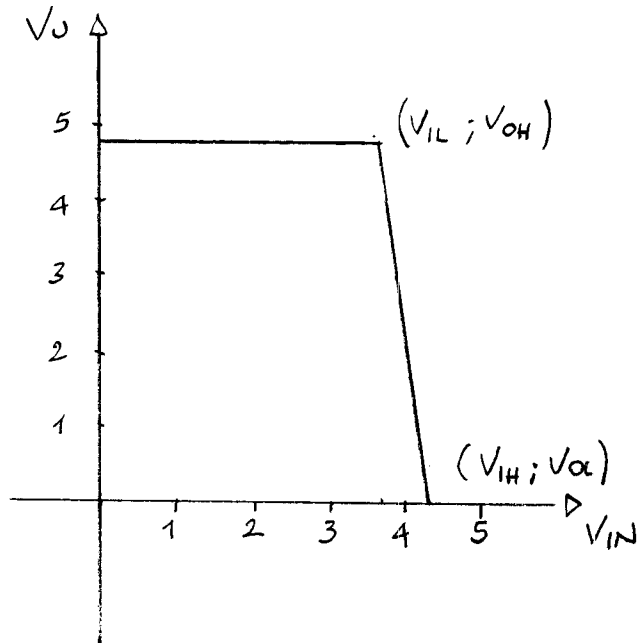
Progettare una macchina sequenziale sincrona secondo il modello di Moore con un ingresso e una uscita in grado di generare una forma d'onda di periodo $4T_{clk}$, il cui ciclo di lavoro valga $\frac{1}{4}$ se l'ingresso letto in corrispondenza della fine di ciascun ciclo vale 0 e $\frac{3}{4}$ altrimenti.

ESERCIZIO N°5

8 punti (5)

Alla porta A di un microcontrollore AT90S8515 sono collegate 8 linee, divise in due gruppi di 4, associate a due cifre esadecimali X e Y (la cifra X è associata alle linee A3..A0 e la cifra Y alle linee A7..A4). Invece ai pin B0, B1 e B2 sono collegati i catodi di tre LED, rispettivamente L1, L2 e L3, i cui anodi sono collegati tramite un'opportuna resistenza al terminale di alimentazione. Scrivere un programma assembly che, dopo avere inizializzato correttamente le porte A e B, legga continuamente X e Y e accenda uno e uno soltanto dei LED secondo la seguente logica: se $X > Y$ va acceso L1; se $X = Y$ va acceso L2 e infine se $X < Y$ va acceso L3.

①



$$V_{OH} = V_{EE} - V_{ECsat} = 4,9V$$

$$V_{IH} = V_{EE} - V_{EBon} = 4,3V$$

$$V_{OL} = 0 \quad (\text{BJT off})$$

$$V_{IL} = V_{EE} - V_{EBset} - R_B \frac{V_{EE} - V_{ECsat}}{\beta_{FE} R_C} = 3,71V$$

Con $V_{IN} = \emptyset$ il BJT è saturo e lo resta fino a che si ha:

$$I_O + \frac{V_{OH}}{R_C} < \beta_{FE} \frac{V_{EE} - V_{EBset}}{R_B} \quad \text{da cui}$$

$$I_O < 37,1 \text{ mA}$$

2

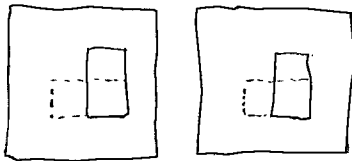
Funzione

cD \ AB		E = 0				E = 1			
		00	01	11	10	00	01	11	10
00	00	0	0	1	0	0	1	0	1
00	01	0	1	0	1	1	0	0	0
00	11	1	0	0	0	0	0	0	0
00	10	0	1	0	1	1	0	0	0

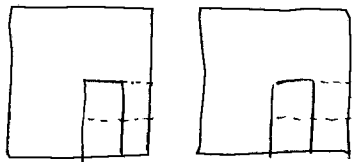
n° di 1

$$\frac{5!}{3!2!} = 10$$

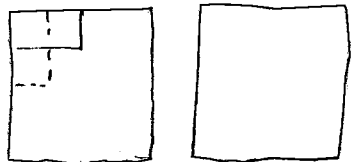
Implicati principali da moltiplicare (14)



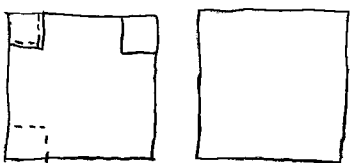
$$(\bar{A} + \bar{B} + \bar{D}) \cdot (\bar{C} + \bar{D} + \bar{B})$$



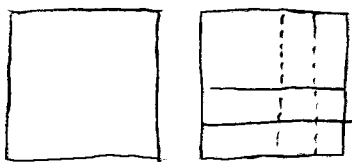
$$\cdot (\bar{A} + \bar{B} + \bar{C}) \cdot (\bar{C} + \bar{D} + \bar{A})$$



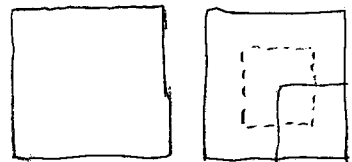
$$\cdot (A + B + C + E) (C + D + A + E)$$



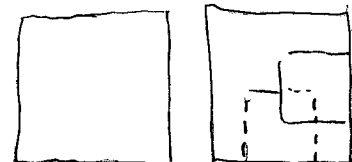
$$\cdot (A + B + D + E) (C + D + B + E)$$



$$\cdot (\bar{A} + \bar{B} + \bar{E}) \cdot (\bar{C} + \bar{D} + \bar{E})$$

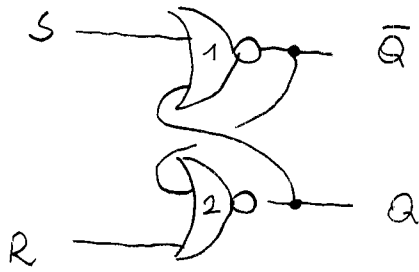


$$\cdot (\bar{B} + \bar{D} + \bar{E}) (\bar{A} + \bar{C} + \bar{E})$$



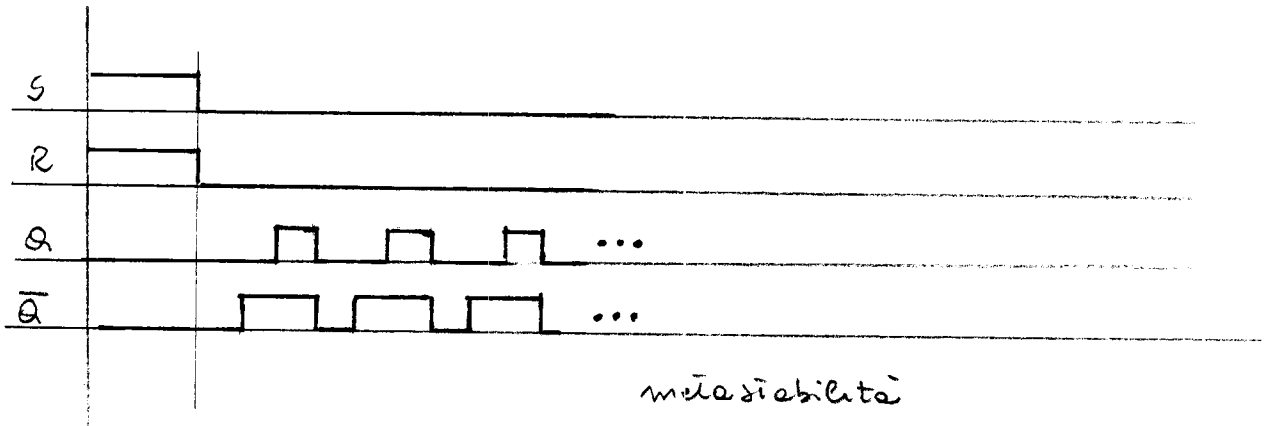
$$\cdot (\bar{A} + \bar{D} + \bar{E}) (\bar{C} + \bar{B} + \bar{E}) = 0$$

③

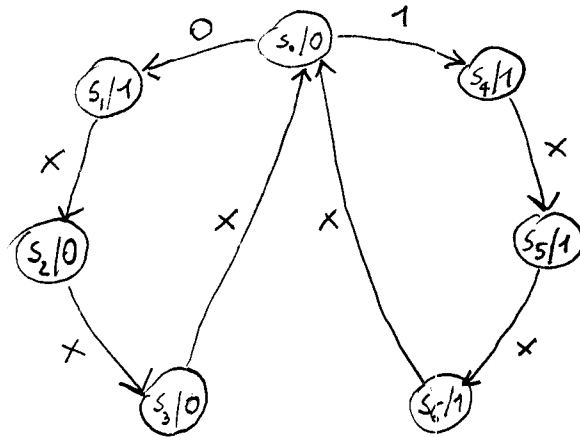


con $S=1$ e $R=1$
si ha $Q=\emptyset$ e $\bar{Q}=\emptyset$

Simulazione (se si sceglie l'altra configurazione, basta invertire Q e \bar{Q})



④ grafo di flusso

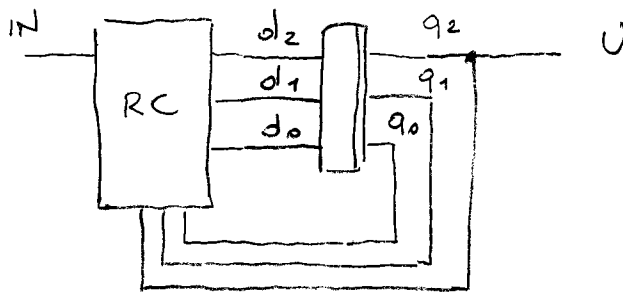


codifica

s ₀	0	0	0
s ₁	1	0	0
s ₂	0	0	1
s ₃	0	1	0
s ₄	1	0	1
s ₅	1	1	0
s ₆	1	1	1
	q ₂	q ₁	q ₀

con questa codifica
U = q₂

Architettura



Sintesi:

		IN, q ₂			
q ₁ , q ₀		00	01	11	10
00		1	0	0	1
01		0	1	1	0
11		-	0	0	-
10		0	1	1	0

d₂

		IN, q ₂			
q ₁ , q ₀		00	01	11	10
00		0	0	0	0
01		1	1	1	1
11		-	0	0	-
10		0	1	1	0

d₁

		IN, q ₂			
q ₁ , q ₀		00	01	11	10
00		0	1	1	1
01		0	0	0	0
11		-	0	0	-
10		0	1	1	0

d₀

$$d_2 = \bar{q}_2 \bar{q}_1 \bar{q}_0 + q_2 \bar{q}_1 q_0 + q_2 q_1 \bar{q}_0$$

$$d_1 = \bar{q}_1 q_0 + q_2 q_1 \bar{q}_0$$

$$d_0 = q_2 \bar{q}_0 + IN \bar{q}_1 \bar{q}_0$$

⑤

```
CLR R16
OUT DDRA, R16
OUT PORTA, R16 ; niente pull-up
SER R17
OUT DDRB, R17
OUT PORTB, R17 ; led spenti
LDI R18, 0b110 ; accende solo L1
LDI R19, 0b101 ; solo L2
LDI R20, 0b011 ; solo L3
```

loop:

```
IN R16, PINA ; carica ingressi
MOV R17, R16
SWAP R17
ANDI R16, 0xF ; in R16 c'è X
ANDI R17, 0xF ; in R17 c'è Y
CP R16, R17
BREQ e2
BR MI e3
OUT PORTB, R18
RJMP loop
```

e2:

```
OUT PORTB, R19
RJMP loop
```

e3:

```
OUT PORTB, R20
RJMP loop
```