

Cognome

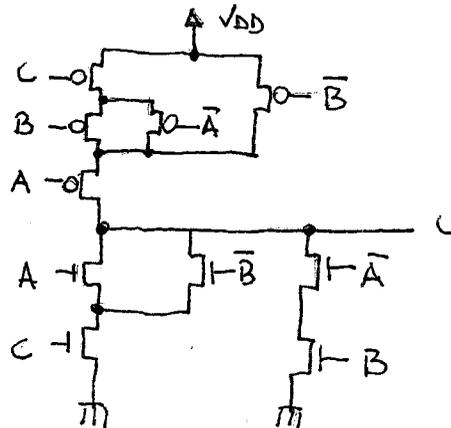
Nome

Matricola

ESERCIZIO N°1

7 punti (3)

Determinare la tabella di verità del seguente circuito logico CMOS facendo ricorso ai valori 0, 1, Z e X, con l'usuale significato. Valutare quindi per ogni caso in cui l'uscita è indeterminata (X) il valore della corrente assorbita dall'alimentazione. ($V_{DD} = 5\text{ V}$; $V_{Tn} = |V_{Tp}| = 1\text{ V}$; $k_n = |k_p| = 8\text{ mA/V}^2$).



ESERCIZIO N°2

6 punti (4)

Realizzare in forma SP ottima una rete combinatoria a 5 ingressi (x_4, x_3, x_2, x_1 e x_0) e una uscita che indica con 0 i casi (e solo quelli) in cui X è 0, 1, un numero primo, un quadrato o un cubo perfetto.

ESERCIZIO N°3

6 punti (3)

Realizzare una rete sequenziale sincrona secondo il modello di Moore in grado di riconoscere la sequenza non interallacciata 101010.

ESERCIZIO N°4

6 punti (3)

Disegnare lo schema logico di un sequenziatore con contatore sincrono (dotato della possibilità di caricamento parallelo) che implementi microcodice specificato nel seguito. Si usi una ROM delle minime dimensioni possibili.

```

S0: IF F1 THEN S1 ELSE S7; OP = 10
S1: IF F0 THEN S3 ELSE S0; OP = 01
S2: IF F2 THEN S7 ELSE S4; OP = 11
S3: IF F3 THEN S6 ELSE S1; OP = 00
S4: IF F0 THEN S2 ELSE S5; OP = 01
S5: IF F3 THEN S4 ELSE S6; OP = 00
S6: IF F2 THEN S5 ELSE S2; OP = 11
H: IF F1 THEN S0 ELSE S3; OP = 10
    
```

ESERCIZIO N°5

8 punti (5)

Realizzare un programma assembly per il microcontrollore AT90S8515 che, dopo aver inizializzato correttamente le porte di interesse, legga continuamente dalla porta D un numero binario e fornisca in uscita alla porta B due cifre decimali codificate in binario (BCD) corrispondenti al numero letto. Nel caso in cui valore letto sia maggiore di 99, devono essere posti in uscita tutti 1.

①

A	B	C	n	p	U
0	0	0	OFF	ON	1
0	0	1	ON	OFF	0
0	1	0	ON	ON	X
0	1	1	ON	ON	X
1	0	0	OFF	OFF	0
1	0	1	ON	OFF	0
1	1	0	OFF	OFF	0
1	1	1	ON	OFF	0

nei due casi X concluso 2 nMOS e 2 pMOS in serie. Vista la simmetria tra MOS

$$V_U = V_{DD}/2 \quad K_{eq} = \frac{K}{2} \quad (\text{sia } n \text{ sia } p)$$

$$I_{DSn} = -I_{Dsp} = I_{DD}$$

$$I_{DD} = \frac{K_{eq}}{2} \frac{V_{DD}}{2} \left(V_{DD} + \frac{V_{DD}}{2} - 2V_{Tn} \right) =$$

$$= 2m \cdot 2,5 \cdot 5,5 = 27,5 \text{ mA}$$

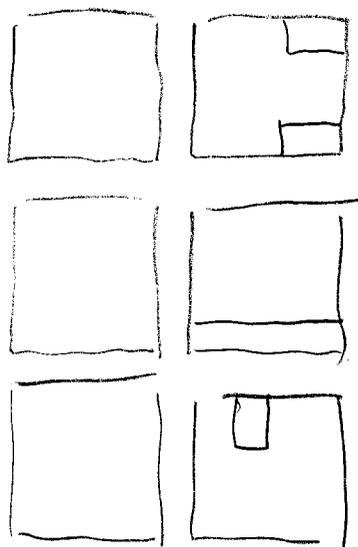
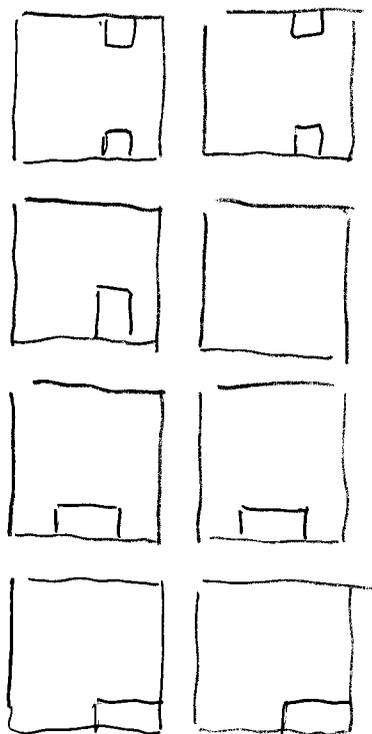
②

$x_4 = 0$

$x_3 x_2$	00	01	11	10
00	0 ⁰	0 ⁴	1 ¹²	0 ⁸
01	0 ¹	0 ⁵	0 ¹³	0 ⁹
11	0 ³	0 ⁷	1 ¹⁵	0 ¹¹
10	0 ²	1 ⁶	1 ¹⁴	1 ¹⁰

$x_4 = 1$

$x_3 x_2$	00	01	11	10
00	0 ¹⁶	1 ²⁰	1 ²⁸	1 ²⁴
01	0 ¹⁷	1 ²¹	0 ²⁹	0 ²⁵
11	0 ¹⁹	0 ²³	0 ³¹	0 ²⁷
10	1 ¹⁸	1 ²²	1 ³⁰	1 ²⁶

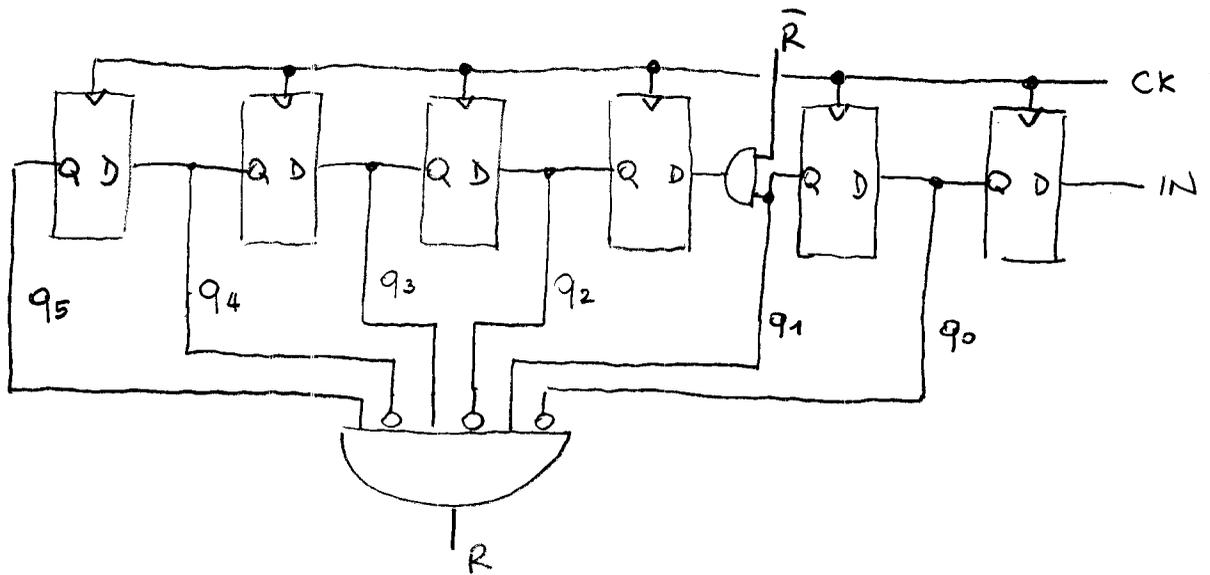


$$y = x_3 x_2 \bar{x}_0 + \bar{x}_4 x_3 x_2 x_1 + x_2 x_1 \bar{x}_0 + x_3 x_1 \bar{x}_0 + x_4 x_3 \bar{x}_0 + x_4 x_1 \bar{x}_0 + x_4 \bar{x}_3 x_2 \bar{x}_1$$

③ Soluzione ad hoc

↓ bit meno recente
 q_0
 1 0 1 0 1 0
 0 1 0 1 0 x
 1 0 1 0 x x ← casi a rischio
 0 1 0 x x x
 1 0 x x x x ←
 0 x x x x x

conviene intervenire su q_1

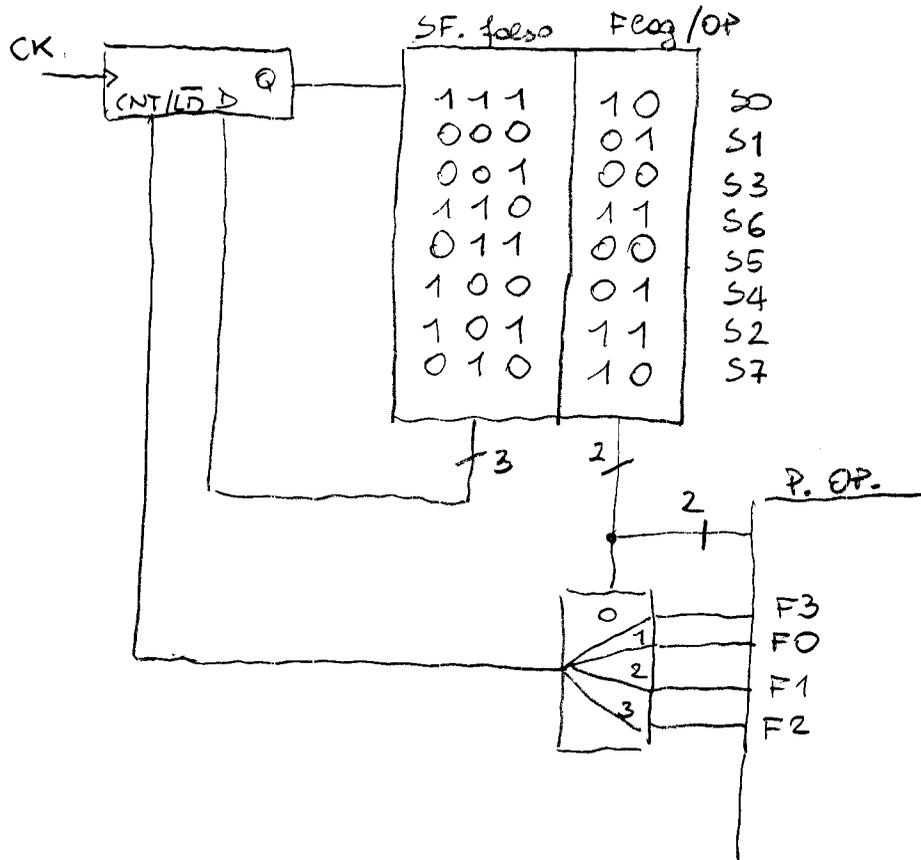


④

sequenza ciclica

S0, S1, S3, S6, S5, S4, S2, S7, ...

Architettura a contatore
Faccio coincidere la codifica dei flag con OP



ESERCIZIO 5

start:

```
clr R16          ; Porta D in ingresso senza pull-up
out DDRD,R16
out PORTD,R16
ser R16          ; Porta B in uscita
out DDRB,R16
```

forever:

```
in R16,PIND     ; acquisisci valore binario
ser R17
cpi R16,100     ; controlla se rappresentabile
brcc ovf
clr R17
```

loop:

```
cpi R16,10      ; calcola le decine
brcs end        ; R16 è minore di 10
subi R16,10
inc R17         ; incrementa le decine
rjmp loop
```

end:

```
swap R17        ; cifra delle decine
add R17,R16     ; ricomponi il numero BCD
```

ovf:

```
out PORTB,R17
rjmp forever
```