

Cognome

Nome

Matricola

ESERCIZIO N°1

6 punti (3)

Determinare la massima corrente assorbita dall'alimentazione ($V_{DD} = 5\text{ V}$) da un invertitore CMOS a vuoto in condizioni statiche e individuare per quale tensione di ingresso si ha questa condizione. Si ha $V_{Tn} = 1,5\text{ V}$; $V_{Tp} = -1\text{ V}$; $k_n = 4\text{ mA/V}^2$; $k_p = -16\text{ mA/V}^2$.

ESERCIZIO N°2

5 punti (4)

Determinare se la seguente espressione booleana è una identità.

$$B\bar{C} + \bar{A}D + \bar{C}D = (B + D)(\bar{B} + \bar{C})(\bar{A} + B)$$

ESERCIZIO N°3

6 punti (3)

Sintetizzare un flip flop JK usando porte logiche elementari e l'approccio master-slave. Si ha a disposizione un sistema di clock non sovrapposti di cui deve essere mostrato l'andamento temporale.

ESERCIZIO N°4

7 punti (3)

Sintetizzare la rete sequenziale sincrona (INTERRUPT SELECT) presente nella periferica comparatore analogico del microcontrollore AT90S8515 per la selezione dell'interruzione (1 ingresso ACO; una uscita ACI; terminali ACIS0 e ACIS1 entrambi costantemente 0). Si usi il modello di Moore e si trascuri il problema dell'azzeramento della richiesta di interruzione.

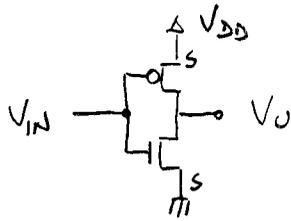
ESERCIZIO N°5

8 punti (4)

Realizzare un sottoprogramma assembly per il microcontrollore AT90S8515 che valuta l'opposto di un numero intero a 4 byte in complemento a 2 contenuto in memoria all'indirizzo puntato da X (a partire dal byte meno significativo) e memorizza il risultato nella stessa posizione.

①

la massima corrente si ha nella condizione in cui sia nMOS che pMOS sono saturi (un aumento della loro tensione di pilotaggio non è più possibile)



$$\frac{k_m}{2} (V_{IN} - V_{TM})^2 = -\frac{K_p}{2} (V_{IN} - V_{DD} - V_{TP})^2 \quad \text{pongo } V_{IN} = x$$

$$x - 1,5 = \pm 2(x - 4) ; \quad x = 6,5 \quad \text{non ecc } (> V_{DD})$$

$$x = 3,167$$

quindi $V_{IN} = 3,167 \text{ V}$

$$I_{DD} = I_{DSM} = -I_{DSP} = 5,56 \text{ mA}$$

②

Confrontiamo le mappe dei due membri della presunta identità

		AB			
		00	01	11	10
CD	00	0	1	1	0
	01	1	1	1	1
	11	1	1	0	0
	10	0	0	0	0

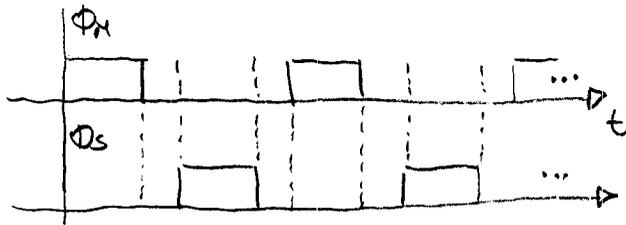
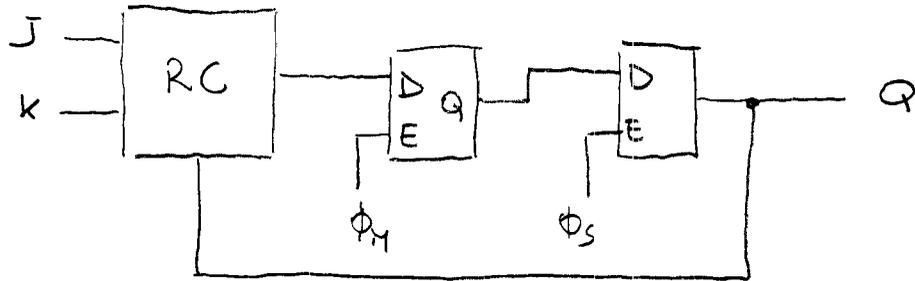
I due termini differiscono nei due casi

$$ABCD = 1001$$

$$ABCD = 0111$$

③

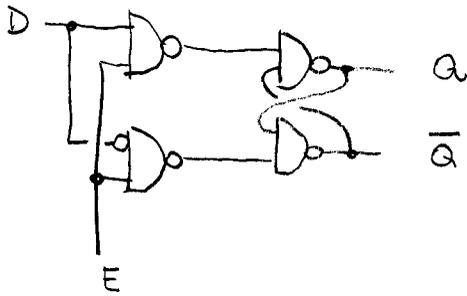
Si può sfruttare un D master-slave con una rete combinatoria aggiuntiva, per il calcolo dello stato futuro.



Requisito:

non devono mai essere attivi contemporaneamente.

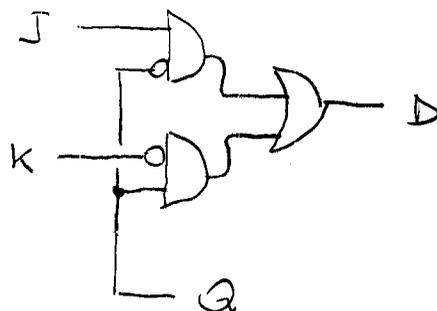
Flop-flop D catch con E



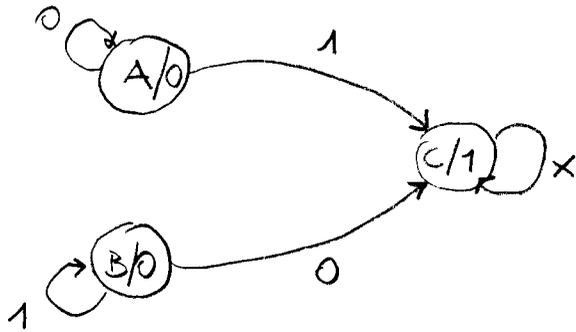
Rete combinatoria

		JK			
		00	01	11	10
Q	0	0	0	1	1
	1	1	0	0	1

$$D = J\bar{Q} + \bar{K}Q$$



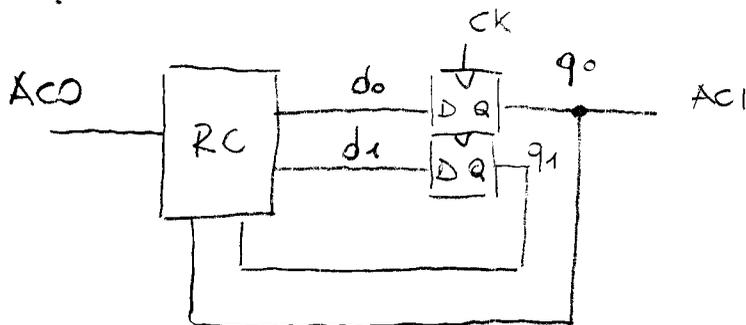
- ④ Se si trascura l'atterramento di ACI, con $ACIS0=0$ e $ACIS1=0$ la rete riconosce qualsiasi commutazione di ACO



Codifica

A 00
 B 10
 C 11
 $q_1 q_0$

Architettura



ACO	$q_1 q_0$			
	00	01	11	10
0	00	--	11	11
1	11	--	11	10
	A		C	B

0	1	1
1	1	1

$$d_1 = q_1 + ACO$$

0	1	1
1	1	0

$$d_0 = q_1 \overline{ACO} + \overline{q_1} ACO + q_0$$

ESERCIZIO 5

```
neg4:
    push R16
    push R17      ; salva i registri usati
    clc          ; inizialmente azzera C
    ldi R16,4    ; ciclo di 4 operazioni
loop:
    ld R17,X
    brcs l0
    neg R17      ; complementa e incrementa
    rjmp l1
l0:
    com R17      ; complementa e basta
l1:
    st X+,R17
    dec R16
    brne loop
    sbiw XL,4   ; ripristina il puntatore X
    pop R17
    pop R16
    ret
```