

ESERCIZIO N°1

9 punti (5)

Scrivere un sottoprogramma per il microcontrollore XMEGA256A3BU che valuta la somma di tutti i valori interi con segno rappresentati su un byte contenuti nello spazio di memoria compreso tra gli indirizzi 0x2000 e 0x20FF, inclusi gli estremi. Il risultato viene lasciato nella coppia di registri [R25:R24]. È possibile avere overflow?

ESERCIZIO N°2

5 punti (3)

Realizzare un registro a 8 bit con 2 segnali di controllo in grado di eseguire le seguenti operazioni:
0) caricamento parallelo 1) shift destro logico 2) shift destro aritmetico 3) rotazione destra.

ESERCIZIO N°3

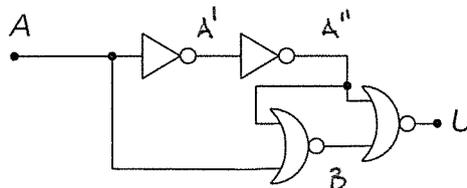
5 punti (3)

Dimostrare che è possibile realizzare ogni possibile rete combinatoria usando solamente porte di tipo OR e XOR.

ESERCIZIO N°4

7 punti (4)

Disegnare nel tempo l'andamento dell'uscita U della rete seguente nel caso in cui l'ingresso A sia un'onda quadra di periodo $16T$, ciascuno degli invertitori abbia un ritardo di T e ciascuna delle porte NOR abbia un ritardo di propagazione pari a $3T$. Nel grafico si ponga T uguale a un quadretto.

**ESERCIZIO N°5**

7 punti (4)

Determinare il valore del fan-out di una porta RTL base ($V_{CC} = 10\text{ V}$; $R_B = 30\text{ k}\Omega$; $R_C = 0,3\text{ k}\Omega$; $h_{FE} = 300$) nel caso in cui $N_{MH} = N_{ML}$.

①

```
sum_256:  PUSH R0
          PUSH XL
          PUSH XH
          PUSH R16
          PUSH R17
          LDI XL, low (0x2000)
          LDI XH, high (0x2000)
          CLR R0 // 256 iterazioni
          CLR R24
          CLR R25

loop:     LD R16, X+
          CLR R17
          TST R16
          BRPL oltre
          SER R17 // estende con segno
oltre:   ADD R24, R16
          ADC R25, R17
          DEC R0
          BRNE loop

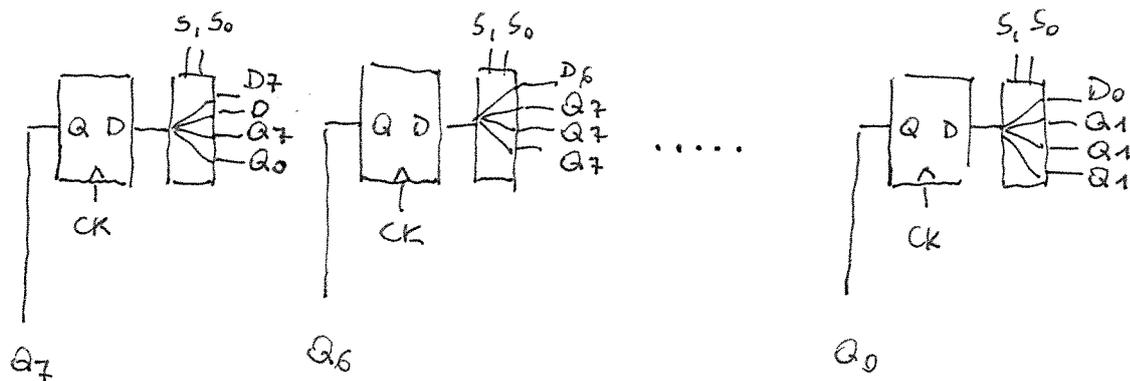
          POP R17
          POP R16
          POP XH
          POP XL
          POP R0
          RET
```

non si ha overflow in quanto il risultato sarà compreso tra

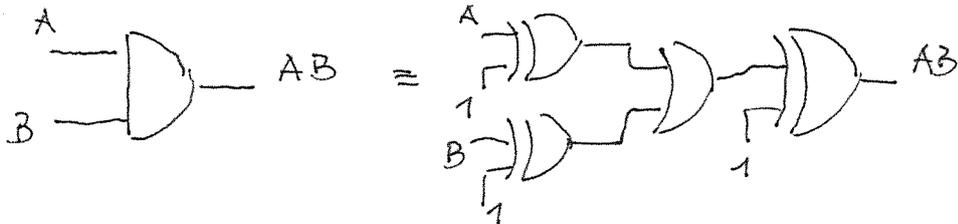
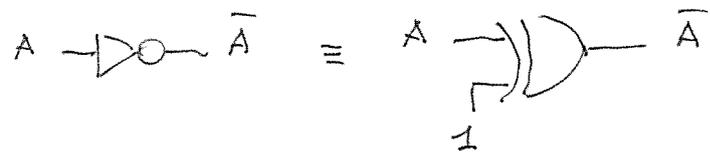
$$-256(128) \leq R \leq 256 \cdot 127$$

che è rappresentabile su 16 bit.

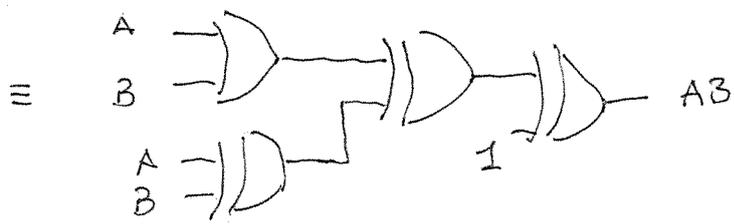
2



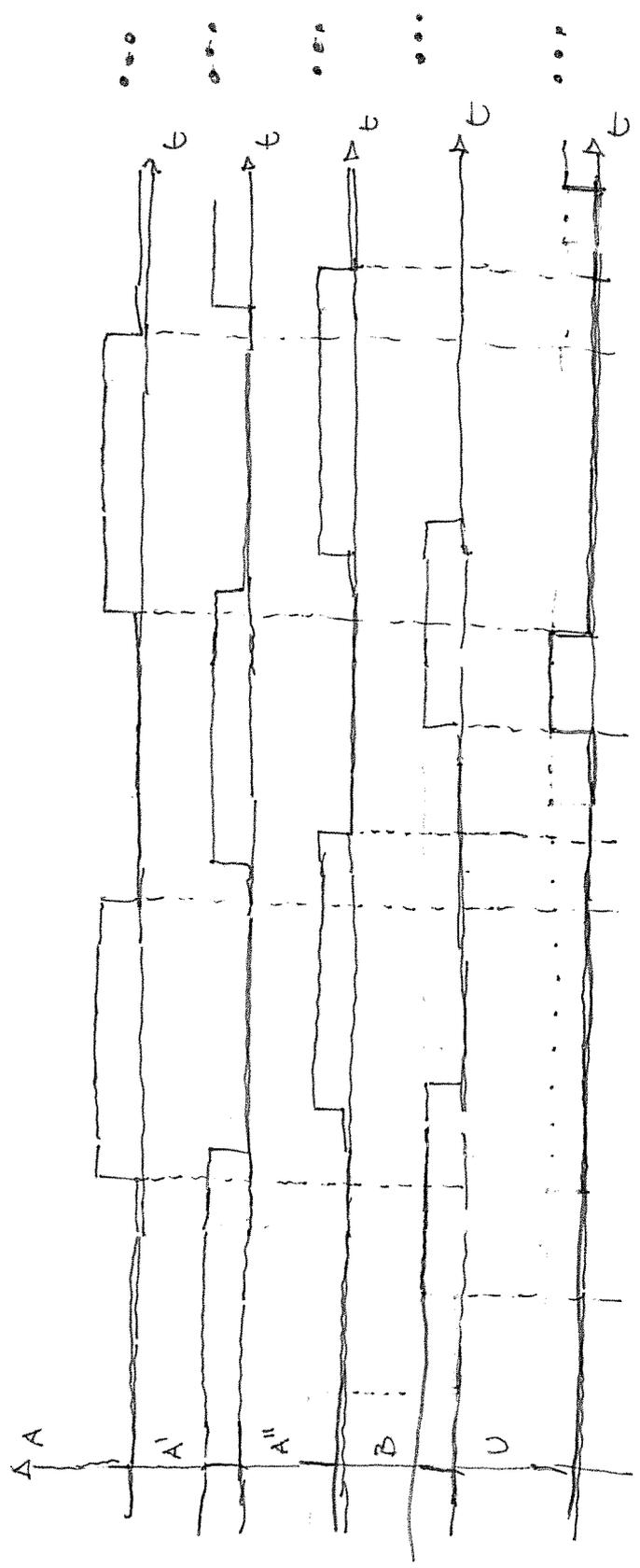
3 È sufficiente osservare che con le porte OR e XOR si realizzano tutti e 3 gli operatori dell'algebra di BOOLE se OR è disponibile. Per NOT e AND:



in alternativa.

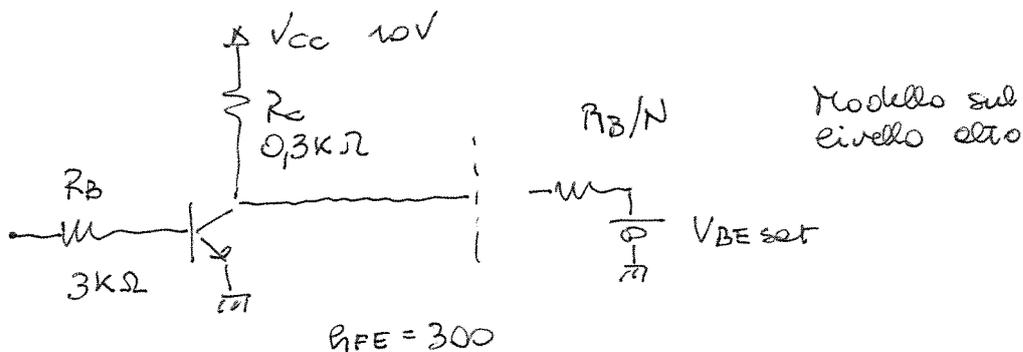


4



5

Porte RTL



sul livello basso non ci sono problemi e $NHL = V_{BEon} - V_{CEset} = 0,6V$

sul livello alto, la condizione di corretto funzionamento prevede

$$V_{CC} - R_C \cdot \frac{V_{CC} - V_{BEset}}{R_C + R_B/N} \geq V_{IH} + NHL$$

con $V_{IH} = V_{BEset} + R_B \frac{V_{CC} - V_{CEset}}{h_{FE} R_C} = 1,13V$

Quindi

$$1 + \frac{R_B}{R_C N} \geq \frac{V_{CC} - V_{BEset}}{V_{CC} - V_{IH} - NHL}$$

$$N \leq \frac{R_B}{R_C} \frac{V_{CC} - V_{IH} - NHL}{V_{IH} + NHL - V_{BEset}} = 88$$