

SCHEDA D16_06		Data: 1 Luglio 2016
Cognome	Nome	Matricola

ESERCIZIO N°1

8 punti (4)

Scrivere un sottoprogramma per il microcontrollore XMEGA256A3BU che scrive nelle 300 celle di memoria a partire dalla locazione 0x2000, un valore ottenuto sommando (modulo 256) la parte alta e il complemento della parte bassa dell'indirizzo.

ESERCIZIO N°2

5 punti (4)

R16 vale 0xFB e R17 vale 0xAA.

Eeguire di seguito le operazioni ASR R16 e ROR R17 e indicare in base 10 (con segno) il valore dei registri R16 e R17, prima e dopo le operazioni.

ESERCIZIO N°3

6 punti (4)

Sintetizzare in forma PS ottima una rete combinatoria a 4 ingressi X_3, X_2, X_1 e X_0 (le cifre binarie di una cifra BCD x) e una uscita che vale 1 nei casi in cui x vale 3, 6, 8, 9 e quando i bit non rappresentano una cifra valida.

Indicare nella soluzione gli implicati essenziali.

La rete ottenuta può dare origine ad alee e di che tipo?

ESERCIZIO N°4

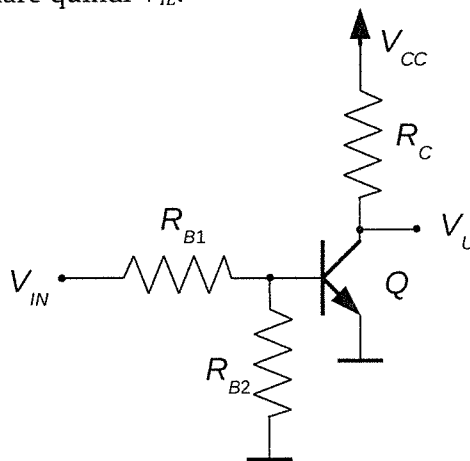
7 punti (4)

Disegnare il grafo di una rete sequenziale sincronizzata secondo il modello di Moore, con un ingresso e una uscita normalmente nulla, in grado di riconoscere le sequenze 110011 e 100111 non interallacciate in nessun modo. Disegnare l'architettura, codificare gli stati e sintetizzare quindi la rete per l'uscita.

ESERCIZIO N°5

7 punti (3)

Nel seguente invertitore determinare R_{B2} in modo che $V_{IH} = 3,5$ V. Si sa che $V_{CC} = 5$ V; $R_{B1} = 20$ k Ω ; $R_C = 1$ k Ω ; $h_{FE} = 100$. Determinare quindi V_{IL} .



1

initmem :

```
PUSH XL
PUSH XH
PUSH YL
PUSH YH
PUSH R16
```

```
LDI XL, eow(0x2000)
LDI XH, high(0x200)
LDI YL, eow(300)
LDI YH, high(300)
```

loop:

```
MOV R16, XL
COM R16 // complemento ea parte bassa
ADD R16, XH // ea somma alle parte alta
ST X+, R16
SBIW YH:YL, 1 // decrementa contatore
BRNE loop
```

```
POP R16
POP YH
POP YL
POP XH
POP XL
RET
```

②

Prime

R16	0xFB	0b11111011	-5
R17	0xAA	0b10101010	-86

Dopo l'esecuzione (di seguito!) di

ASR R16

ROR R17

si ha,

R16	0b11111101	(C=1 viene usato dalle ROR)
R17	0b11010101	(C=0)

in decimale con segno

R16 = -3

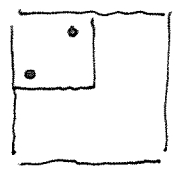
R17 = -43

3

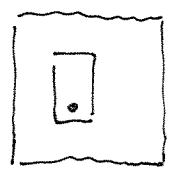
Mappe

		$x_3 \ x_2$			
		00	01	11	10
$x_1 \ x_0$	00	0 ⁰	0 ⁴	1 ¹²	1 ⁸
	01	0 ¹	0 ⁵	1 ¹³	1 ⁹
	11	1 ³	0 ⁷	1 ¹⁵	1 ¹¹
	10	0 ²	1 ⁶	1 ¹⁴	1 ¹⁰

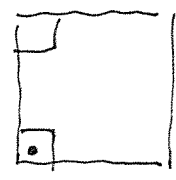
$$U = (x_3 + x_1)(x_3 + \bar{x}_2 + \bar{x}_0)(x_3 + x_2 + x_0)$$



Gli implicati individuati solo tutti essenziali perché sono gli unici a coprire i mintermini indicati col puntino.

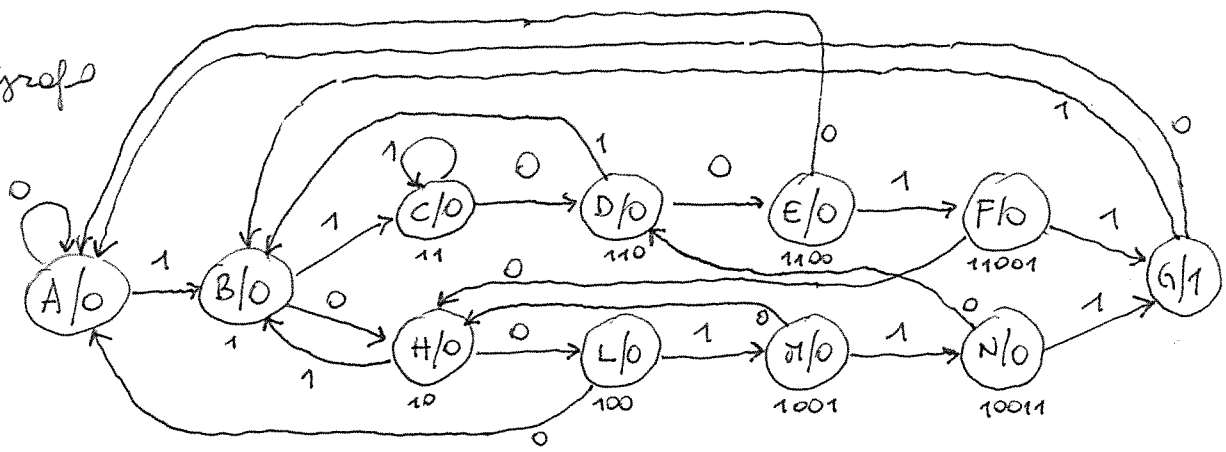


La rete non può dare esse, in quanto tutti i mintermini adiacenti appartengono a uno stesso implicato (presente nella sintesi).

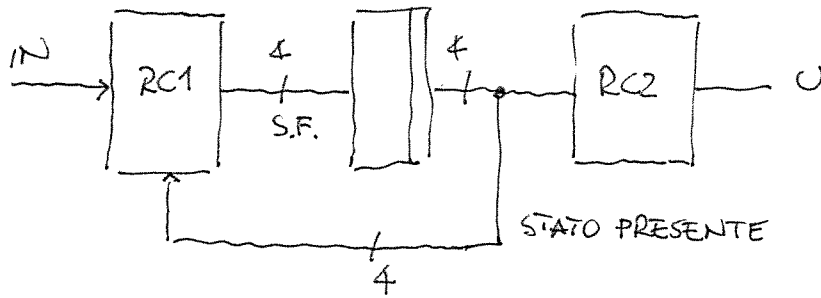


4

grafo



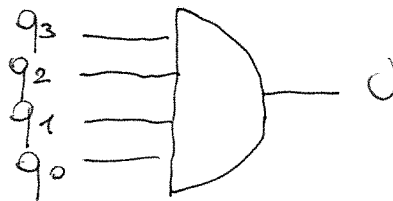
Architettura (4 variabili di stato)



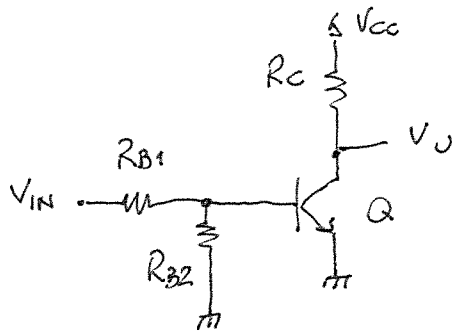
Codifica (arbitraria)

	q_3	q_2	q_1	q_0	U
A	0	0	0	0	0
B	0	0	0	1	0
C	0	0	1	0	0
D	0	0	1	1	0
E	0	1	0	0	0
F	0	1	0	1	0
G	1	1	1	1	1
H	0	1	1	0	0
L	0	1	1	1	0
M	1	0	0	0	0
N	1	0	0	1	0

Con questa codifica, la rete di uscita può essere realizzata con una semplice AND



5



$$V_{IH} = V_{BEsat} + R_{B1} \left(\frac{V_{BEsat}}{R_{B2}} + \frac{V_{CC} - V_{CEsat}}{\beta_{FE} R_C} \right)$$

$$3,5 = 0,8 + 20K \left(\frac{0,8}{x} + \frac{4,9}{100K} \right)$$

$$1,7 - \frac{4,9}{5} = \frac{16K}{x} \quad x = 9,302K$$

$$R_{B2} = 9,302K \Omega$$

$$V_{IL} = V_{BEon} \frac{R_{B1} + R_{B2}}{R_{B2}} = 2,205V$$