

SCHEDA D17_01		Data: 13 Gennaio 2017
Cognome	Nome	Matricola

ESERCIZIO N°1

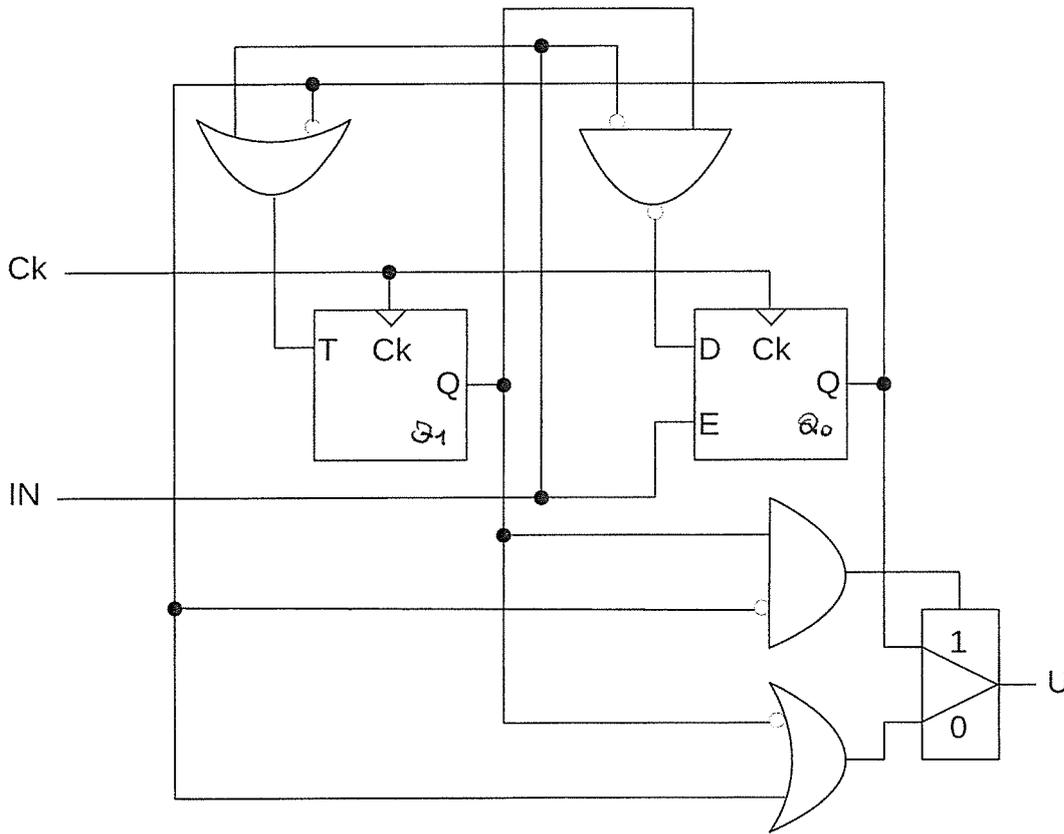
8 punti (5)

Realizzare la parte centrale di un programma per il microcontrollore XMEGA256A3BU che presenti in uscita alla porta B (mappata nella porta virtuale 1) una sequenza di conteggio modulo 24. L'uscita deve essere aggiornata regolarmente al nuovo valore ogni 30 cicli di clock del processore. La pressione di un pulsante collegato tra il pin A0 e massa (la porta A è mappata nella porta virtuale 0 e sul pin 0 è previsto un pull-up) deve agire sul conteggio come un reset. La parte iniziale di configurazione è data.

ESERCIZIO N°2

6 punti (4)

Determinare tipologia architetturale e ricavare il grafo di flusso della seguente macchina sincrona.



ESERCIZIO N°3

6 punti (4)

Realizzare con sintesi ottima NAND-NAND la seguente funzione logica.

$$U = (B + \bar{C})(\bar{A} + D)(B + \bar{D})(A + C)(\bar{A} + B)(B + C)$$

Determinare poi tutti gli **implicati principali** della funzione.

①

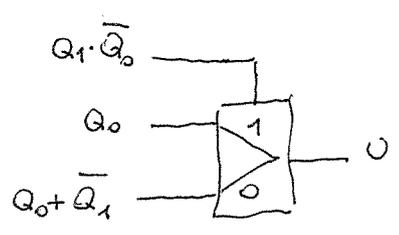
CALL configura	// routine di configurazione dato,	
CLR R16	// inizializza	
loop: OUT VPORT1_OUT, R16		# cicli
: INC R16		1
CPI R16, 24	// controlla fine conteggio	1
BRNE e1		2 se salto
CLR R16		/
e1: SBIS VPORT0, 0	// controlla il pulsante	2 se salto
CLR R16	// se lo trova premuto cancella	/
NOP		
:	// servono per arrivare a 20 cicli	n = 21
NOP		
RJMP loop	// ciclo perpetuo	2

nota: sia la BRNE, sia la SBIS richiedono 2 cicli di esecuzione nel ciclo, indipendentemente dall'esito del test.

② Ricostruiamo la tabella di eccitazione (e transizione)

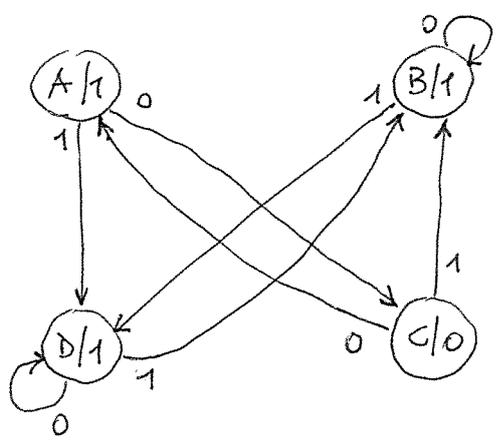
SP	Q_1	Q_0	IN	$T_{(IN+Q_0)}$	Q_1^+	$\overline{D} E$ $(\overline{Q_1+IN}) / (IN)$	Q_0^+	SF
A	0	0	0	1	1	1 0	0	C
			1	1	1	1 1	1	D
B	0	1	0	0	0	1 0	1	B
			1	1	1	1 1	1	D
C	1	0	0	1	0	0 0	0	A
			1	1	0	1 1	1	B
D	1	1	0	0	1	0 0	1	D
			1	1	0	1 1	1	B

La macchina è di MOORE, poiché l'uscita dipende solo dallo stato presente



SP	$Q_1 Q_0$	U
A	0 0	1
B	0 1	1
C	1 0	0
D	1 1	1

Ora si può disegnare il grafico

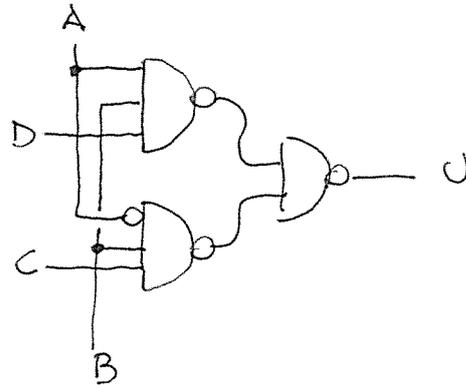


③ Riparto la funzione in mappa

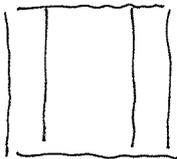
		AB			
		00	01	11	10
CD	00	0	0	0	0
	01	0	0	1	0
	11	0	1	1	0
	10	0	1	0	0

Sintesi ottiene SP

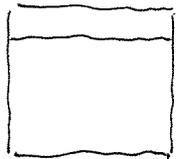
$$ABD + \bar{A}BC$$



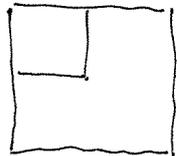
Implicati principali



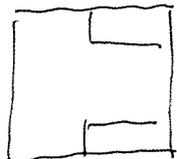
B



C+D

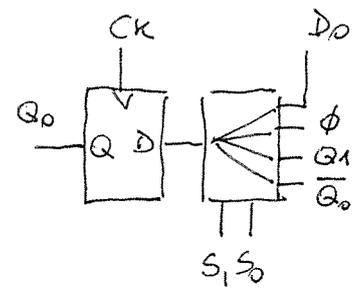
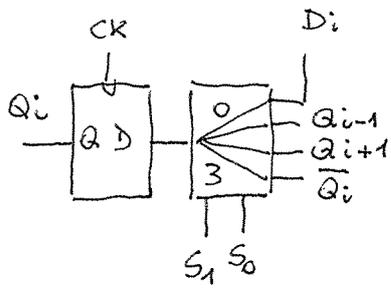
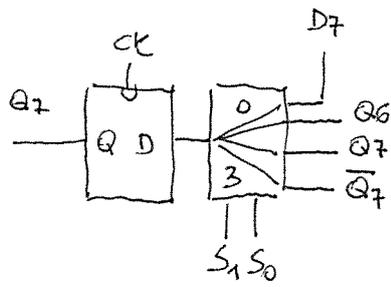


A+C

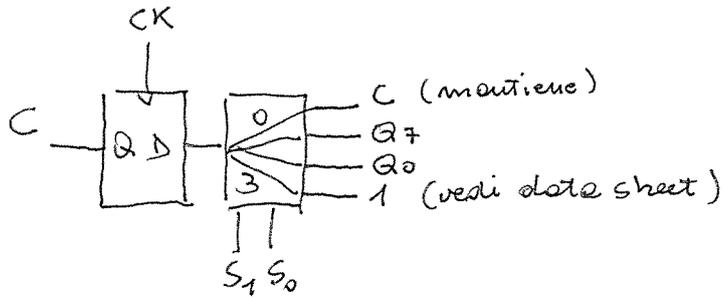


$\bar{A}+D$

④ Registro universale + carry



per $i = 1..6$



5

Determino lo stato ON/OFF della sezione n e p della porta
 Nel caso ON inserisco nella casella il K_{eq} della configurazione dei MOSFET

nMOS

		AB			
		00	01	11	10
CD	00	off	off	off	0,5
	01	off	off	off	0,5
	11	0,33	off	off	0,5
	10	0,4	0,33	off	0,5

(K_m)

pMOS

		AB			
		00	01	11	10
CD	00	1	1	off	0,4
	01	1	1	off	off
	11	1	1	off	off
	10	1,4	1	off	0,5

(K_p)

Tabella di verità

A	B	C	D	V
0	0	0	0	1
0	0	0	1	1
0	0	1	0	x
0	0	1	1	x
0	1	0	0	1
0	1	0	1	1
0	1	1	0	x
0	1	1	1	1
1	0	0	0	x
1	0	0	1	0
1	0	1	0	x
1	0	1	1	0
1	1	0	0	z
1	1	0	1	z
1	1	1	0	z
1	1	1	1	z

Per la corrente conviene sapere il caso

$A=1$ $B=0$ $C=1$ $D=0$ dove si ha simmetria

tra nMOS e pMOS.

L'uscita vorrà $V_{DD}/2$; il $K_{eq} = 1/2 K_m$ ($\sim 1/2 K_p$) = 6 mA/V^2
 I mosfet sono in zona triodo

$$I_{DD} = \frac{K_{eq}}{2} \frac{V_{DD}}{2} \left(V_{DD} + \frac{V_{DD}}{2} - 2V_{th} \right) = 41,25 \text{ mA}$$