

Cognome

Nome

Matricola

ESERCIZIO N°1

8 punti (5)

Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU che nel segmento di memoria compreso tra gli indirizzi 0x2100 e 0x21EF (compresi gli estremi) sostituisca in tutte le celle di valore pari a 210 il nuovo valore 120. Nel registro R16 deve essere lasciata l'indicazione del numero di sostituzioni effettuate.

ESERCIZIO N°2

7 punti (3)

Realizzare, usando *JK-FF*, una macchina sincrona secondo il modello di Moore, con un ingresso e una uscita, che ponga 1 in uscita per 2 cicli di clock in corrispondenza di ogni transizione in salita dell'ingresso. Per generare un nuovo impulso, l'impulso precedente deve essere concluso e la nuova transizione in salita deve avvenire dopo la conclusione dell'impulso precedente.

ESERCIZIO N°3

6 punti (4)

Realizzare in forma SP ottima una rete combinatoria a 4 ingressi (x_3, x_2, x_1 e x_0) e una uscita che indica con 1 tutte le situazioni in cui il numero intero assoluto X è un quadrato o un cubo perfetto o un numero primo.

ESERCIZIO N°4

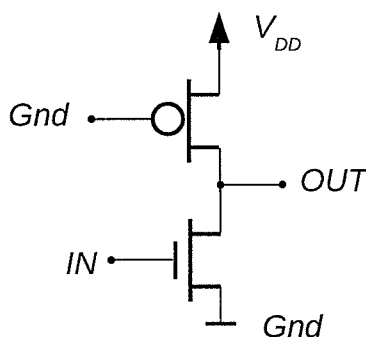
6 punti (5)

Indicare con quali istruzioni assembly è possibile configurare tutti i bit della porta C come ingressi con pull-up, ricorrendo alla funzionalità del registro MPCMASK.

ESERCIZIO N°5

6 punti (4)

Determinare nel seguente invertitore il valore di k_n e k_p in modo che la tensione di uscita, con tensione di ingresso pari a V_{DD} , sia 0,5 V e che nelle stesse condizioni la corrente assorbita dall'alimentazione sia 1 mA ($V_{DD} = 5$ V; $V_{Tn} = |V_{Tp}| = 1$ V).



1

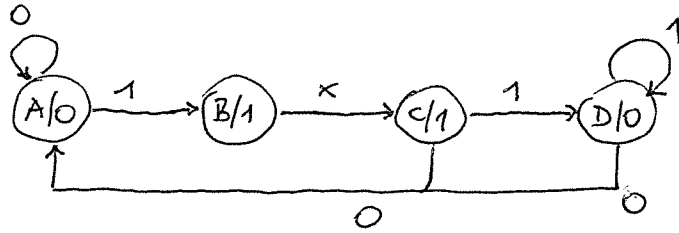
```
subst: PUSH XL
        PUSH XH
        PUSH R17
        PUSH R18
        PUSH R19
        LDI R17, 0xF0 // celle da esaminare
        LDI XL, low (0x2100)
        LDI XH, high (0x2100)
        CLR R16
        LDI R19, 120
loop:   LD R18, X+
        CPI R18, 210
        BRNE oltre
        ST -X, R19 // scrive il nuovo valore
        INC R16
        ADIW XH:XL, 1 // si ripete sulla nuova cella

oltre: DEC R17
        BRNE loop

        POP R19
        POP R18
        POP R17
        POP XH
        POP XL
        RET
```

2

grafo



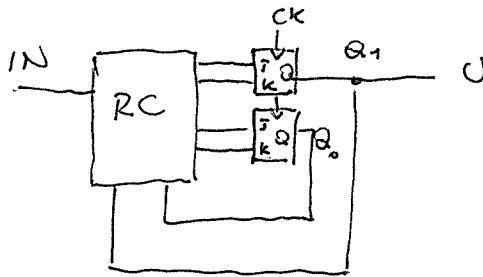
Codifica

	Q_1	Q_0
A	0	0
B	1	0
C	1	1
D	0	1

Uscite

$U = Q_1$

Architettura



Mappe transizioni

IN	Q_1, Q_0			
	00 (A)	01 (D)	11 (C)	10 (B)
0	00	00	00	11
1	10	01	01	11

flip-flop

Q	Q^+	J	K
0	0	0	-
0	1	1	-
1	0	-	1
1	1	-	0

Mappe eccitazioni

IN	Q_1, Q_0				J_1
	00	01	11	10	
0	0	0	-	-	
1	1	0	-	-	

IN	Q_1, Q_0				K_1
	00	01	11	10	
0	-	-	1	0	
1	-	-	1	0	

$J_1 = IN \bar{Q}_0$

$K_1 = Q_0$

IN	Q_1, Q_0				J_0
	00	01	11	10	
0	0	-	-	1	
1	0	-	-	1	

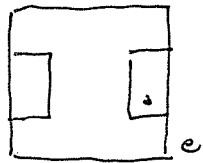
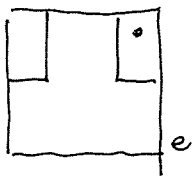
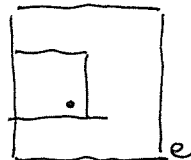
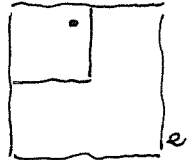
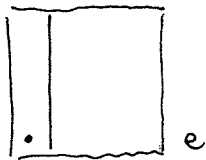
IN	Q_1, Q_0				K_0
	00	01	11	10	
0	-	1	1	-	
1	-	0	0	-	

$J_0 = Q_1$

$K_0 = \bar{IN}$

3

		$x_3 x_2$			
		00	01	11	10
$x_1 x_0$	00	0 1	4 1	12 0	8 1
	01	1 1	5 1	13 0	9 1
	11	3 1	7 1	15 0	11 1
	10	2 1	6 0	14 0	10 0



La sintesi è data dalla somma degli implicanti principali essenziali individuati, che coprono TUTTI gli 1.

$$U = \bar{x}_3 \bar{x}_2 + \bar{x}_3 \bar{x}_1 + \bar{x}_3 x_0 + \bar{x}_2 \bar{x}_1 + \bar{x}_2 x_0$$

④

```
LDI R16, 0b00000000
STS PORTC_DIR, R16 // porta in ingresso
LDI R16, 0b11111111
LDI R17, 0b00011000 // pull-up (011 nei bit 5:3)
STS PORTCFG_MPCMASK, R16 // seleziona TUTTI i pin
STS PORTC_PINCTRL, R17 // configura TUTTI i pin selezionati
```

5

con le condizioni richieste ($V_{IN} = V_{DD}$; $V_O = 0,5V$) si ha
 nMOS triodo ; pMOS saturo

$$I_{DD} = -\frac{K_P}{2} (-V_{DD} - V_{TP})^2 = 1 \text{ mA}$$

$$K_P = -\frac{2I_{DD}}{(V_{DD} + V_{TP})^2} = -0,1250 \text{ mA/V}^2$$

Poi uguo poi l'uguaglianza delle correnti nei due MOS

$$I_{DD} = \frac{K_M}{2} V_O (V_{DD} + V_{DD} - V_O - 2V_{TM}) = 1 \text{ mA}$$

$$K_M = \frac{2I_{DD}}{V_O (2V_{DD} - V_O - 2V_{TM})} = 0,5333 \text{ mA/V}^2$$

