

ESERCIZIO N°1

8 punti (5)

Scrivere un sottoprogramma per il microcontrollore XMEGA256A3BU che salvi il contenuto del registro SP (nell'istante immediatamente precedente la chiamata al sottoprogramma stesso) mettendolo nel puntatore Y.

ESERCIZIO N°2

6 punti (4)

Progettare una macchina sequenziale sincrona secondo il modello di Moore con 2 ingressi (un numero binario a 2 cifre, x_1 e x_0) e 1 uscita, in grado di segnalare con un valore alto in uscita per un periodo di clock il caso in cui la somma di due ingressi consecutivi sia ≥ 4 .

ESERCIZIO N°3

6 punti (4)

Realizzare in forma PS ottima una rete combinatoria a 5 ingressi (x_2, x_1 e x_0 e y_1, y_0) e una uscita corrispondente al bit meno significativo del risultato, espresso in binario, dell'operazione $[X/(Y+1)] \bmod 3$ dove gli ingressi della rete corrispondono alle cifre binarie dei numeri interi assoluti X e Y.

Determinare poi tutti gli **implicati essenziali** della funzione.

ESERCIZIO N°4

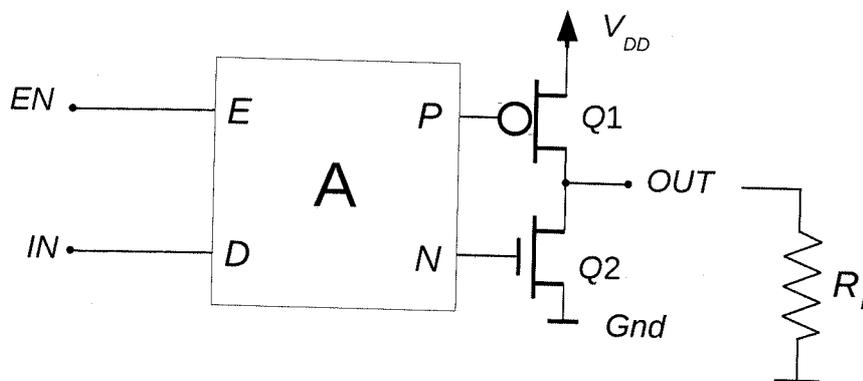
6 punti (3)

Realizzare con flip-flop T un contatore in discesa con abilitazione che, al termine del conteggio ($Q = 0$) riparta dal valore 14.

ESERCIZIO N°5

7 punti (4)

Progettare e realizzare in tecnologia CMOS la rete combinatoria A dello schema seguente, in modo tale da garantire il funzionamento complessivo del circuito come buffer tri-state non invertente (il segnale EN costituisce l'abilitazione). Determinare quindi il valore della corrente di uscita nel caso in cui il buffer sia abilitato con uscita alta e sia presente un carico R_L del valore di $3\text{ k}\Omega$ verso massa ($V_{DD} = 5\text{ V}$; $V_{Tn} = -V_{Tp} = 1\text{ V}$; $K_n = -K_p = 6\text{ mA/V}^2$).

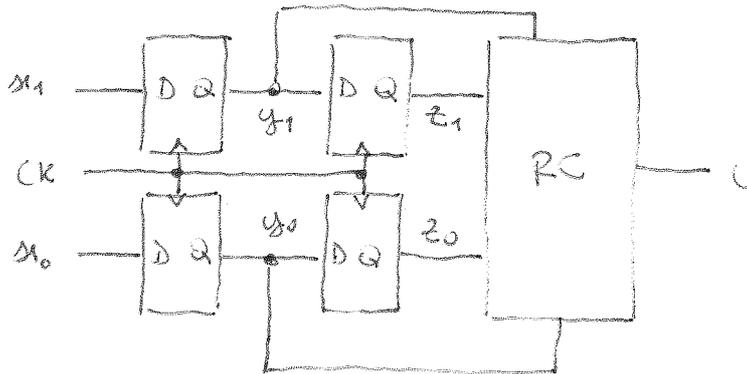


1.

```
salva_SF: LDS YL, CPU_SPL
          LDS YH, CPU_S7H
          ADIW YH:YL, 3 // per neutralizzare la CALL
          RET
```

Soluzione con Shift Register

2.



Y valore corrente
(colpo ↑)

Z valore precedente

Rete combinatoria

Y \ Z	00	01	11	10
00	0	0	0	0
01	0	0	1	0
11	0	1	1	1
10	0	0	1	1

$$U = y_1 z_1 + y_1 y_0 z_0 + z_1 z_0 y_0$$

③ Mappa $\left\lfloor \frac{x}{y+1} \right\rfloor \text{ mod } 3$

$x_1 x_0$		$x_2=0$				$x_2=1$				
		00	01	11	10	00	01	11	10	
$y_1 y_0$	00	0*	1	0*	0*	1	0*	1	0*	1
	01	0*	0*	1	1	0*	0*	0*	0*	2
	11	0*	0*	0*	0*	1	1	1	1	4
	10	0*	0*	1	0*	1	1	0*	0*	3
		0	1	2	3	4	5	7	6	

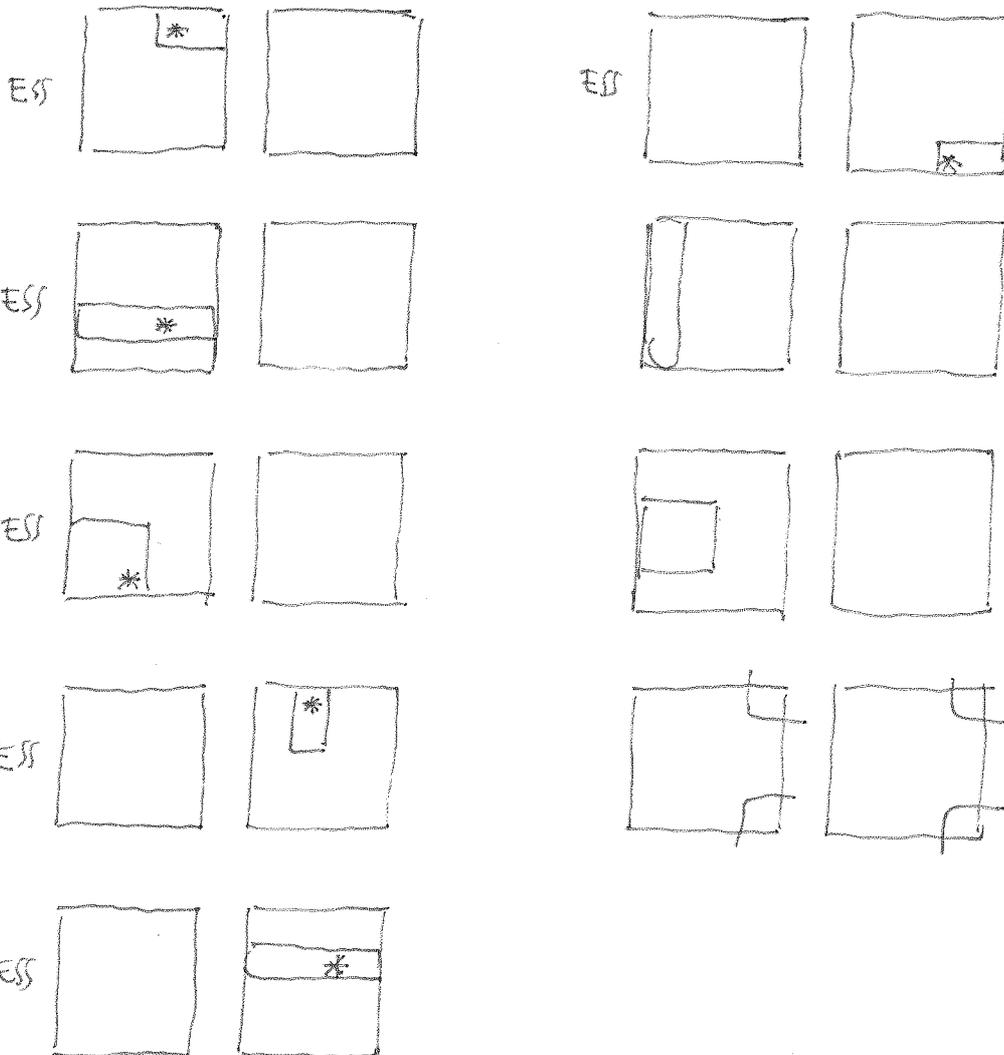
(il puntino indica la copertura del MAXT.)

(Y+1)

(X)

APPLICATI che coprono la funzione

(l'asterisco individua un MAXT che rende essenziale l'implicato)

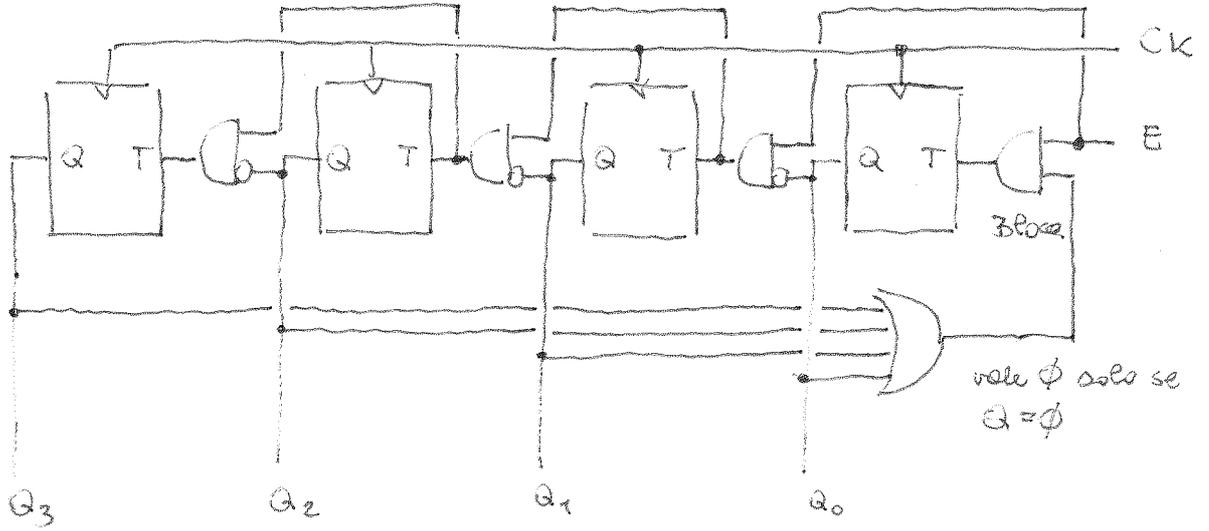


$$U = (x_2 + \bar{x}_1 + y_1 + y_0) (x_2 + \bar{y}_1 + \bar{y}_0) (x_2 + x_1 + \bar{y}_1) (\bar{x}_2 + x_1 + \bar{x}_0 + y_1) \cdot (\bar{x}_2 + y_1 + \bar{y}_0) (\bar{x}_2 + \bar{x}_1 + \bar{y}_1 + y_0) (x_2 + x_1 + x_0) (x_2 + x_1 + \bar{y}_0) (\bar{x}_1 + x_0 + y_0)$$

4

sequence (DOWN)

0000
↓ (1111)
1110
---B



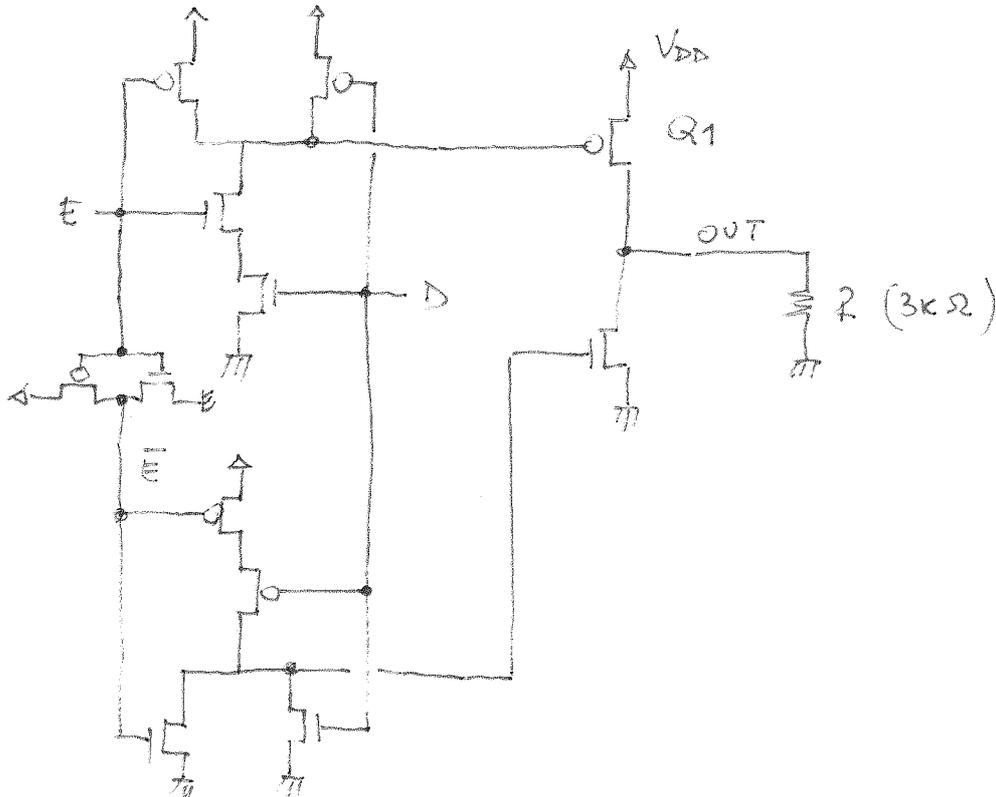
5

E	D	OUT	P	N
0	-	Z	off 1	off 0
1	0	0	off 1	on 1
1	1	1	on 0	off 0

$$P = \overline{ED}$$

$$N = E\overline{D} = \overline{E+D}$$

reti CMOS



Quando l'uscita è alta conduce solo Q1
 (triode, perché se fosse saturo ea $|I_{DS}| = 48 \text{ mA}$ con $V_{OUT} = R|I_{DS}| \gg V_{DD}$)

Quindi

$$I_U = -\frac{K_P}{2} (RI_U - V_{DD}) (-V_{DD} - RI_U - 2V_{TP}) \quad \text{e risolvendo}$$

$$x = 3(3x - 5)(-3 - 3x) \quad 27x^2 - 17x - 45 = 0$$

$$x = \frac{17 \pm \sqrt{17^2 + 180 \cdot 27}}{54} \quad \text{soluz. negativa non ecc.}$$

54

$$I_U = 1,6436 \text{ mA}$$