

Cognome

Nome

Matricola

Il testo deve essere consegnato insieme allo svolgimento

ESERCIZIO N°1

8 punti

Scrivere un sottoprogramma per il microcontrollore XMEGA256A3BU che calcola la somma con segno dei valori (su 8 bit in complemento a 2) contenuti in memoria tra gli indirizzi 0x2000 e 0x203F (estremi compresi). Il risultato, espresso in C2 su 16 bit in modo da non avere overflow, va lasciato nella coppia di registri R25:R24.

ESERCIZIO N°2

7 punti

Disegnare lo schema logico in forma normale ottima (secondo il numero di letterali) scegliendo la migliore tra SP e PS, di una rete combinatoria a 5 ingressi (le cifre binarie di un numero) in grado di evidenziare i numeri primi (ponendo 1 in uscita). [Definizione di numero primo: "A prime number is a natural number greater than 1 that cannot be formed by multiplying two smaller natural numbers"]

ESERCIZIO N°3

7 punti

Realizzare una macchina sequenziale sincrona secondo il modello di Moore con 2 ingressi (un numero binario su 2 bit) e 1 uscita che viene posta a 1 (dopo il clock) quando in ingresso si sono presentati un totale di 4 valori pari a 3 (anche intervallati da altri valori). Dopo il riconoscimento la macchina riparte dalle condizioni iniziali.

IN 0233223321200120333433332332113310000

OUT (dopo t_{co}) 00000001000000000000100010000000100000

ESERCIZIO N°4

5 punti

Mostrare come assemblare chip di SRAM da 512 M x 4 per ottenere una memoria da 4 G x 32. Indicare le dimensioni dei bus.

ESERCIZIO N°5

6 punti

Determinare il valore della corrente di uscita di un invertitore CMOS nei due stati ($V_{IN} = 0$ e $V_{IN} = V_{DD}$) caricato con un resistore $R_L = 1 \text{ k}\Omega$ collegato tra l'uscita e un generatore di tensione pari a $V_{DD}/2$. Si ha $V_{DD} = 5 \text{ V}$, $V_{Tn} = 1 \text{ V}$, $k_n = 2 \text{ mA/V}^2$, $V_{Tp} = -1,2 \text{ V}$, $k_p = -2,4 \text{ mA/V}^2$.

①

Subroutine

```
sommme : PUSH XL
          PUSH XH
          PUSH R2
          PUSH R16
          PUSH R17
          LDI R16, 0x40 // count store
          LDI XL, low(0x2000)
          LDI XH, high(0x2000)
          CLR R2
          CLR R24 // zerare accumulatore
          CLR R25

loop:   LD R17, X+
        SBRC R17, 7 // guarda il segno
        DEC R25 // si sistema i negativi
        ADD R24, R17
        ADC R25, R2
        DEC R16
        BRNE loop

        POP R17
        POP R16
        POP R2
        POP XH
        POP XL
        RET
```

2) Mappe della funzione.

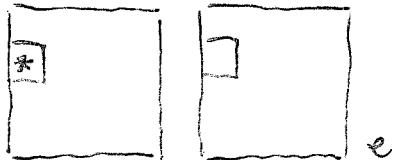
x_3	x_2	x_1	00	01	11	10
	00	00	0	8	24	16
	01	00	0	0	0	0
	11	12	0	10	26	18
	10	11	0	0	0	0
			6	14	30	22
			0	0	0	0
			4	12	28	20
			0	0	0	0

x_3	x_2	x_1	00	01	11	10
	00	00	1	9	25	17
	01	00	0	0	0	1
	11	13	1	11	27	19
	10	17	1	0	1	1
			5	15	31	23
			13	29	21	
			1	1	1	0

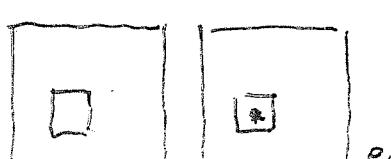
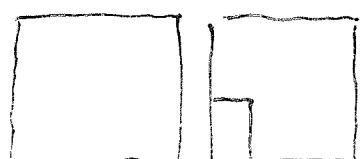
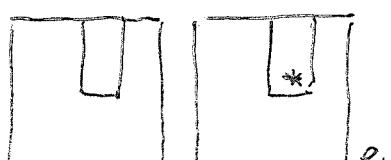
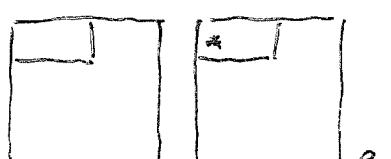
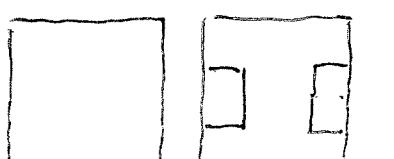
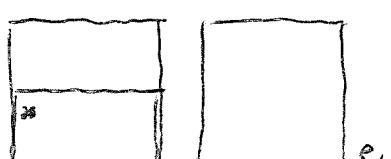
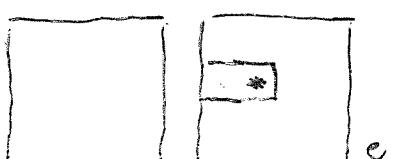
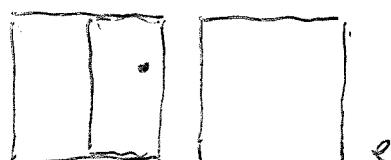
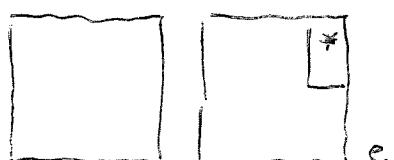
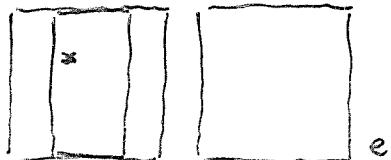
$x_0 = 0$
(pari)

$x_0 = 1$
(dispari)

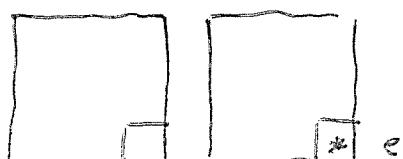
SP



PS



5 implicanti 01, 10₂
23 letteristi



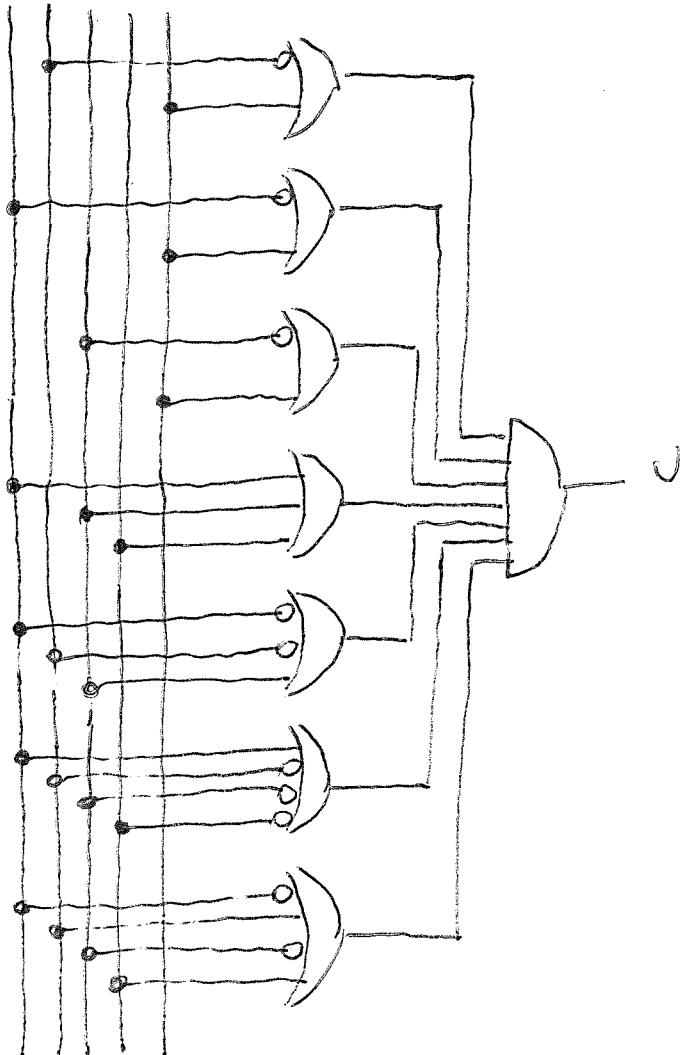
3 implicanti 0₃, 2 0₂, 2 0₁
 $6 + 6 + 8 = 20$ letteristi

Couvre le circuit PS

$$U = (\bar{x}_3 + x_0)(\bar{x}_4 + x_0)(\bar{x}_2 + x_0)(x_4 + x_2 + x_1)(\bar{x}_4 + \bar{x}_3 + x_2) \cdot \\ \cdot (x_4 + \bar{x}_3 + \bar{x}_2 + \bar{x}_1)(\bar{x}_4 + x_3 + \bar{x}_2 + x_1)$$

Schems esqis

$x_4 \ x_3 \ x_2 \ x_1 \ x_0$

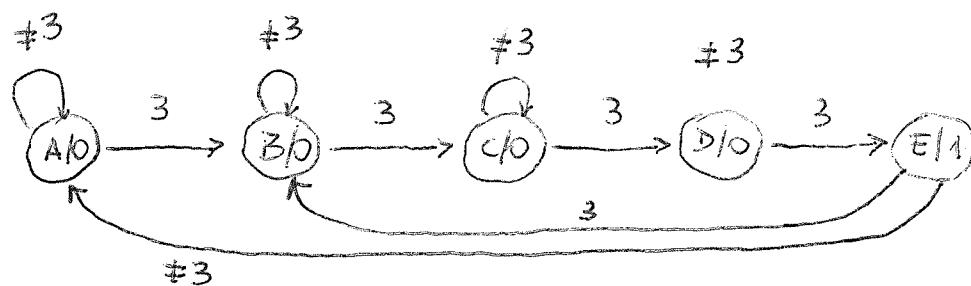


(3)

La dinamica di Moore.

Le decisioni viene prese sulla base del valore $s_0 = IN_1 \cdot IN_2$

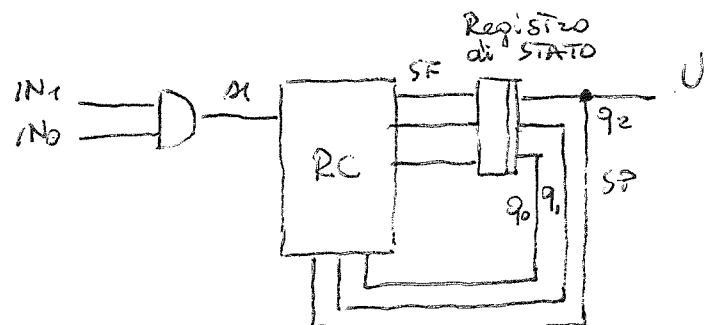
(uguale o diverso
da 3)



	Codif	Uscita
A	000	0
B	001	0
C	010	0
D	011	0
E	100	1

$q_2 q_1 q_0$

Architettura



Sintesi della rete per lo stato futuro

		00	01	11	10
q_2 \bar{q}_1		00	01	11	10
q_2	00	000	001	011	010
01	001	010	100	011	
11	001	(010)	(100)	(011)	
10	000	(001)	(011)	(010)	

(gli stati non definiti
NON creano problemi)

0	0	0	0
0	0	1	0
0	-	0	0
0	-	0	0

$$d_2 = \alpha q_1 q_0$$

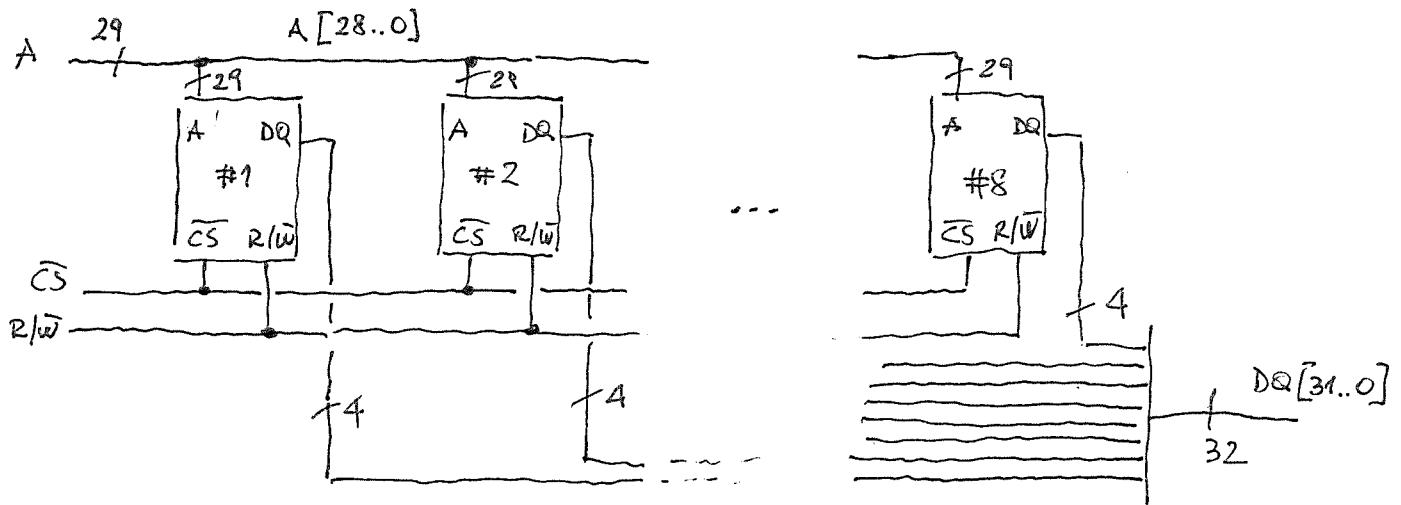
0	0	1	1
0	1	0	1
0	-	-	-
0	-	-	-

$$d_1 = \bar{\alpha} q_1 + q_1 \bar{q}_0 + \alpha \bar{q}_1 q_0$$

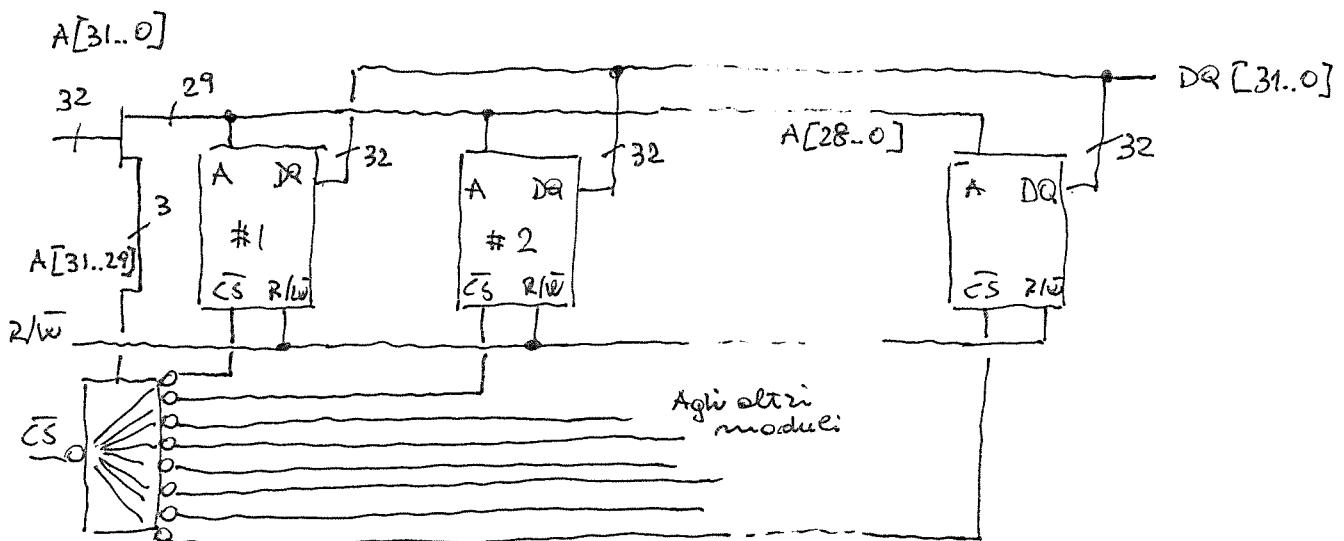
0	1	1	0
1	0	0	1
0	-	-	-
0	-	-	-

$$d_0 = \alpha q_0 + \bar{\alpha} \bar{q}_0$$

(4) Aumento dimensione parola
servono 8 chip $512M \times 4 \rightarrow 512M \times 32$

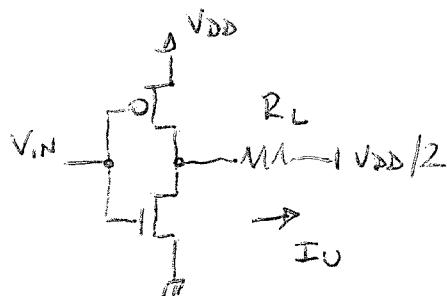


Aumento n° parole
servono 8 moduli $512M \times 32 \rightarrow 4G \times 32$ (64 chip interno)



(5)

inverter CMOS



$$V_O = R_L I_O + \frac{V_{DD}}{2}$$

caso $V_{IN} = 0$ { mNOS > punto
pNOS b.p.: saturazione (più facile)}

$$I_O = -\frac{k_p}{2} (-V_{DD} - V_{TP})^2 = 17,33 \text{ mA} \rightarrow \text{NON ACCETT.}$$

quindi:

$$I_{O+} = -\frac{k_p}{2} (R_L I_O + V_{DD}/2)(-V_{DD} - R_L I_O - \frac{V_{TP}}{2} - 2V_{TP}) \text{ si. cor.(mA)}$$

$$\alpha = 1,2 (n-2,5) (-5,1 - \alpha)$$

$$1,2 \alpha^2 + 4,12 \alpha - 15,3 = 0 \quad \alpha = 2,245 \text{ (neg non acc.)}$$

$$I_O = 2,245 \text{ mA} \quad V_O = 4,745 \text{ V (triodo OK)}$$

Caso $V_{IN} = V_{DD}$ { pNOS > punto
mNOS b.p.: saturazione

$$I_O = -\frac{k_m}{2} (V_{DD} - V_{TM})^2 = -16 \text{ mA} \rightarrow \text{NON ACCETT.}$$

quindi

$$I_{O-} = -\frac{k_m}{2} (R_L I_O + V_{DD}/2)(V_{DD} + \frac{V_{DD}}{2} - R_L I_O - 2V_{TM})$$

$$\alpha = -(n+2,5) (5,5 - \alpha)$$

$$n\alpha^2 - 4n - 13,75 = 0 \quad \alpha = -2,213 \text{ (pos. non acc.)}$$

$$I_O = -2,213 \text{ mA} \quad V_O = 0,2869 \text{ V (triodo OK)}$$