

|                      |      |                              |
|----------------------|------|------------------------------|
| <b>SCHEDA D20_01</b> |      | <b>Data: 13 Gennaio 2020</b> |
| Cognome              | Nome | Matricola                    |

### ESERCIZIO N°1

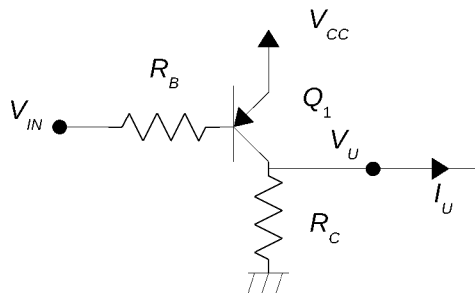
8 punti

Scrivere un sottoprogramma per il microcontrollore XMEGA256A3BU che cancelli le celle di indirizzo pari e ponga tutti 1 nelle celle di indirizzo dispari, in un numero di locazioni consecutive pari al contenuto di R0, poste nella memoria a partire dall'indirizzo contenuto nel puntatore Y. Se R0 è nullo, la subroutine esce senza modificare alcun valore.

### ESERCIZIO N°2

6 punti

Determinare la caratteristica  $V_U - V_{IN}$  nella porta seguente. Per il transistor *npn* si ha  $h_{FE} = 120$ ;  $V_{EB(on)} = 0,7 \text{ V}$ ;  $V_{EC(sat)} = 0,1 \text{ V}$ . Inoltre  $V_{CC} = 8 \text{ V}$ ;  $R_B = 12 \text{ k}\Omega$ ;  $R_C = 1,2 \text{ k}\Omega$ .



### ESERCIZIO N°3

6 punti

Realizzare con T-FF un contatore up/down modulo 12.

### ESERCIZIO N°4

6 punti

Sintetizzare e disegnare lo schema logico di una rete sequenziale sincronizzata con un ingresso e una uscita, secondo il modello di Mealy sincronizzato, in grado di riconoscere la sequenza (non interallacciata) 0110. Ogni volta che la sequenza viene riconosciuta, e solo allora, la rete pone in uscita (per un solo ciclo di clock) il valore vero. Si hanno a disposizione D-FF che all'accensione assumono in uscita il valore 0.

### ESERCIZIO N°5

7 punti

Sintetizzare a minimo numero di letterali in forma SP una funzione combinatoria di 5 ingressi, le cifre binare  $X_2, X_1, X_0, Y_1$  e  $Y_0$  di due numeri  $x$  e  $y$ , in grado di evidenziare ponendo 1 in uscita tutti (e soli) i casi in cui  $x$  è multiplo di  $y$ . Indicare gli implicanti essenziali, motivando l'indicazione.

(1)

```
comc:  PUSH YL
        PUSH YH
        PUSH R0
        PUSH R16
```

```
TST R0
BRREQ fine
```

```
loop:
```

```
CLR R16
```

```
SBRC YL, 0 // salta se indirizzo pari
```

```
COM R16
```

```
ST Y+, R16 // scrive 0 tutti 0 o tutti 1
```

```
DEC R0
```

```
BRNE loop
```

```
fine:
```

```
POP R16
```

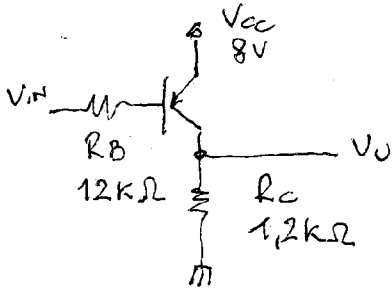
```
POP R0
```

```
POP YH
```

```
POP YL
```

```
RET
```

2

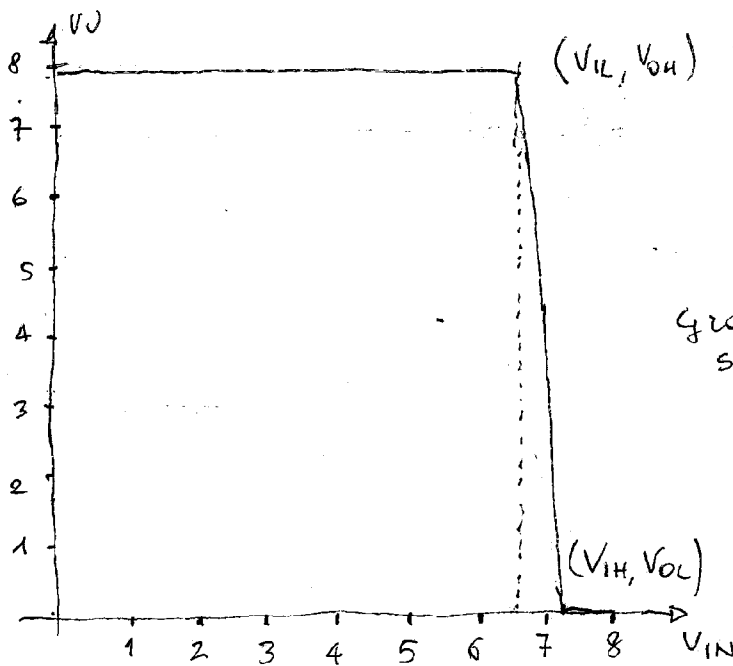


$$V_{IH} = V_{CC} - V_{EBon} = 7,3V$$

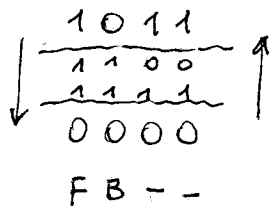
$$V_{OL} = \phi \text{ (pmp interdotta)}$$

$$V_{OH} = V_{CC} - V_{ECsat} = 7,9V \text{ (saturato)}$$

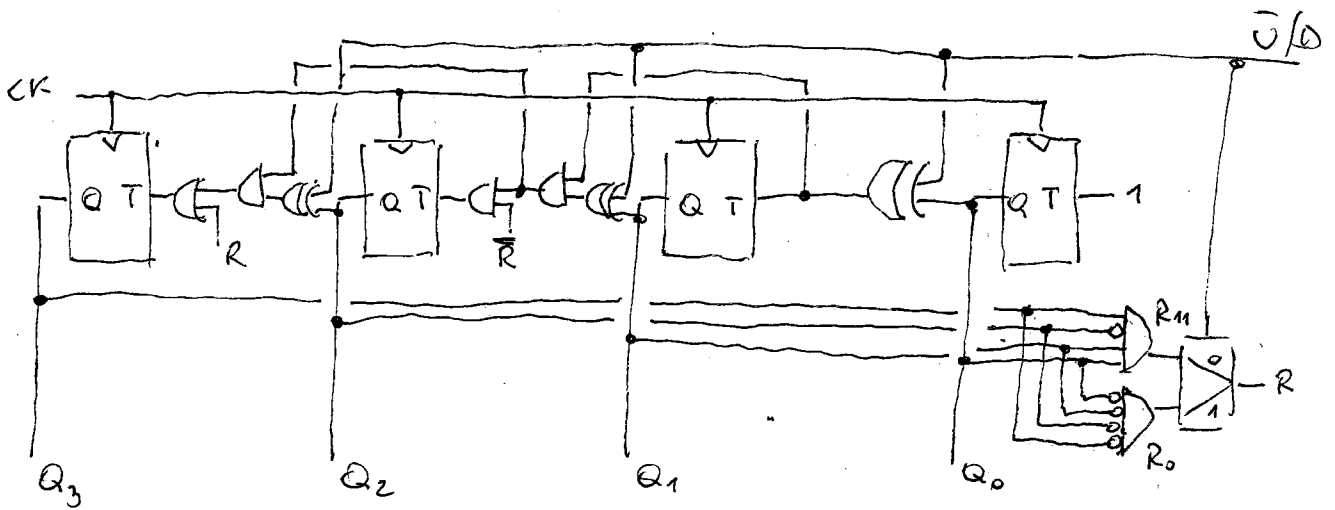
$$V_{IL} = V_{CC} - V_{EBsat} - R_B \frac{V_{CC} - V_{ECsat}}{h_{FE} R_C} = 6,5417V$$



③ Counter JP/DOWN mod 12

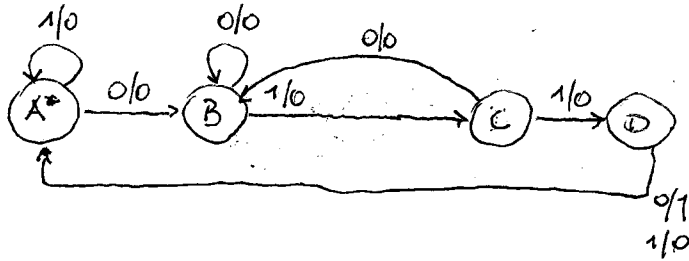


Scheme



4

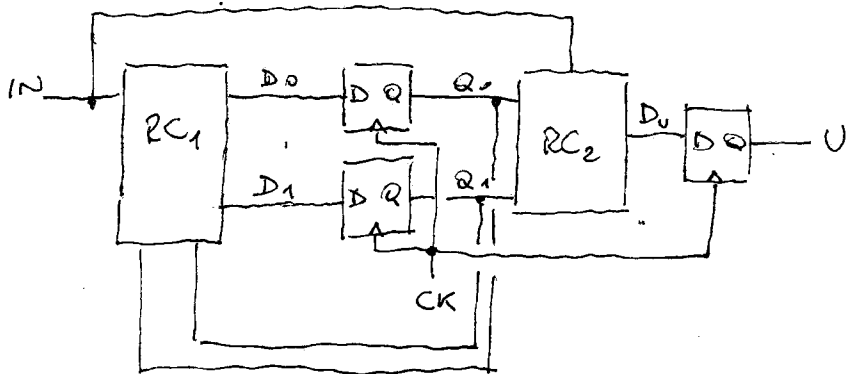
Graph secondo Mealy



Codifica

|   | $Q_1 Q_0$ |                     |
|---|-----------|---------------------|
| A | 00        | (Stato di power on) |
| B | 01        |                     |
| C | 11        |                     |
| D | 10        |                     |

Architettura



Sintesi

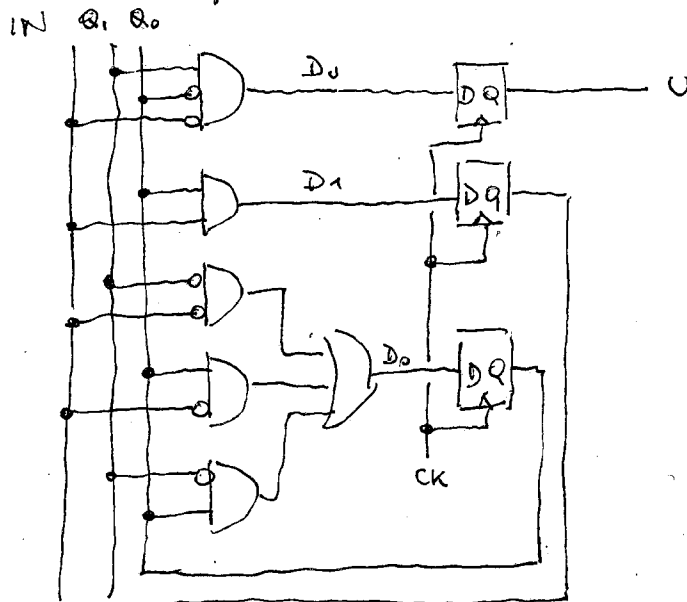
| $IN$ | $Q_1, Q_0$ |      |      |      |
|------|------------|------|------|------|
|      | 00         | 01   | 11   | 10   |
| 0    | 01/0       | 01/0 | 01/0 | 00/1 |
| 1    | 00/0       | 11/0 | 10/0 | 00/0 |

$$D_0 = Q_1 \bar{Q}_0 \bar{IN}$$

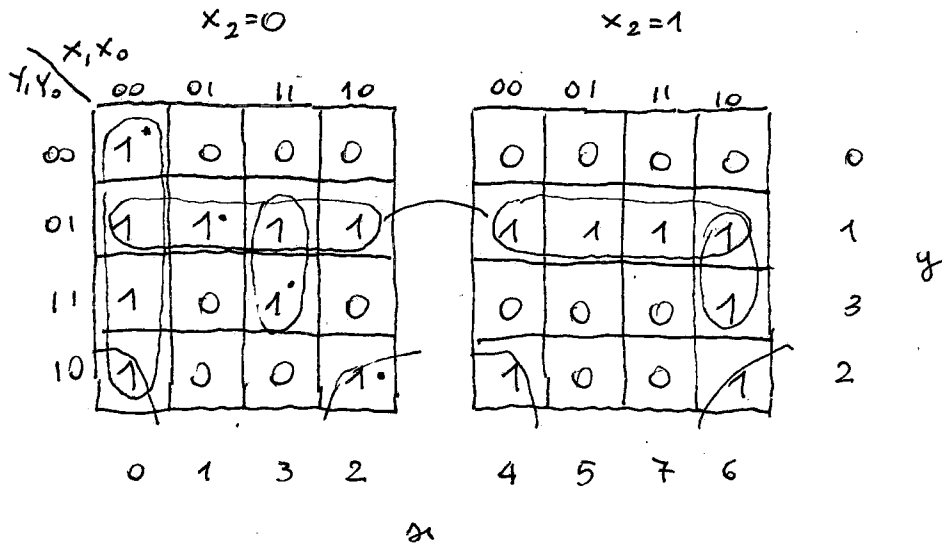
$$D_1 = Q_0 IN$$

$$D_0 = \bar{Q}_1 \bar{IN} + Q_0 \bar{IN} + \bar{Q}_1 Q_0$$

Schemo logico



5



4 implicanti sono essenziali (una principale a coprire il mintermine col puntino)

Sintesi:

$$U = \bar{x}_2 \bar{x}_1 \bar{x}_0 + \bar{y}_1 y_0 + \bar{x}_2 x_1 x_0 y_0 + \bar{x}_0 y_1 \bar{y}_0 + x_2 x_1 \bar{x}_0 y_0$$

ess.            ess.            ess            ess            non ess