

**ESERCIZIO N°1**

8 punti

Scrivere un sottoprogramma per il microcontrollore XMEGA256A3BU che valuti il quoziente intero del valore a 16 bit contenuto in Y diviso 32, faccia poi modulo 256, e lasci il risultato in R18.

**ESERCIZIO N°2**

6 punti

Sintetizzare in forma PS ottima (minimo numero di letterali), indicando in modo esplicito e motivato quali sono gli implicati essenziali (non è richiesto il disegno dello schema logico, ma solo l'espressione della forma ottima) la funzione di 5 variabili (le cifre di un numero binario da 0 a 31) che individua i multipli non primi di tutte le cifre contenute nella matricola  $M$ , a parte ovviamente 1, se presente. I numeri primi hanno valore don't care.

**ESERCIZIO N°3**

6 punti

Progettare una rete sequenziale sincrona secondo il modello di Moore con un ingresso e una uscita in grado di generare una forma d'onda di periodo  $P$  (in cicli di clock) con un numero  $K$  di valori a 1 se l'ingresso è 0 e  $L$  se l'ingresso è 1. La disposizione dei valori nel periodo prevede prima tutti gli 1 e poi tutti gli 0.

$$P = 5 + |M|_3$$

$$K = 1 + |5 + M|_{P-1}$$

$$L = |K|_{P-1} + 1$$

**ESERCIZIO N°4**

6 punti

Determinare il valore finale del registro R16 (valore iniziale pari a  $[M + 157]$  modulo 256) e di (Z), cioè la cella all'indirizzo in Z, (con valore iniziale pari a 0xBC) dopo aver eseguito di seguito le seguenti istruzioni; determinare la relazione generale tra valore iniziale di (Z) e valore finale.

LAC Z,R16

LAT Z, R16

XCH Z, R16

LAS Z,R16

**ESERCIZIO N°5**

7 punti

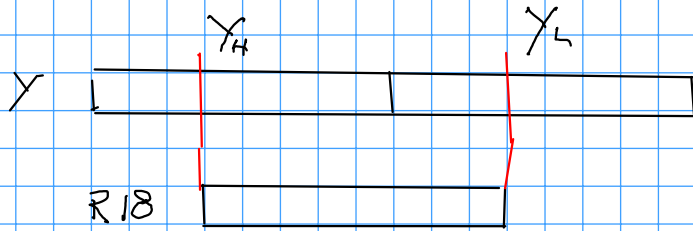
Determinare i valori della tensione di uscita e della corrente erogata dalla  $V_{DD}$  in un invertitore CMOS quando la tensione di ingresso è pari a  $V_1$  e  $V_2$ . Si usino 5 cifre significative.

$$V_{DD} = 5 \text{ V}; k_n = -k_p = 4 \text{ mA/V}^2, V_{Tn} = -V_{Tp} = 1 \text{ V}.$$

$$V_1 = (1 + 700000/M)$$

$$V_2 = (4 - 700000/M)$$

1



Dividere per 32 e  
prendere la parte bassa

oppure moltiplicare per 8 e  
prendere la parte alta.

div32:

```
push YL
mov R18,YH //evito di sporcare YH
lsl YL //invece che dividere per 32, moltiplico per 8
rol R18
lsl YL
rol R18
lsl YL
rol R18
pop YL
ret
```

2

Prendo una matricola a caso: 567890

Numeri primi: don't care (2,3,5,7,11,13,17,19,23,29,31)

Multipli non primi delle cifre: 1 (0,6,8,9,10,12,14,15,16,18,20,21,24,25,27,28,30)

X3,X2 \ X1,X0		x4=0				x4=1			
		00	01	11	10	00	01	11	10
00	1	0*	1	1	1	1	1	1	
01	0	-	-	1	-	1	-	1	
11	-	-	1	-	-	-	-	1	
10	-	1	1	1	1	0*	1	0*	

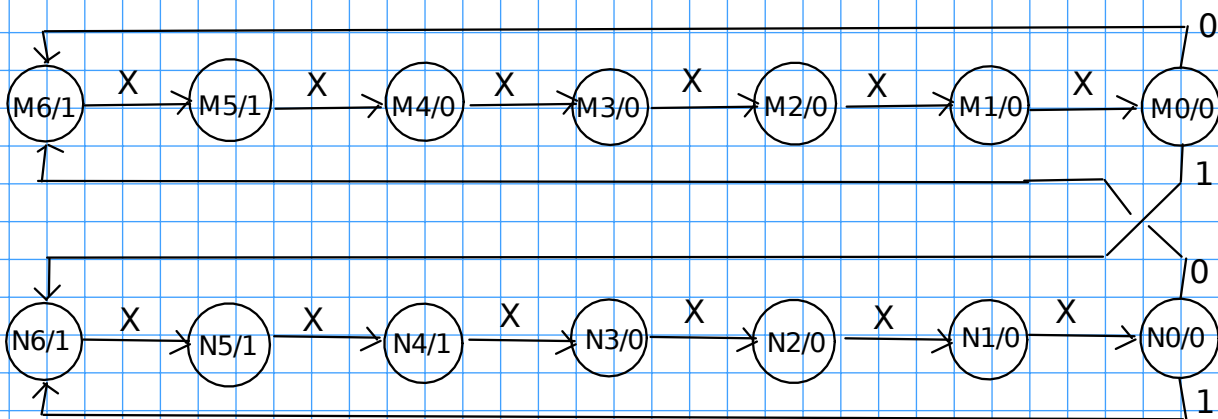
\* maxtermine che rende l'implicato essenziale

$$Y = (X_4 + X_3 + \overline{X_2} + X_1)(X_3 + X_2 + \overline{X_0})(X_4 + X_3 + X_2 + X_1)(\overline{X_4} + \overline{X_3} + \overline{X_2} + \overline{X_1} + X_0)$$

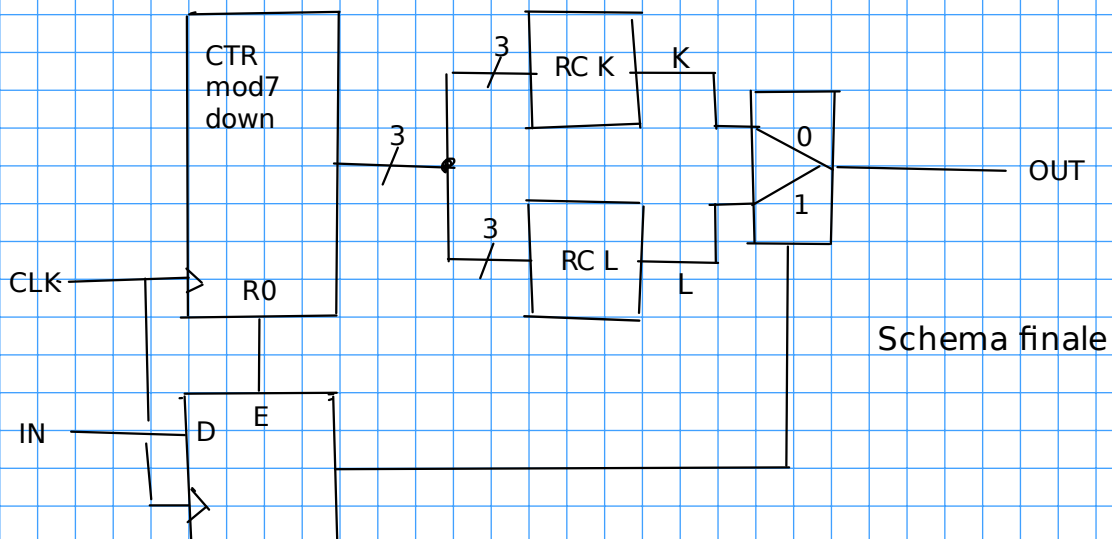
3

Prendo la solita matricola: 567890  
 Ottengo  $P=7$ ,  $K=2$  e  $L=3$   
 Nel periodo gli 1 precedono gli 0.

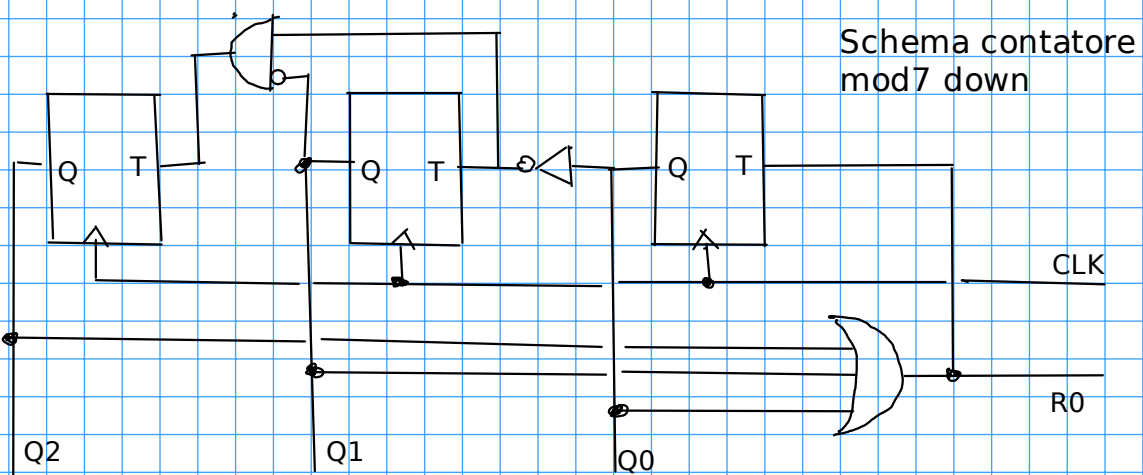
Fine periodo



Grafo costruito pensando a una realizzazione con contatore (down) modulo 7 e rete con selezione dell'uscita basata sul valore di IN a fine periodo.



Schema finale



Schema contatore mod7 down

Q2 \ Q1,Q0	00	01	11	10
0	0	0	0	0
1	0	1	-	1

$$K = Q2(Q1 + Q0)$$

Q2 \ Q1,Q0	00	01	11	10
0	0	0	0	0
1	1	1	-	1

$$L = Q2$$

Sintesi reti combinatorie  
 RC\_K e RC\_L

Se eseguiamo le operazioni proposte, troviamo per il valore iniziale di R16 il valore 239 (0xEF). Possiamo eseguire le operazioni scrivendo i valori in binario, in modo che sia semplice trovare il risultato.

```
// iniziale      R16=0b1110 1111 (Z)=0b1011 1100
lac R16,(Z)//   R16=0b1011 1100 (Z)=0b0001 0000
lat R16,(Z)//   R16=0b0001 0000 (Z)=0b1010 1100
xch R16,(Z)//   R16=0b1010 1100 (Z)=0b0001 0000
las R16,(Z)//   R16=0b0001 0000 (Z)=0b1011 1100
```

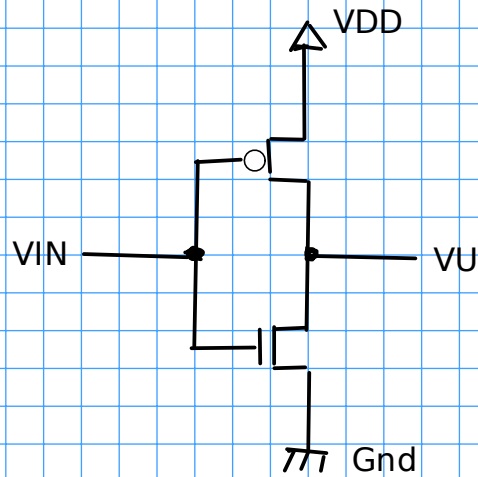
Per avere la relazione generale tra valore iniziale degli operandi e quello finale, usiamo le variabili  $x$  e  $y$  e analizziamo i valori risultanti. Usiamo l'apostrofo per l'operazione di complemento e # per la XOR.

```
// iniziale      R16=x          (Z)=y
lac R16,(Z)//   R16=y          (Z)=x'y
lat R16,(Z)//   R16=x'y       (Z)=x'y#y
xch R16,(Z)//   R16=x'y#y     (Z)=x'y
las R16,(Z)//   R16=x'y       (Z)=x'y+(x'y#y)
```

Analizziamo l'espressione finale di (Z)  
 $(Z) = x'y + [x'yy' + (x+y')y] = x'y + 0 + xy = y$

Quindi, in generale, il valore finale di (Z) sarà sempre uguale a quello iniziale

## Invertitore CMOS



Vista la (anti)simmetria dei parametri  $K_n, V_{Tn}$  e  $K_p, V_{Tp}$ , si può affermare a priori che la transizione SAT/SAT si ha per  $V_{IN} = V_{DD}/2$ .

Per  $V_{IN}$  inferiori (e maggiori della soglia) si ha nMOS saturo e pMOS triodo; il viceversa per tensioni superiori.

Le due tensioni proposte sono tali che  $V_{IN1} = V_{DD} - V_{IN2}$ ; quindi le due situazioni sono del tutto analoghe, con nMOS e pMOS che si scambiano di ruolo.

La  $I_{DD}$  è uguale nei due casi ed è determinata dal MOS saturo.

Consideriamo il caso in cui nMOS saturo

$$I_{DD} = K_n/2 * (V_{IN} - V_{Tn})^2$$

Per esempio, per  $V_{IN1} = 2$  V sia ha  $I_{DD} = 2$  mA

Per trovare la tensione di uscita corrispondente  $V_U$  possiamo imporre la condizione sulle correnti al nodo di uscita.

$$I_{DD} = -K_p/2 * (V_U - V_{DD}) * (2V_{IN} - V_{DD} - V_U - 2V_{Tp})$$

Con il valore preso in precedenza si ha

$$2 = 2(x-5)(1-x) \quad x^2 - 6x + 6 = 0 \quad x = 3 + \sqrt{3} = 4,7321$$

La soluzione inferiore non è accettabile perché incompatibile con pMOS triodo.

Quindi  $V_{U1} = 4,7321$  V e di conseguenza  $V_{U2} = V_{DD} - V_{U1} = 0,26795$

(i risultati sono espressi con 5 cifre significative; affinché i valori mostrati siano ragionevoli, le elaborazioni devono essere fatte con accuratezza superiore)