

**ESERCIZIO N°1**

8 punti

Realizzare una subroutine per un microcontrollore della famiglia XMEGA AVR che esegue l'operazione di modulo 9 sul valore binario rappresentato su 2 byte, contenuto in memoria a partire dall'indirizzo in Y, lasciando il risultato in R20. Stimare il tempo massimo di esecuzione della subroutine.

**ESERCIZIO N°2**

6 punti

Realizzare con sintesi ottima PS la seguente funzione logica.

$$U = \bar{A}\bar{C}\bar{D} + C\bar{D}E + \bar{A}\bar{B}C\bar{E} + A\bar{C}DE$$

Indicare tutti gli **implicati essenziali** nella forma trovata.

**ESERCIZIO N°3**

7 punti

Realizzare il grafo di una macchina sequenziale sincrona secondo il modello di Moore con 2 ingressi ( $A$  e  $B$ ) e una uscita  $Q$  in grado di riconoscere 3 variazioni successive di  $A$  ponendo e mantenendo a 1 l'uscita  $Q$ . Dopo che l'uscita è stata posta a 1, per tornare a 0 devono presentarsi 3 valori consecutivi uguali su  $B$ . Codificare gli stati e disegnare l'architettura della macchina.

**ESERCIZIO N°4**

5 punti

Disegnare lo schema logiche di un  $D$ -latch con abilitazione e reset prioritario, usando solo NOR (e NOT).

**ESERCIZIO N°5**

7 punti

La misura di corrente effettuata in laboratorio su un invertitore CMOS a vuoto, alimentato con  $V_{DD} = 5\text{ V}$ , in funzione della tensione di ingresso, ha dato il classico grafico a cuspid, con valori nulli per  $V_{IN} < 1,2\text{ V}$  e  $V_{IN} > 3,7\text{ V}$ . La massima corrente,  $I_{DD} = 4\text{ mA}$ , è stata ottenuta per  $V_{IN} = 2,4\text{ V}$ .

Determinare i parametri  $V_{Tn}$  e  $k_n$ ,  $V_{Tp}$  e  $k_p$  dei due MOSFET.

```
/*
Subroutine per modulo 9 a 16 bit; stima del tempo 85T
*/
mod_9:
push R16 //T
ld R16,Y //T carica la parte bassa
rcall mod_9b //23T
mov R20,R16 //T
ldd R16,Y+1 //2T carica la parte alta (peso 256)
rcall mod_9b //23T
lsl R16 //T mod(256,9)=4
lsl R16 //T
add R16,R20 //T nessun rischio di carry, max 40
rcall mod_9b //23T
mov R20,R16 //T
pop R16 //2T
ret //5T

mod_9b: //modulo 9 di R16; (20+3)T
subi R16,144 //9*16
brcc m1
subi R16,-144 //ripristina
m1:
subi R16,72
brcc m2
subi R16,-72 //ripristina
m2:
subi R16,36
brcc m3
subi R16,-36 //ripristina
m3:
subi R16,18
brcc m4
subi R16,-18 //ripristina
m4:
subi R16,9
brcc m5
subi R16,-9 //ripristina
m5:
ret
```

Funzione da ottimizzare PS

$$U = \bar{A} \bar{C} \bar{D} + C \bar{D} E + \bar{A} \bar{B} C \bar{E} + A \bar{C} D E$$

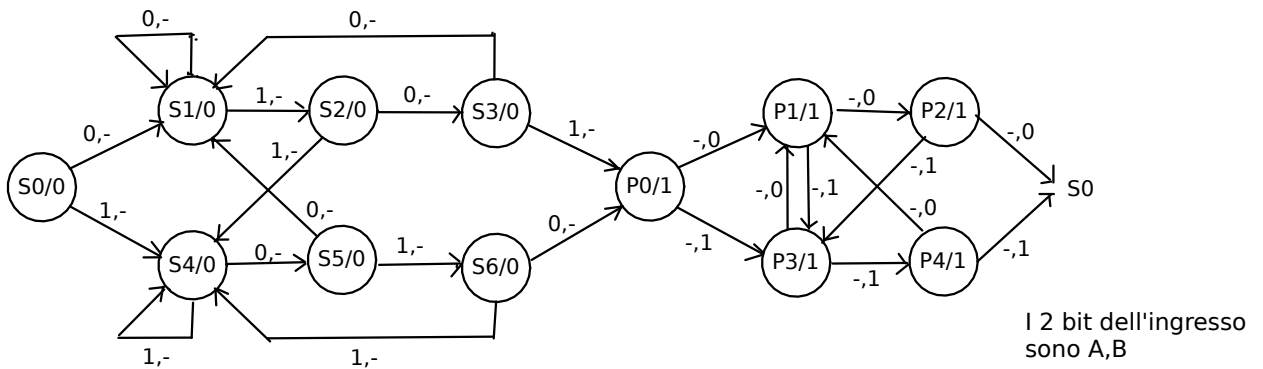
A,B C,D		E=0				E=1			
		00	01	11	10	00	01	11	10
00	1	1	0	0	1	1	0*	0	
01	0	0	0	0	0	0	1	1	
11	1	0	0	0	0	0	0	0	
10	1	0*	0	0*	1	1	1	1	

Forma PS

$$U = (E + \bar{A})(\bar{A} + C + D)(A + C + \bar{D})(E + \bar{B} + \bar{C})(\bar{E} + \bar{C} + \bar{D})$$

Moore con 2 ingressi (A e B) e una uscita Q riconosce 3 variazioni successive di A (Q messo a 1). Dopo che l'uscita è stata posta a 1, per tornare a 0 devono presentarsi 3 valori consecutivi uguali su B.

## Grafo di flusso

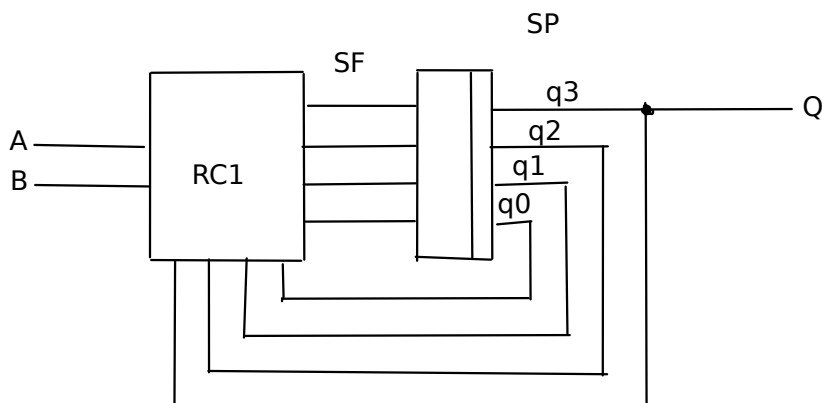


## Codifica degli stati (e rete per Q)

	q3	q2	q1	q0	Q
S0	0	0	0	0	0
S1	0	0	0	1	0
S2	0	0	1	0	0
S3	0	0	1	1	0
S4	0	1	0	1	0
S5	0	1	1	0	0
S6	0	1	1	1	0
P0	1	0	0	0	1
P1	1	0	0	1	1
P2	1	0	1	0	1
P3	1	1	0	1	1
P4	1	1	1	0	1

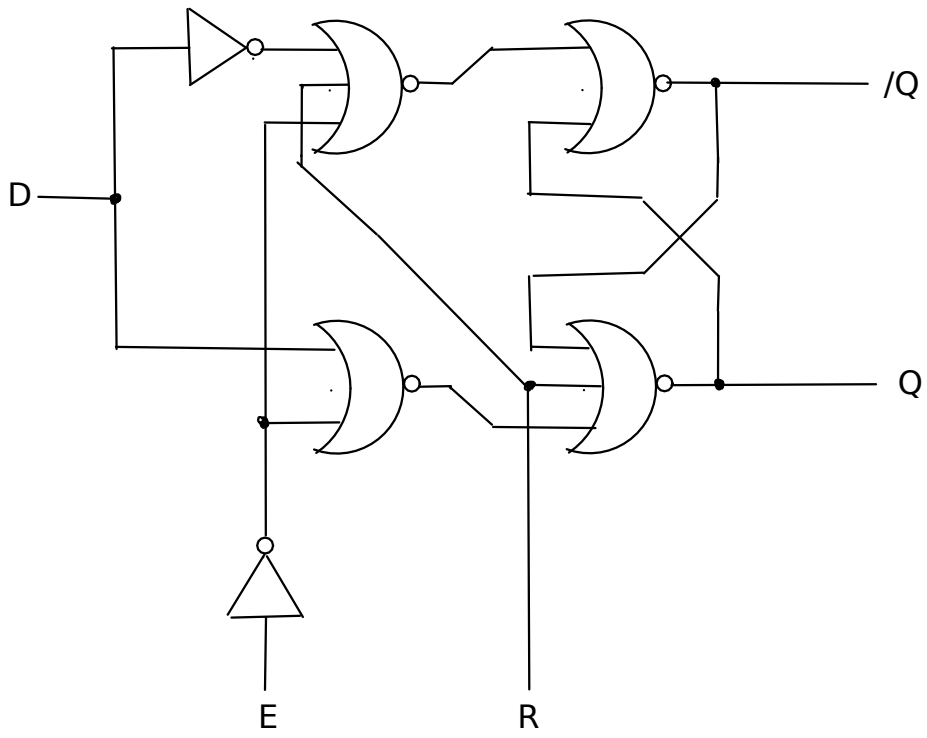
Con questa codifica  
Q=q3

## Architettura

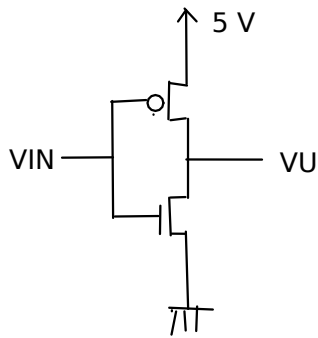


4

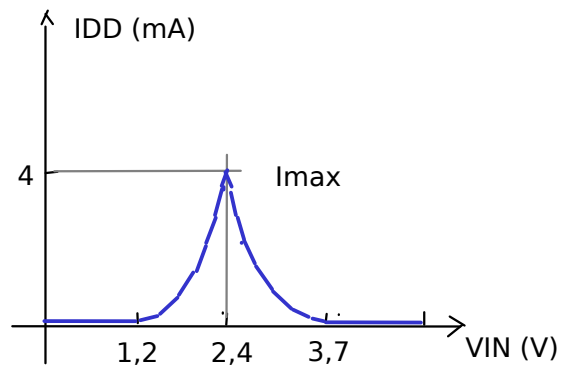
D-latch con E e R prioritario (a NOR)



Schema



Corrente misurata



La condizione di corrente nulla identifica  $V_{Tn}=1,2V$  e  $V_{Tp}=(3,7-5)=-1,3V$   
 Per questi valori infatti si interdicono rispettivamente l'nMOS e il pMOS.

Il valore di  $I_{max}$  si ottiene quando entrambi i MOSFET sono saturi e le rispettive correnti  $I_{DSn}=-I_{DSp}$

Imponendo questa relazione per  $V_{IN}=2,4V$  si ha

$$k_n(V_{IN}-V_{Tn})^2 = -k_p(V_{IN}-V_{DD}-V_{Tp})^2 = 2 \cdot 4 \text{ mA}$$

da cui

$$k_n = 8/1,44 = 5,56 \text{ mA/V}^2$$

$$k_p = -8/1,69 = -4,73 \text{ mA/V}^2$$