

Il testo va riconsegnato

### ESERCIZIO N°1

8 punti

Realizzare un sottoprogramma per il microcontrollore AVR XMEGA256A3BU che inserisce il valore contenuto in R16 in un vettore di 32 byte, al posto del valore il cui indice è il contenuto di R0 (modulo 32). Il vettore ha 32 elementi in sequenza, e la prima componente (di indice 0) è puntata da Y.

### ESERCIZIO N°2

6 punti

Realizzare in forma PS ottima una rete combinatoria a 5 ingressi ( $X_4, X_3, X_2, X_1$  e  $X_0$ ) e una uscita che indica con 0 i casi (e solo quelli) in cui  $X$  soddisfa almeno uno dei seguenti requisiti: è un multiplo di 4, di 6, di 9, di 13, un quadrato o un cubo perfetto.

Indicare tutti gli **implicati essenziali** della funzione, evidenziando un maxtermine che giustifica l'indicazione di essenziale.

### ESERCIZIO N°3

6 punti

Realizzare la rete combinatoria dell'esercizio precedente facendo uso di mux 2:1, cercando di ridurre il numero, evitando l'uso di blocchi non necessari (duplicati, mux con ingressi identici, ecc.).

### ESERCIZIO N°4

6 punti

Disegnare il grafo (secondo Moore) di una rete sequenziale sincrona che, quando abilitata, pone in uscita una sequenza Gray a 3 bit. Se la rete non è abilitata conserva lo stato.

### ESERCIZIO N°5

7 punti

Determinare il fan-out di un invertitore RTL realizzato con transistor  $npn$ , caricato con altri invertitori uguali. Si assuma  $NMH = NML$ .

Si ha  $V_{DD} = 8\text{ V}$ ,  $R_B = 22\text{ k}\Omega$ ;  $R_C = 2\text{ k}\Omega$  e  $h_{FE} = 150$ .

```
/* Realizzare un sottoprogramma per il microcontrollore AVR XMEGA256A3BU
   che inserisce il valore contenuto in R16 in un vettore di 32 byte,
   al posto del valore il cui indice è il contenuto di R0 (modulo 32).
   Il vettore ha 32 elementi in sequenza,
   e la prima componente (di indice 0) è puntata da Y.
```

```
*/
```

```
insert:
```

```
    push R17
    push YL
    push YH
    mov R17,R0
    andi R17,0x1F      //esegue modulo 32, eliminando i bit di peso 32, 64 e 128
    add YL,R17        //posiziona Z sul valore da modificare
    ldi R17,0         //annulla R17 senza toccare il flag C
    adc YH,R17        //inserisce eventuale riporto della prima somma
    st Y,R16          //inserisce il valore
    pop YH
    pop YL
    pop R17
    ret
```

Realizzare in forma PS ottima una rete combinatoria a 5 ingressi ( $X_4, X_3, X_2, X_1$  e  $X_0$ ) e una uscita che indica con 0 i casi (e solo quelli) in cui  $X$  soddisfa almeno uno dei seguenti requisiti: è un multiplo di 4, di 6, di 9, di 13, un quadrato o un cubo perfetto.

Indicare tutti gli implicati essenziali della funzione, evidenziando un maxtermine che giustifica l'indicazione di essenziale.

		$X_3, X_2$							
		00	01	11	10	00	01	11	10
$X_1, X_0$	00	0 <sub>0</sub>	0 <sub>4</sub>	0 <sub>12</sub>	0 <sub>8</sub>	0 <sub>16</sub>	0* <sub>20</sub>	0 <sub>28</sub>	0 <sub>24</sub>
	01	*0 <sub>1</sub>	1 <sub>5</sub>	0* <sub>13</sub>	0 <sub>9</sub>	1 <sub>17</sub>	1 <sub>21</sub>	1 <sub>29</sub>	0 <sub>25</sub>
	11	1 <sub>3</sub>	1 <sub>7</sub>	1 <sub>15</sub>	1 <sub>11</sub>	1 <sub>19</sub>	1 <sub>23</sub>	1 <sub>31</sub>	*0 <sub>27</sub>
	10	1 <sub>2</sub>	0* <sub>6</sub>	1 <sub>14</sub>	1 <sub>10</sub>	0* <sub>18</sub>	1 <sub>22</sub>	0* <sub>30</sub>	0 <sub>26</sub>
		$X_4=0$				$X_4=1$			

$$U = (X_4 + X_2 + X_1)(X_4 + \overline{X_3} + X_1)(X_4 + X_3 + \overline{X_2} + X_0) \\ (X_1 + X_0)(\overline{X_4} + \overline{X_3} + X_2)(\overline{X_4} + X_2 + X_0)(\overline{X_4} + \overline{X_3} + X_0)$$

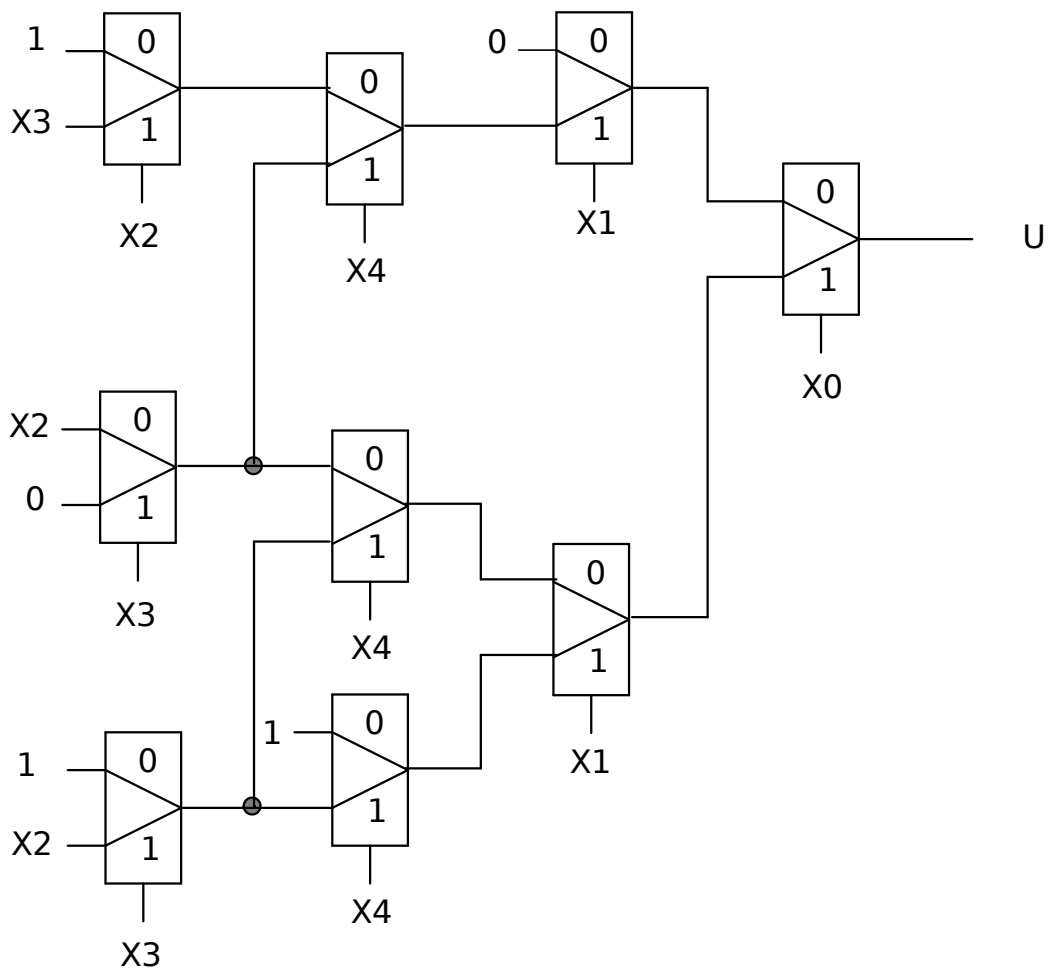
L'asterisco (\*) evidenzia il maxtermine che rende essenziale l'implicato che lo contiene.  
Tutti gli implicati considerati sono essenziali, quindi la sintesi ottima è univoca.

3

Realizzare la rete combinatoria dell'esercizio precedente facendo uso di mux 2:1 cercando di ridurre il numero, evitando l'uso di blocchi non necessari (duplicati, mux con ingressi identici, ecc.).

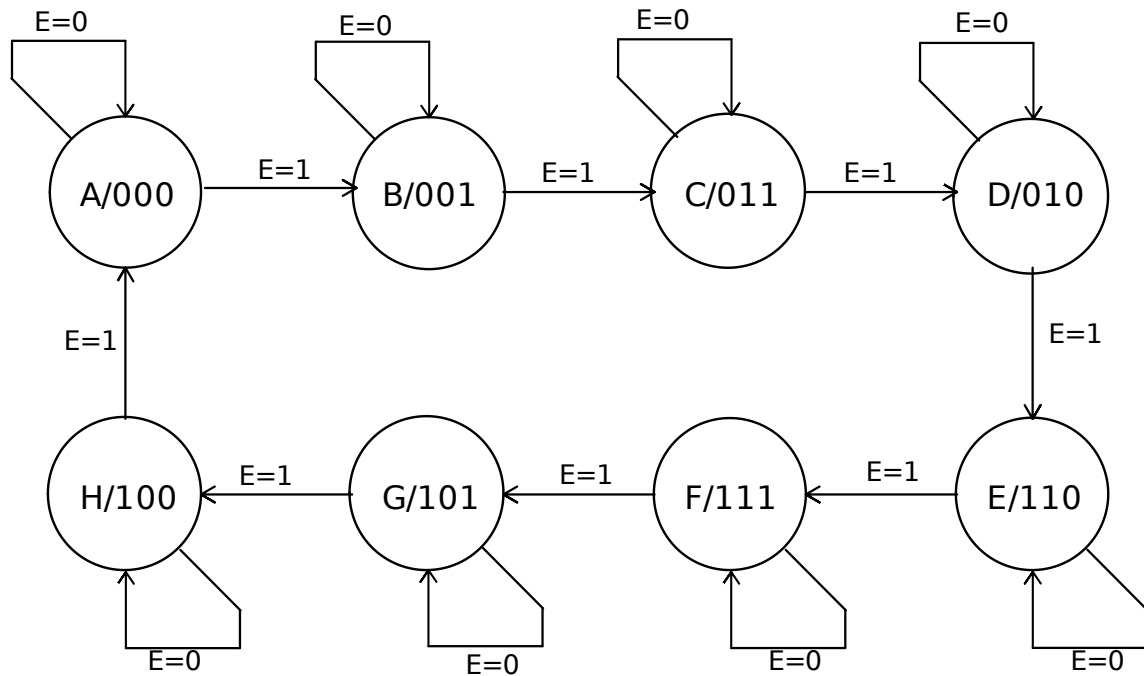
X3,X2		X4=0				X4=1			
		00	01	11	10	00	01	11	10
X1,X0	00	0 <sub>0</sub>	0 <sub>4</sub>	0 <sub>12</sub>	0 <sub>8</sub>	0 <sub>16</sub>	0 <sub>20</sub>	0 <sub>28</sub>	0 <sub>24</sub>
	01	0 <sub>1</sub>	1 <sub>5</sub>	0 <sub>13</sub>	0 <sub>9</sub>	1 <sub>17</sub>	1 <sub>21</sub>	1 <sub>29</sub>	0 <sub>25</sub>
	11	1 <sub>3</sub>	1 <sub>7</sub>	1 <sub>15</sub>	1 <sub>11</sub>	1 <sub>19</sub>	1 <sub>23</sub>	1 <sub>31</sub>	0 <sub>27</sub>
	10	1 <sub>2</sub>	0 <sub>6</sub>	1 <sub>14</sub>	1 <sub>10</sub>	0 <sub>18</sub>	1 <sub>22</sub>	0 <sub>30</sub>	0 <sub>26</sub>

Una possibile soluzione è:



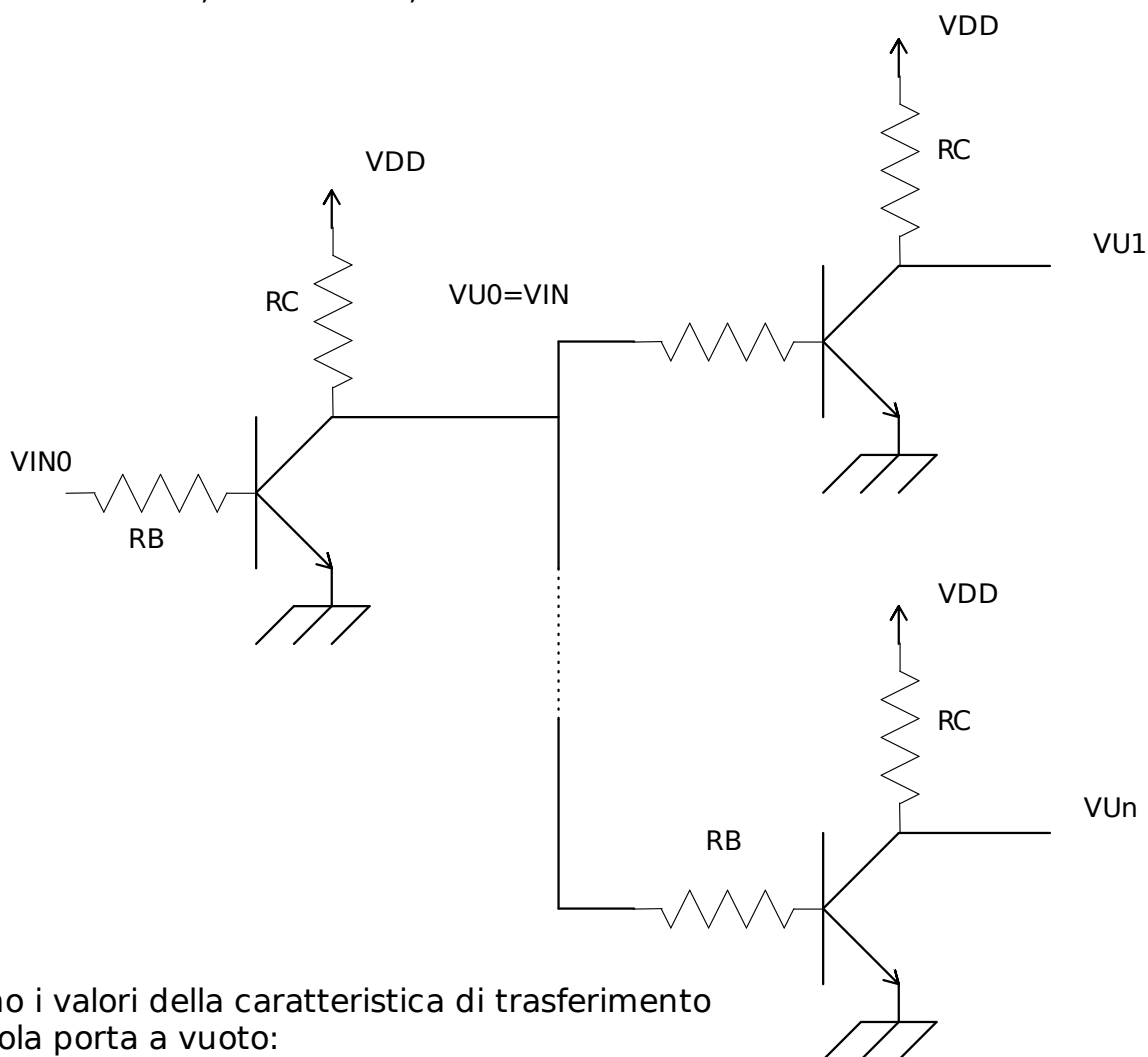
4

Disegnare il grafo (secondo Moore) di una rete sequenziale sincrona che, quando abilitata, pone in uscita una sequenza Gray a 3 bit. Se la rete non è abilitata conserva lo stato.



5

Determinare il fan-out di un invertitore RTL realizzato con transistor n-p-n, caricato con altri invertitori uguali. Si assuma  $NMH = NML$ . Si ha  $V_{DD} = 8\text{ V}$ ,  $R_B = 22\text{ k}\Omega$ ;  $R_C = 2\text{ k}\Omega$  e  $h_{FE} = 150$ .



Ricordiamo i valori della caratteristica di trasferimento della singola porta a vuoto:

$$V_{IL} = V_{BEon}$$

$$V_{OH} = V_{DD}$$

$$V_{OL} = V_{CEsat}$$

$$V_{IH} = V_{BEsat} + R_B \frac{V_{DD} - V_{CEsat}}{R_C h_{FE}} = 1,3793\text{ V}$$

$$NML = V_{BEon} - V_{CEsat} = 0,6\text{ V}$$

Di questi valori, per la porta pilotante, solo la tensione di uscita alta dipende dal fan-out. Il margine sul livello basso invece è costante. Scriviamo la tensione di uscita in funzione del fan-out e la imponiamo maggiore di quanto serve a saturare le porte a valle, con il margine chiesto.

$$V_u = V_{DD} - R_C I_u(n) \geq V_{IH} + NMH = 1,9793\text{ V}$$

$$I_u(n) = \frac{V_{DD} - V_{BEsat}}{R_C + R_B/n}$$

Sostituendo

$$R_C + R_B/n \geq R_C \frac{V_{DD} - V_{BEsat}}{V_{DD} - V_{IH} - NMH}$$

$$n \leq \frac{R_B}{R_C} \frac{V_{DD} - V_{IH} - NMH}{V_{IH} + NMH - V_{BEsat}} = 56$$