

Il testo va riconsegnato

**ESERCIZIO N°1**

8 punti

Realizzare un sottoprogramma per il microcontrollore AVR XMEGA256A3BU che, in un vettore di 32 byte presente in memoria, sostituisce tutte le eventuali occorrenze del valore 0x33 con il valore 0xBB. Il sottoprogramma restituisce in R16 il numero di sostituzioni effettuate. Il vettore ha 32 elementi in sequenza, e la prima componente è puntata da Z.

**ESERCIZIO N°2**

6 punti

Realizzare in forma NAND-NAND ottima una rete combinatoria a 5 ingressi ( $Y_1, Y_0, X_2, X_1$  e  $X_0$ ), che sone le cifre binarie dei numeri  $Y$  e  $X$ , e una uscita  $U$ , che indica con 1 i casi (e solo quelli) in cui  $X$  è multiplo di  $Y + 1$ .

Indicare tutti gli **implicanti essenziali** della funzione, evidenziando un mintermine che giustifica l'indicazione di essenziale.

**ESERCIZIO N°3**

6 punti

Usando chip di memoria da 512k x 4 realizzare un modulo SRAM da 2M x 12.

**ESERCIZIO N°4**

6 punti

Progettare una macchina sequenziale sincrona (secondo Moore) in grado di riconoscere le 2 sequenze comunque interallacciate 1001 e 11011.

**ESERCIZIO N°5**

7 punti

Determinare la massima corrente assorbita dall'alimentatore in condizioni statiche da un invertitore CMOS a vuoto al variare della tensione  $V_{IN}$ .

Si ha  $V_{DD} = 8 \text{ V}$ ,  $k_n = 2 \text{ mA/V}^2$ ;  $k_p = -8 \text{ mA/V}^2$ ;  $V_{Tn} = 1 \text{ V}$ ;  $V_{Tp} = -2 \text{ V}$

```
/* Realizzare un sottoprogramma per il microcontrollore AVR XMEGA256A3BU che,
in un vettore di 32 byte presente in memoria,
sostituisce tutte le eventuali occorrenze del valore 0x33 con il valore 0xBB.
Il sottoprogramma restituisce in R16 il numero di sostituzioni effettuate.
Il vettore ha 32 elementi in sequenza, e la prima componente è puntata da Z.
*/
```

exchange:

```
push R17
push R18
clr R16 //inizializza risultato
ldi R17,32 //contatore per il ciclo
loop:
    ld R18,Z
    cpi R18,0x33
    brne oltre
        inc R16 //aggiorna il numero di sostituzioni
        ldi R18,0xBB
    oltre:
        st Z+,R18 //rimette il valore eventualmente modificato
        dec R17
brne loop
sbiw ZH:ZL,32 //ripristina Z
pop R18
pop R17
ret
```

Realizzare in forma NAND-NAND ottima una rete combinatoria a 5 ingressi ( $Y_1, Y_0, X_2, X_1$  e  $X_0$ ) che sono le cifre binarie dei numeri  $X$  e  $Y$ , e una uscita  $U$ , che indica con 1 i casi (e solo quelli) in cui  $X$  è multiplo di  $Y + 1$ . Indicare tutti gli implicanti essenziali della funzione, evidenziando un mintermine che giustifica l'indicazione di essenziale.

$Y_1, Y_0$		$X_2=0$				$X_2=1$					
		$X_1, X_0$	00	01	11	10	00	01	11	10	
1	00	1	1*	1	1	1	1	1	1		
2	01	1	0	0	1*	1	0	0	1		
4	11	1	0	0	0	1*	0	0	0		
3	10	1*	0	1*	0	0	0	0	1*		
			0	1	3	2		4	5	7	6

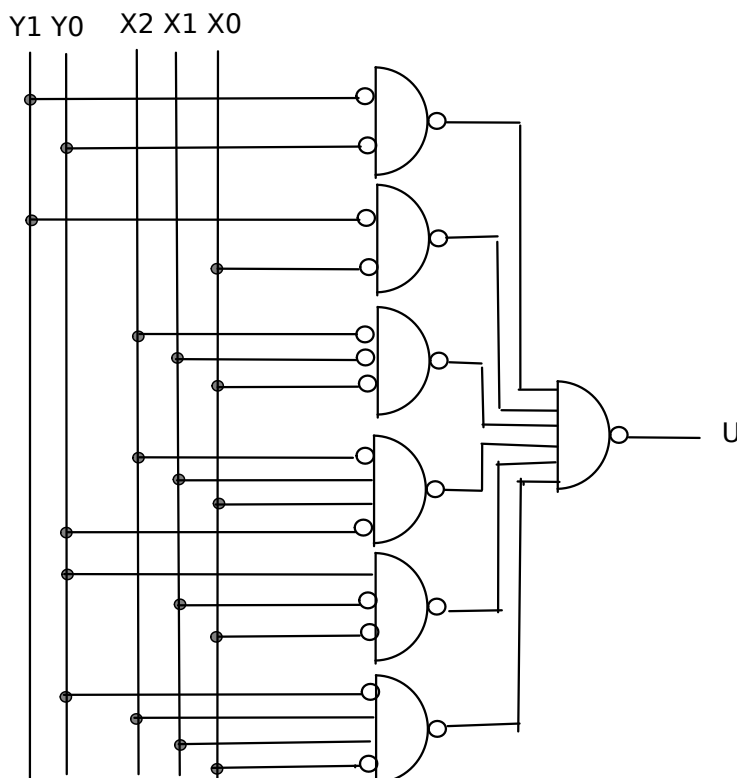
$X$

Forma SP (tutti essenziali)

$$U = \overline{Y_1} \overline{Y_0} + \overline{Y_1} \overline{X_0} + \overline{X_2} \overline{X_1} \overline{X_0} + \overline{X_2} X_1 X_0 \overline{Y_0} + Y_0 \overline{X_1} \overline{X_0} + \overline{Y_0} X_2 X_1 \overline{X_0}$$

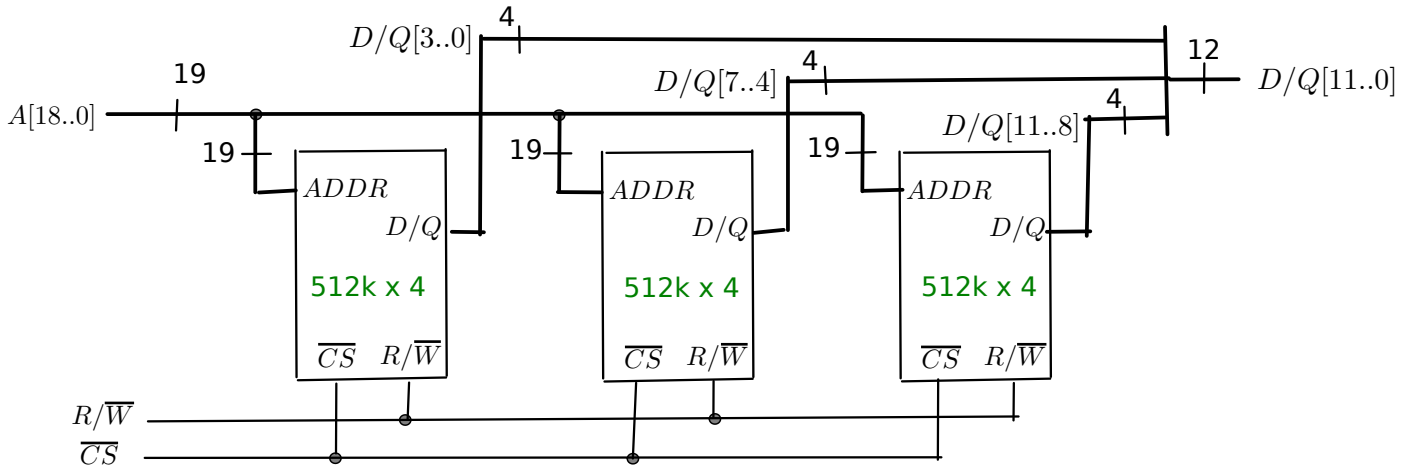
L'asterisco (\*) evidenzia il mintermine che rende essenziale l'implicante che lo contiene.

La forma NAND-NAND si ottiene applicando il teorema di De Morgan

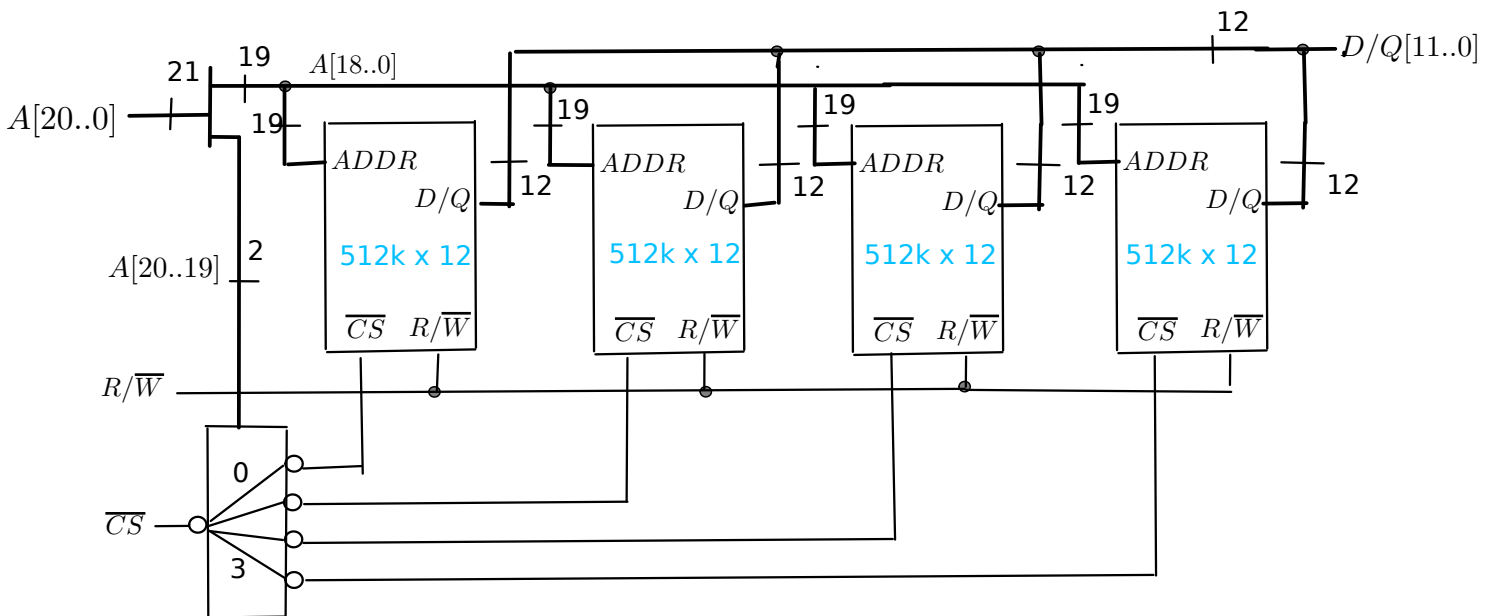


Usando chip di memoria da 512k x 4 realizzare un modulo SRAM da 2M x 12.

Modulo da 512k x 12



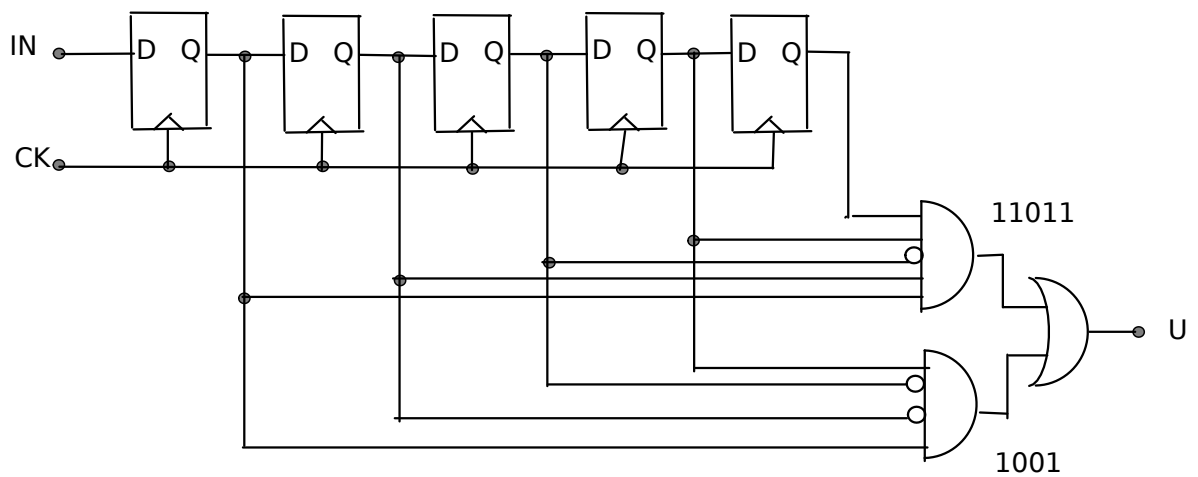
Modulo finale da 2M x 12



4

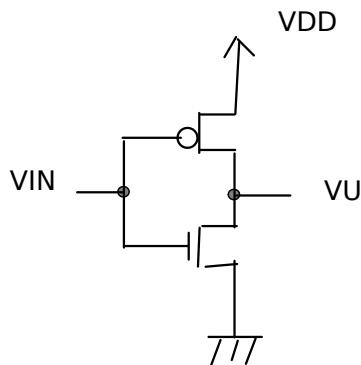
Progettare una macchina sequenziale sincrona (secondo Moore) in grado di riconoscere le 2 sequenze comunque interallacciate 1001 e 11011.

La soluzione tipica per questo genere di problemi è costituita da uno shift-register da 5 bit e una rete in grado di identificare la presenza delle due sequenze. Poiché entrambe le sequenze iniziano con 1, l'uso di D-FF con valore di accensione nullo garantisce l'assenza di falsi riconoscimenti nei primi 4 cicli di clock.



5

Determinare la massima corrente assorbita dall'alimentatore in condizioni statiche da un invertitore CMOS a vuoto al variare della tensione  $V_{IN}$ . Si ha  $V_{DD} = 8\text{ V}$ ,  $k_n = 2\text{ mA/V}^2$ ;  $k_p = -8\text{ mA/V}^2$ ;  $V_{Tn} = 1\text{ V}$ ;  $V_{Tp} = -2\text{ V}$



Invertitore CMOS  
(a vuoto, cioè senza carico)

La massima corrente assorbita dall'alimentazione si ha per il valore di  $V_{IN}$  che rende saturi entrambi i MOSFET.

Infatti per valori inferiori a questo valore si ha il pMOS in zona triodo e un aumento della  $V_{IN}$  fa aumentare la corrente dell'nMOS saturo.

Viceversa per valori superiori è l'nMOS in zona triodo e una riduzione della  $V_{IN}$  provoca un aumento della corrente del pMOS saturo.

Condizione sulle correnti

$$I_{DSn} = -I_{DSp}$$

$$\frac{k_n}{2}(V_{IN} - V_{Tn})^2 = -\frac{k_p}{2}(V_{IN} - V_{DD} - V_{Tp})^2$$

$$V_{IN} - V_{Tn} = \pm \sqrt{-\frac{k_p}{k_n}(V_{IN} - V_{DD} - V_{Tp})}$$

Sostituendo i valori noti

$$V_{IN} - 1 = \pm 2(V_{IN} - 6)$$

$$V_{IN} = 11 \geq V_{DD} \text{ non accettabile}$$

$$V_{IN} = \frac{13}{3} = 4,333\text{ V}$$

Con il valore di  $V_{IN}$  trovato si ha:

$$I_{DD} = 11,11\text{ mA}$$