

Il testo va riconsegnato

### ESERCIZIO N°1

8 punti

Realizzare un sottoprogramma assembly per il microcontrollore AVR XMEGA256A3BU che valuta l'opposto di un numero intero a 4 byte in complemento a 2 contenuto in memoria all'indirizzo puntato da Z (a partire dal byte meno significativo) e memorizza il risultato nella stessa posizione.

### ESERCIZIO N°2

6 punti

Determinare, motivando la risposta, se la seguente uguaglianza tra espressioni booleane è un'identità.

$$\bar{A}B + \bar{A}\bar{D} + A\bar{B}\bar{C}\bar{D} + ABC = (B + \bar{D})(\bar{A} + C)(\bar{A} + B)$$

### ESERCIZIO N°3

6 punti

Sintetizzare un flip flop JK (sensibile al fronte in salita del clock  $Ck_1$ ) usando porte logiche elementari e l'approccio master-slave. Si ha a disposizione un sistema di clock non sovrapposti  $Ck_1$  e  $Ck_2$  di cui deve essere mostrato l'andamento temporale.

### ESERCIZIO N°4

6 punti

Progettare una macchina di Moore con 2 ingressi  $A$  e  $B$  e una sola uscita  $C$  che viene posta e mantenuta a 1 nel caso in cui, a partire dalla situazione in cui entrambi gli ingressi sono nulli, si ha prima la transizione a 1 di  $A$  seguita nel clock successivo (con  $A$  sempre al valore 1) da quella di  $B$ . L'uscita viene riportata a 0 soltanto da una sequenza per cui, a partire dalla situazione in cui entrambi gli ingressi sono 0, si ha la transizione a 1 del solo  $A$  seguita nel clock successivo dal suo ritorno a 0 (con  $B$  che si mantiene 0).

### ESERCIZIO N°5

7 punti

Determinare i valori di  $R_B$  e  $R_C$  di una porta RTL base in modo che il fan-out sia 35 e che la potenza media (considerando i due casi statici possibili con ingresso alto e basso) dissipata dalla porta a vuoto sia 5 mW ( $V_{CC} = 5$  V;  $h_{FE} = 200$ ).

```
/* Realizzare un sottoprogramma assembly per il microcontrollore AVR
XMEGA256A3BU che valuta l'opposto di un numero intero a 4 byte
in complemento a 2 contenuto in memoria all'indirizzo puntato da Z
(a partire dal byte meno significativo)
e memorizza il risultato nella stessa posizione.
*/
```

chs4:

```
    push R16
    push R17      //variabile di appoggio
    ldi R16,4     //inizializza contatore
    clc          //inizializza flag C
loop:
    ld R17,Z
    brcs oltre
        neg R17 //inverso in C2 dei byte meno significativi
        rjmp endloop
    oltre:
    com R17      //inverso dei byte più significativi
endloop:
    st Z+,R17   //scrive il risultato
    dec R16
brne loop
sbiw ZH:ZL,4   //ripristina Z
pop R17
pop R16
ret
```

2

Determinare, motivando la risposta, se la seguente uguaglianza tra espressioni booleane è un'identità.

$$\bar{A} B + \bar{A} \bar{D} + A \bar{B} \bar{C} \bar{D} + ABC = (B + \bar{D})(\bar{A} + C)(\bar{A} + B)$$

Le due espressioni sono in forma normale. Per analizzare tutti e 16 i possibili casi, conviene riportare i valori dei due membri per ogni combinazione di ingresso in mappa. L'uguaglianza è un'identità se e solo se le due mappe sono identiche.

C,D \ A,B		1	2	3
		00	01	11
00	1	1	0	1
01	0	1	0	0
11	0	1	1	0
10	1	1	1	0

Diagram showing a 4x4 Karnaugh map for the left-hand side of the equation. The map is labeled with C,D on the vertical axis and A,B on the horizontal axis. The values are: (00,00)=1, (00,01)=1, (00,11)=0, (00,10)=1, (01,00)=0, (01,01)=1, (01,11)=0, (01,10)=0, (11,00)=0, (11,01)=1, (11,11)=1, (11,10)=0, (10,00)=1, (10,01)=1, (10,11)=1, (10,10)=0. Green boxes highlight the 1s in the first row, the 1s in the first column, and the 1s in the third column. Lines 1, 2, 3, and 4 point to these groups.

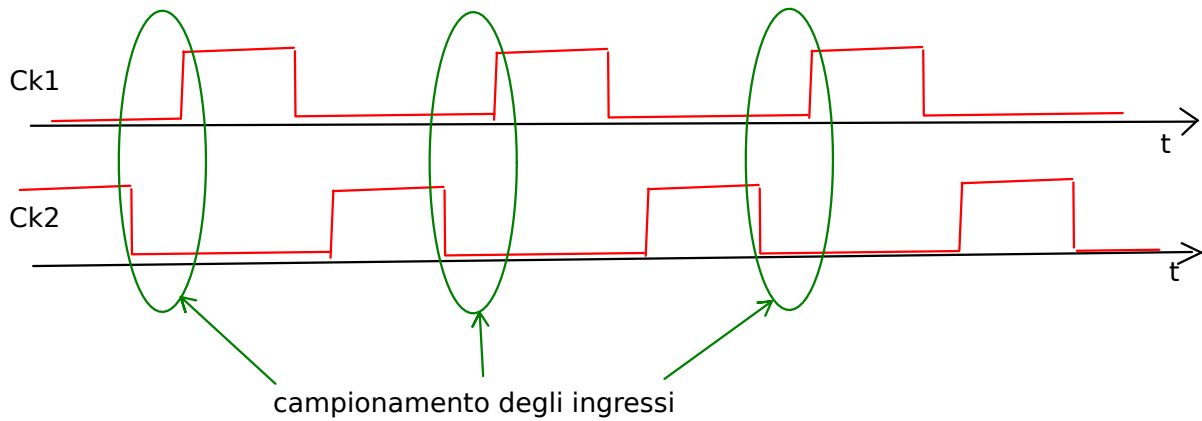
C,D \ A,B		00	01	11	10
		00	1	1	0
01	0	1	0	0	
11	0	1	1	0	
10	1	1	1	0	

Diagram showing a 4x4 Karnaugh map for the right-hand side of the equation. The map is labeled with C,D on the vertical axis and A,B on the horizontal axis. The values are: (00,00)=1, (00,01)=1, (00,11)=0, (00,10)=1, (01,00)=0, (01,01)=1, (01,11)=0, (01,10)=0, (11,00)=0, (11,01)=1, (11,11)=1, (11,10)=0, (10,00)=1, (10,01)=1, (10,11)=1, (10,10)=0. Green boxes highlight the 1s in the first row, the 1s in the first column, and the 1s in the third column. Lines 1, 2, and 3 point to these groups. The value at (00,10) is highlighted in red.

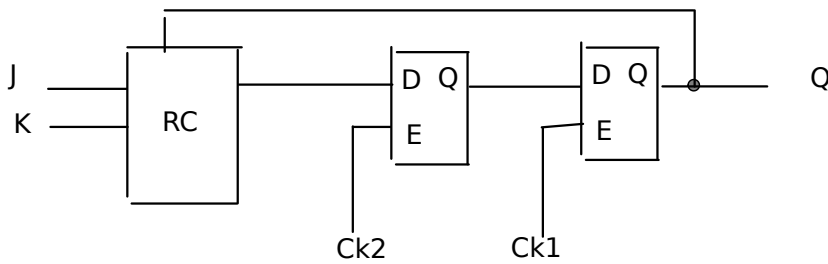
Le due mappe differiscono per un mintermine ( $A=1, B=0, C=0, D=0$ ) quindi l'uguaglianza NON è un'identità.

3

Sintetizzare un flip flop JK (sensibile al fronte in salita del clock Ck1) usando porte logiche elementari e l'approccio master-slave. Si ha a disposizione un sistema di clock non sovrapposti Ck1 e Ck2 di cui deve essere mostrato l'andamento temporale.

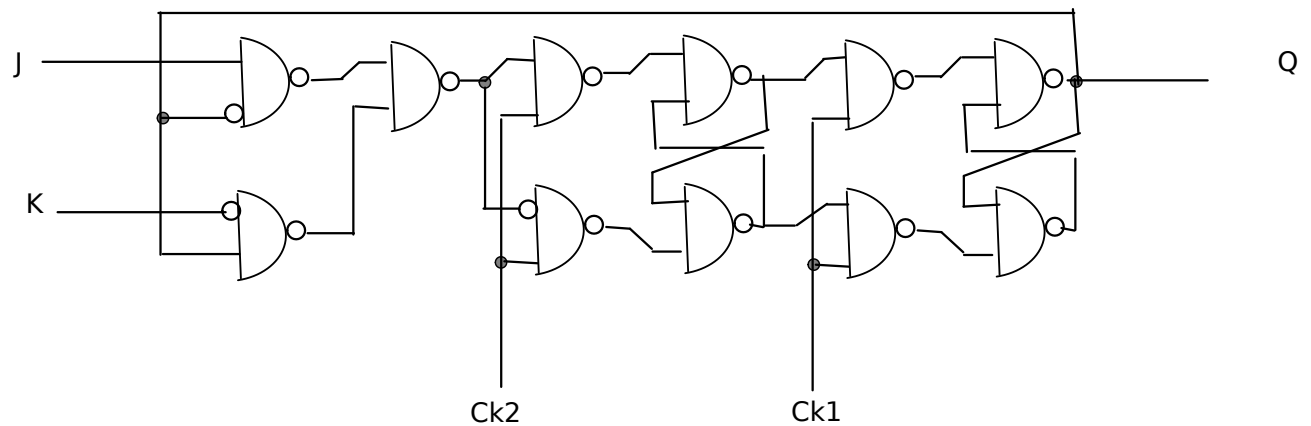


Schema di principio con approccio Master-slave (acquisisce nelle regioni indicate in verde)



Sintesi di RC  $D = J\bar{Q} + \bar{K}Q$

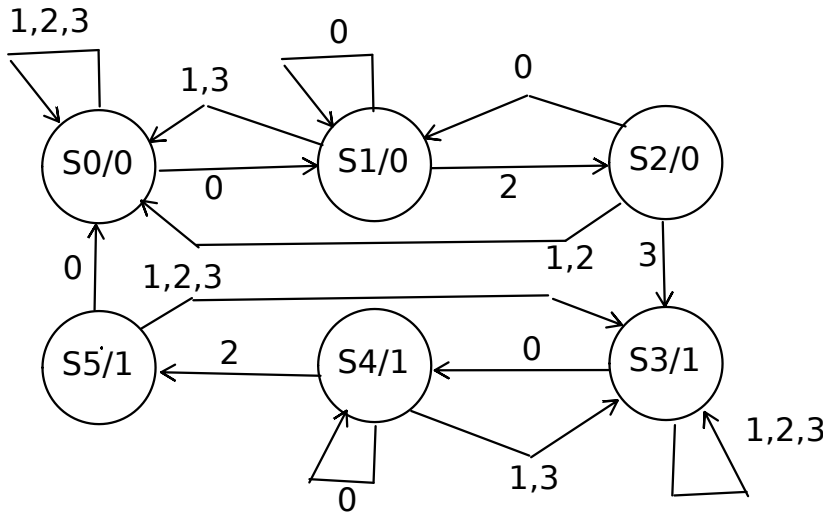
Schema a porte elementari



4

Progettare una macchina di Moore con 2 ingressi A e B (si assuma  $X=2A+B$ ) e una sola uscita C che viene posta e mantenuta a 1 nel caso in cui si ha la sequenza (per X) 0, 2, 3 e viene riportata a 0 dalla sequenza 0, 2, 0.

Grafo delle transizioni descrittivo della macchina



Codifica degli stati (U=Q2)

St.	Q2	Q1	Q0
S0	0	0	0
S1	0	0	1
S2	0	1	1
S3	1	1	1
S4	1	0	1
S5	1	0	0

X (A,B)	Q1,Q0				Q1,Q0			
	00	01	11	10	00	01	11	10
0 (00)	001	001	001	---	000	101	101	---
1 (01)	000	000	000	---	111	111	111	---
3 (11)	000	000	111	---	111	111	111	---
2 (10)	000	011	000	---	111	100	111	---
	S0	S1	S2	--	S5	S4	S3	--
	Q2=0				Q2=1			

Mappa delle transizioni

Sintesi delle singole variabili dello stato futuro D2, D1 e D0

	00	01	11	10		00	01	11	10
00	0	0	0	-	0	1	1	-	-
01	0	0	0	-	1	1	1	-	-
11	0	0	1	-	1	1	1	-	-
10	0	0	0	-	1	1	1	-	-

Cerco di massimizzare implicanti condivisi

$$D_2 = Q_1AB + Q_2B + Q_2A + Q_2Q_0\bar{A}$$

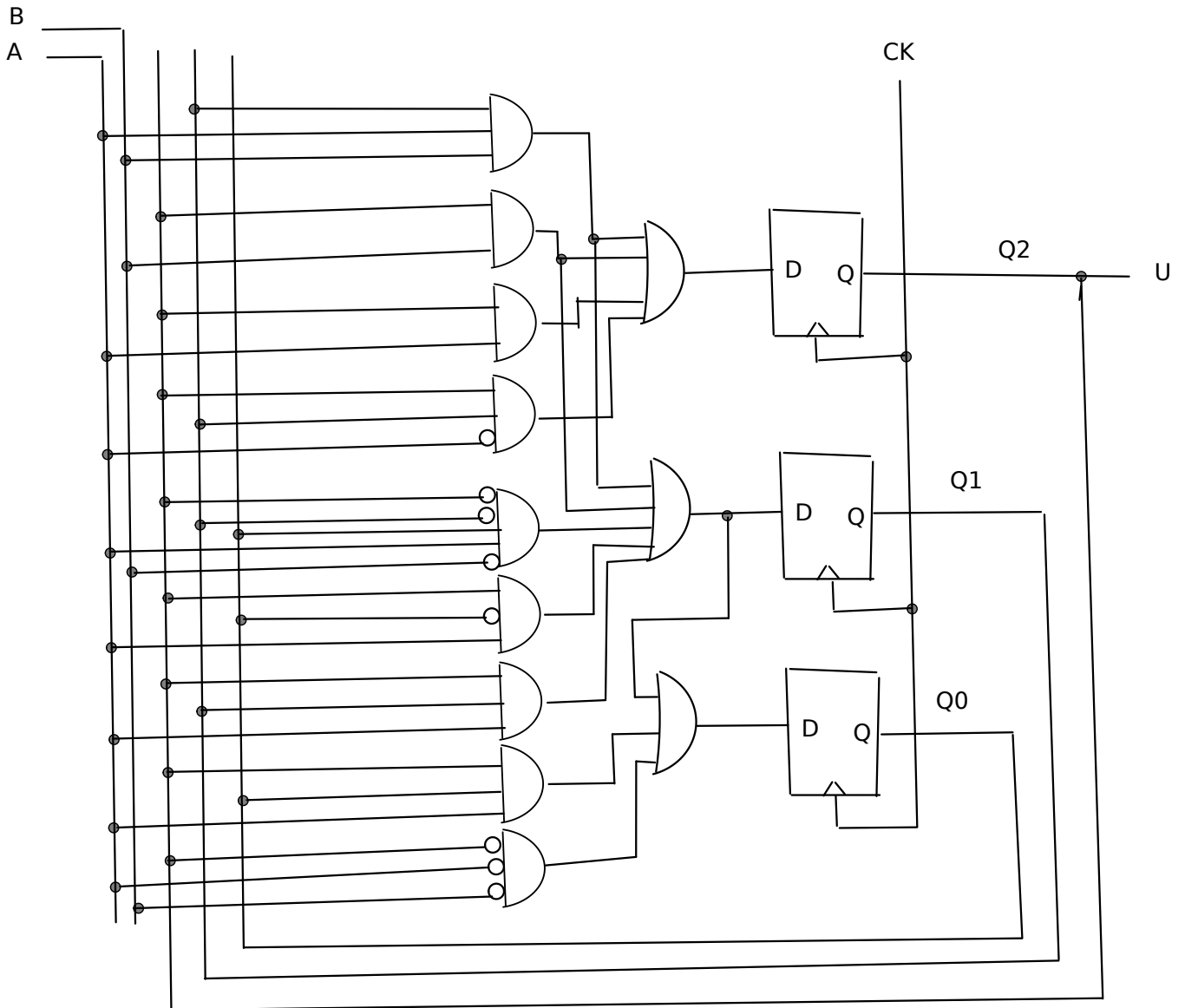
	00	01	11	10		00	01	11	10
00	0	0	0	-	0	0	0	-	-
01	0	0	0	-	1	1	1	-	-
11	0	0	1	-	1	1	1	-	-
10	0	1	0	-	1	0	1	-	-

$$D_1 = Q_1AB + Q_2B + \bar{Q}_2\bar{Q}_1Q_0A\bar{B} + Q_2\bar{Q}_0A + Q_2Q_1A$$

	00	01	11	10		00	01	11	10
00	1	1	1	-	0	1	1	-	-
01	0	0	0	-	1	1	1	-	-
11	0	0	1	-	1	1	1	-	-
10	0	1	0	-	1	0	1	-	-

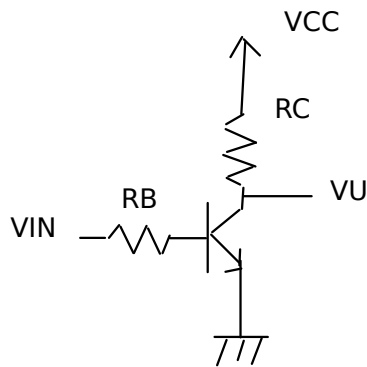
$$D_0 = Q_1AB + Q_2B + \bar{Q}_2\bar{Q}_1Q_0A\bar{B} + Q_2\bar{Q}_0A + Q_2Q_1A + Q_2Q_0\bar{A} + \bar{Q}_2\bar{A}\bar{B}$$

Schema logico



5

Determinare i valori di  $R_B$  e  $R_C$  di una porta RTL base in modo che il fan-out sia 35 e che la potenza media dissipata dalla porta a vuoto sia 5 mW  
 $V_{CC} = 5 \text{ V}$ ;  $h_{FE} = 200$ .



Invertitore RTL  
(a vuoto, cioè senza carico)

La condizione sulla potenza permette di valutare  $R_C$  mentre la condizione sul fan-out dà informazioni sul rapporto  $R_B/R_C$ .

Condizione sulla potenza

$$P_{D1} = 0; P_{D0} = V_{CC} I_{CC} = V_{CC} \frac{(V_{CC} - V_{CEsat})}{R_C}; P_D = \frac{P_{D1} + P_{D0}}{2}$$

$$R_C = V_{CC} \frac{(V_{CC} - V_{CEsat})}{2P_D} = 2,45 \text{ k}\Omega$$

Espressione per il fan-out (con  $N_{MH} = N_{ML}$ )

$$V_{CC} - R_C \frac{V_{CC} - V_{BEsat}}{R_C + R_B/N} \geq V_{BEsat} + R_B \frac{V_{CC} - V_{CEsat}}{h_{FE} R_C} + N M H$$

$$(V_{CC} - V_{BEsat}) \frac{R_B/R_C}{N + R_B/R_C} \geq (V_{CC} - V_{CEsat}) \frac{R_B/R_C}{h_{FE}} + N M H$$

Passiamo ai valori numerici, considerando come incognita il rapporto tra le resistenze

$$4,2 \frac{x}{N + x} - 0,0245 x - 0,6 \geq 0$$

$$-0,0245 x^2 + (3,6 - 0,0245N)x - 0,6N \geq 0$$

Secondo il testo, la disequazione deve essere soddisfatta per  $N$  in  $[35,36)$ .

Si può porre l'uguaglianza attribuendo a  $N$  un valore nell'intervallo, per esempio il valore centrale 35,5. Si ottengono 2 soluzioni, a cui corrispondono 2 valori di  $R_B$ .

$$x = \frac{-(3,6 - 0,0245N) \pm \sqrt{(3,6 - 0,0245N)^2 - 0,0588N}}{-0,049}$$

$$x_1 = 8,441; R_B = 20,68 \text{ k}\Omega$$

$$x_2 = 103,0; R_B = 252,3 \text{ k}\Omega$$