

Il testo va riconsegnato

ESERCIZIO N°1

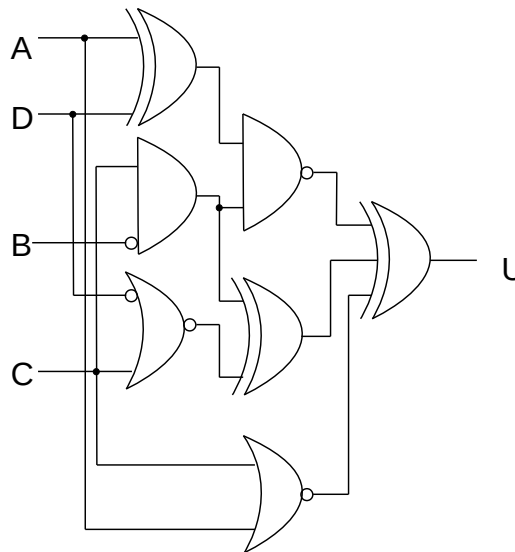
8 punti

Realizzare un sottoprogramma per il microcontrollore AVR XMEGA256A3BU, in grado di determinare l'elemento di valore minimo di un vettore di 128 numeri interi (C2). Gli elementi sono rappresentati su 16 bit nella memoria del microcontrollore (il byte meno significativo seguito da quello più significativo) a partire dall'indirizzo contenuto in Y. Il risultato va posto in R25:R24.

ESERCIZIO N°2

6 punti

Esprimere in forma SP a minimo numero di letterali la funzione combinatoria *U* corrispondente al seguente schema logico. Evidenziare nell'espressione gli implicanti essenziali.



ESERCIZIO N°3

6 punti

Disegnare lo schema logico di un registro universale in grado di eseguire, su controllo di un opportuno numero di linee, le istruzioni (con comportamento analogo a quello del microcontrollore) seguenti:

- LDI Rd, K
- ANDI Rd, K
- ORI Rd, K
- ROR Rd
- ASR Rd
- LSR Rd
- LSL Rd
- ROL Rd

Si includa nello schema anche un flip-flop per il flag C, che deve essere gestito in accordo alle istruzioni proposte.

ESERCIZIO N°4

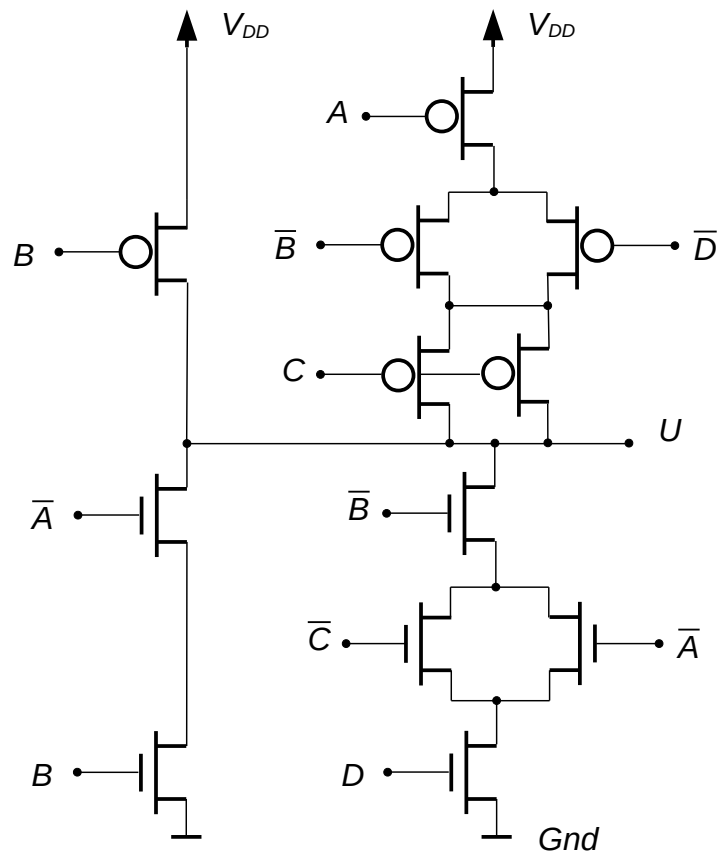
6 punti

Progettare una macchina di Moore con 2 ingressi A e B e una sola uscita C che riconosce se per 3 volte consecutive (interallacciate) A e B sono uno l'opposto dell'altro.

ESERCIZIO N°5

7 punti

Determinare la tabella di verità del seguente circuito logico CMOS facendo ricorso ai valori 0, 1, Z e X, con l'usuale significato. Valutare quindi per un caso a scelta in cui l'uscita è indeterminata (X) il valore della corrente assorbita dall'alimentazione. ($V_{DD} = 6\text{ V}$; $V_{Tn} = |V_{Tp}| = 1\text{ V}$; $k_n = |k_p| = 4\text{ mA/V}^2$).



1

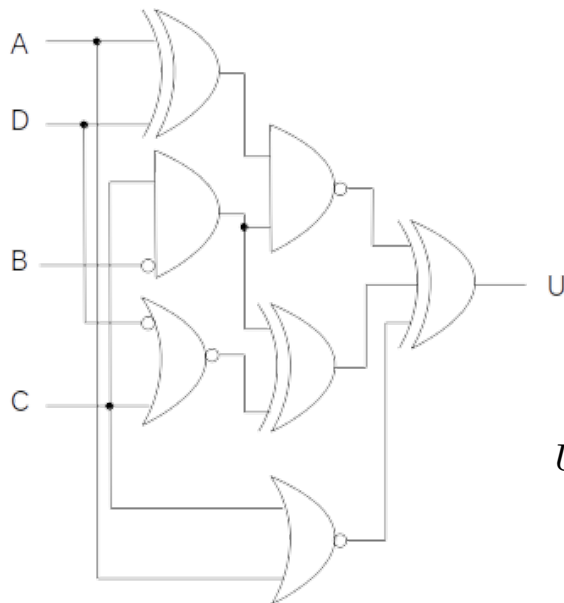
/* Realizzare un sottoprogramma per il microcontrollore AVR XMEGA256A3BU, in grado di determinare l'elemento di valore minimo di un vettore di 128 numeri interi (C2). Gli elementi sono rappresentati su 16 bit nella memoria del microcontrollore (il byte meno significativo seguito da quello più significativo) a partire dall'indirizzo contenuto in Y. Il risultato va posto in R25:R24. */

minele:

```
push R16           //appoggio per un elemento
push R17
push R18           //contatore di ciclo
ldi R18,128        //per fare 128 iterazioni
ldi R24,low(0x7FFF) //in R25:R24 metto il massimo valore possibile, cioè 2^15-1
ldi R25,high(0x7FFF)
loop:
ld R16,Y+
ld R17,Y+          //carico un elemento
cp R24,R16
cpc R25,R17        //confronto con il risultato parziale
brlt oltre         //se il nuovo valore è maggiore non fare nulla altrimenti sostituisci
movw R25:R24,R17:R16
oltre:
dec R18
brne loop
dec YH             //ripristina i registri modificati; il puntatore è aumentato di 256
pop R18
pop R17
pop R16
ret
```

2

Esprimere in forma SP a minimo numero di letterali la funzione combinatoria U corrispondente al seguente schema logico. Evidenziare nell'espressione gli implicati essenziali.



$$U = 1 \oplus (A \oplus D)C\bar{B} \oplus C\bar{B} \oplus D\bar{C} \oplus \bar{A}\bar{C}$$

Applico il teorema di espansione di Shannon

$$U = C[(A \oplus D)\bar{B} \oplus B] + \bar{C}(D \oplus A) = CB + C\bar{B}(A \oplus D) + \bar{C}(A \oplus D)$$

Trasferisco in mappa

C,D \ A,B		A,B			
		00	01	11	10
C,D	00	0	0	1*	1
	01	1*	1	0	0
	11	1	1	*1	0
	10	0	1	1	1

Forma SP a minimo numero di letterali

$$U = A\bar{D} + \bar{A}D + BC$$

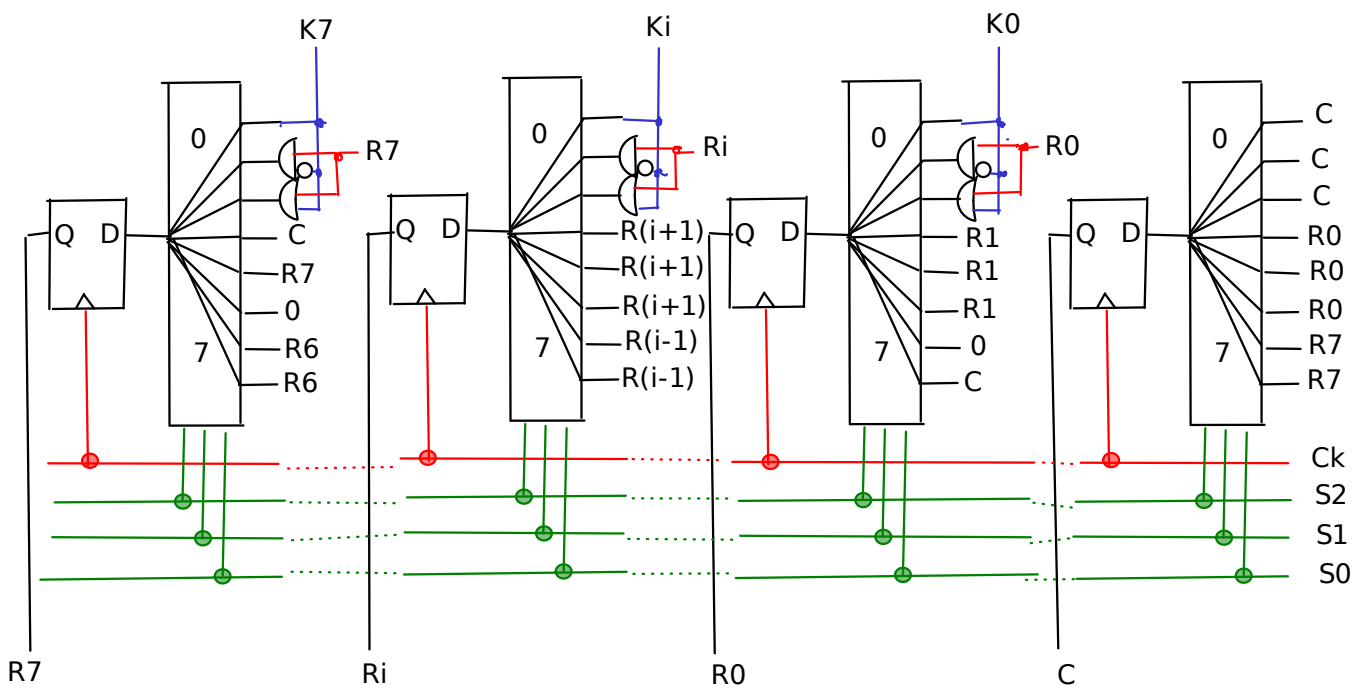
Gli implicanti trovati sono tutti essenziali

3

Disegnare lo schema logico di un registro universale in grado di eseguire, su controllo di un opportuno numero di linee (3), le istruzioni (con comportamento analogo a quello del microcontrollore) seguenti:

LDI Rd,K
 ANDI Rd,K
 ORI Rd,K
 ROR Rd
 ASR Rd
 LSR Rd
 LSL Rd
 ROL Rd

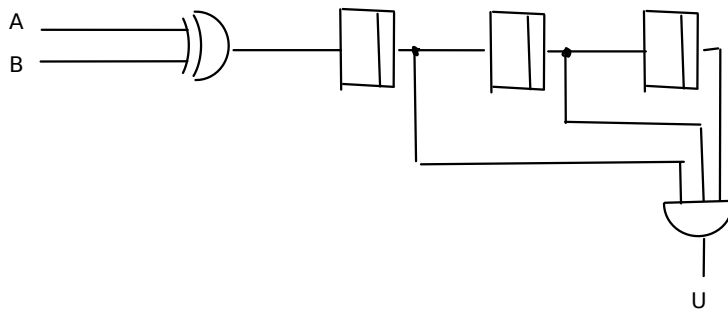
Si includa nello schema anche un flip-flop per il flag C, che deve essere gestito in accordo alle istruzioni proposte.



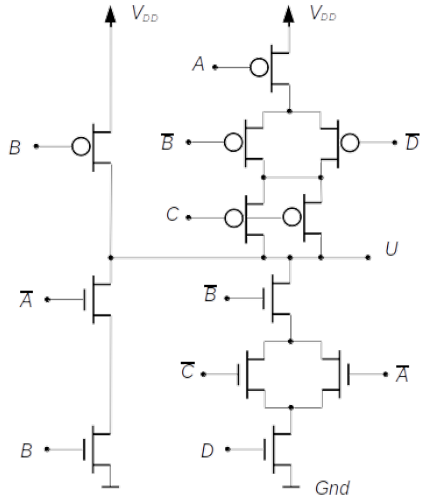
4

Progettare una macchina di Moore con 2 ingressi A e B e una sola uscita C che riconosce se per 3 volte consecutive (interallacciate) A e B sono uno l'opposto dell'altro.

Per la realizzazione della macchina conviene inizialmente riconoscere la condizione per cui A e B sono opposti, con una porta XOR.
Poi è sufficiente riconoscere la sequenza interallacciata 111

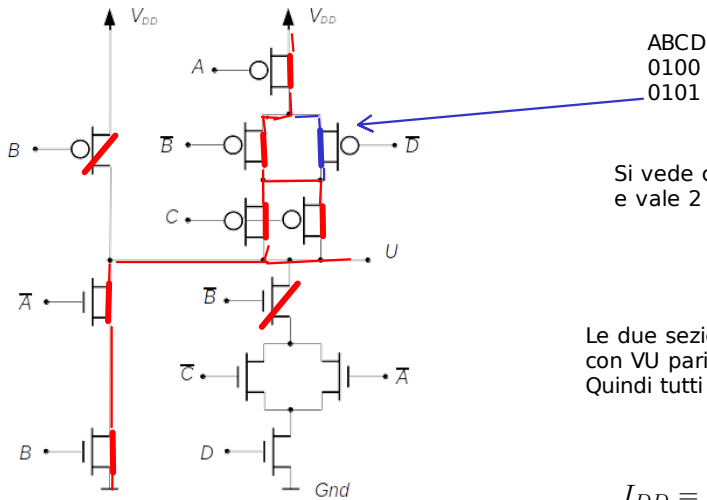


Determinare la tabella di verità del seguente circuito logico CMOS facendo ricorso ai valori 0, 1, Z e X, con l'usuale significato.
 Valutare quindi per un caso a scelta in cui l'uscita è indeterminata (X) il valore della corrente assorbita dall'alimentazione. ($V_{DD} = 6\text{ V}$; $V_{Tn} = |V_{Tp}| = 1\text{ V}$; $k_n = |k_p| = 4\text{ mA/V}^2$).



A	B	C	D	n	p	U
0	0	0	0	off	ON	1
0	0	0	1	ON	ON	X
0	0	1	0	off	ON	1
0	0	1	1	ON	ON	X
0	1	0	0	ON	ON	X
0	1	0	1	ON	ON	X
0	1	1	0	ON	off	0
0	1	1	1	ON	off	0
1	0	0	0	off	ON	1
1	0	0	1	ON	ON	X
1	0	1	0	off	ON	1
1	0	1	1	off	ON	1
1	1	0	0	off	off	Z
1	1	0	1	off	off	Z
1	1	1	0	off	off	Z
1	1	1	1	off	off	Z

Esistono 5 casi indeterminati. Conviene cercare se qualcuno di questi presenta una situazione bilanciata (in termini di k_{eq}). Si escludono i casi con $B=0$, dove la rete p è avvantaggiata. Esaminiamo gli altri 2.



Si vede che per 0101 abbiamo lo stesso k_{eq} per le 2 sezioni e vale 2 mA/V^2

Le due sezioni saranno perfettamente antisimmetriche, con V_U pari a $V_{DD}/2$.
 Quindi tutti i MOS in triodo e:

$$I_{DD} = \frac{k_{eq}}{2} \frac{V_{DD}}{2} \left(V_{DD} + \frac{V_{DD}}{2} - 2V_{Tn} \right) = 21\text{ mA}$$