

Il testo va riconsegnato

ESERCIZIO N°1

8 punti

Realizzare un sottoprogramma per il microcontrollore AVR XMEGA256A3BU, che divide per 8 (con eventuale arrotondamento al valore intero superiore) tutti gli elementi (su un byte, in C2) di un vettore di dimensione n (contenuto in R16), posto in memoria all'indirizzo contenuto in Y. Nel caso in cui la dimensione n sia nulla, la subroutine esce senza effettuare modifiche.

ESERCIZIO N°2

6 punti

Disegnare lo schema logico di una rete che esegue la funzione delle 5 variabili X_4, X_3, X_2, X_1 e X_0 , facendo riferimento alla forma normale (SP o PS) che presenta il minimo numero di letterali. La funzione, non completamente definita, è caratterizzata dalla seguente tabella di verità:

- , -, 0, 0, 0, -, 1, 0, -, 1, 1, -, 0, -, 1, 0, 0, -, 0, -, 1, -, -, 1, 0, 1, 1, -, 1, 1, 0, 1.

ESERCIZIO N°3

6 punti

Progettare un contatore sincrono \overline{U}/D , modulo 13, con abilitazione, con architettura ripple carry.

ESERCIZIO N°4

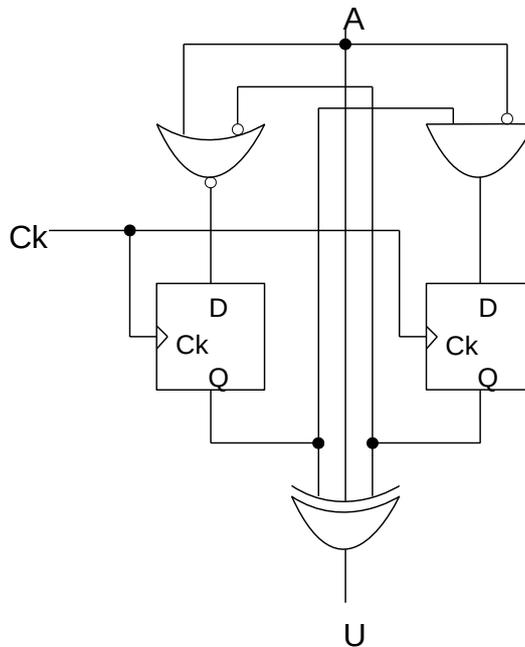
7 punti

Disegnare lo schema elettrico, ricavare la caratteristica di trasferimento e valutare i margini di rumore a vuoto di un invertitore RTL realizzato con transistor pnp . ($V_{CC} = 5\text{ V}$; $h_{FE} = 200$; $R_B = 150\text{ k}\Omega$; $R_C = 15\text{ k}\Omega$).

ESERCIZIO N°5

6 punti

Determinare tipologia architetturale e grafo di flusso della seguente macchina sequenziale sincrona.



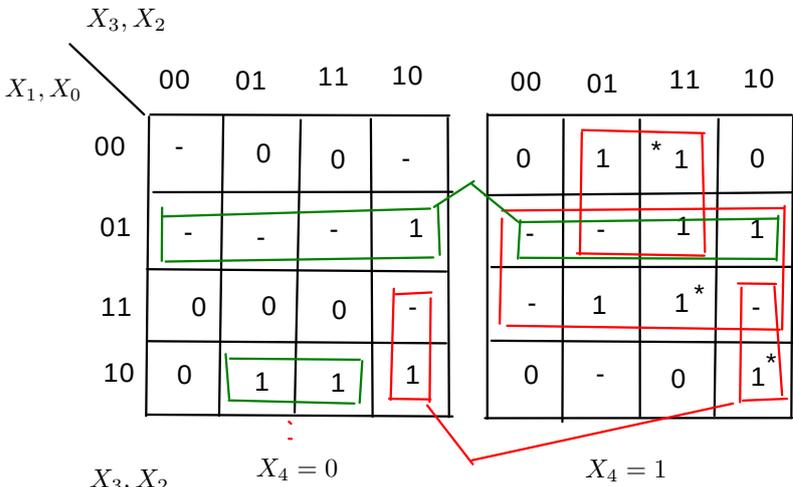
```
/*Realizzare un sottoprogramma per il microcontrollore AVR XMEGA256A3BU,
che divide per 8 (con eventuale arrotondamento al valore intero superiore)
tutti gli elementi (su un byte, in C2) di un vettore di dimensione n
(contenuto in R16), posto in memoria all'indirizzo contenuto in Y.
Nel caso in cui la dimensione n sia nulla,
la subroutine esce senza effettuare modifiche. */
```

```
div8_c2:
  tst R16
  breq end_div8
  push R16
  push R17
  push YL
  push YH
  loop:
    ld R17,Y          //carica il valore da dividere
    asr R17
    asr R17
    asr R17          //divide 3 volte per 2, con segno
    brcc poi
    inc R17          //arrotonda al successivo se frazionale >1/2
    poi: st Y+,R17   //memorizza e incrementa
  dec R16
  brne loop
  pop YH
  pop YL
  pop R17
  pop R16
end_div8:
ret
```

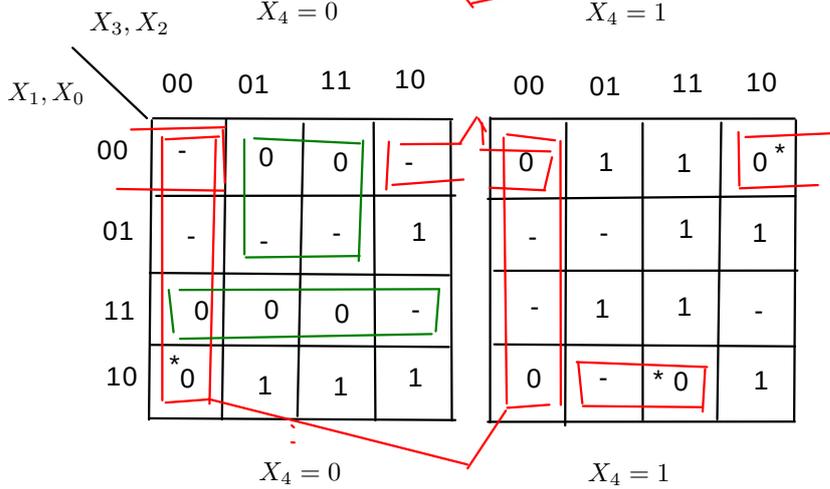
Disegnare lo schema logico di una rete che esegue la funzione delle 5 variabili X4, X3, X2, X1 e X0, facendo riferimento alla forma normale (SP o PS) che presenta il minimo numero di letterali.

La funzione, non completamente definita, è caratterizzata dalla seguente tabella di verità:

-, -, 0, 0, 0, -, 1, 0, -, 1, 1, -, 0, -, 1, 0, 0, -, 0, -, 1, -, -, 1, 0, 1, 1, -, 1, 1, 0, 1.



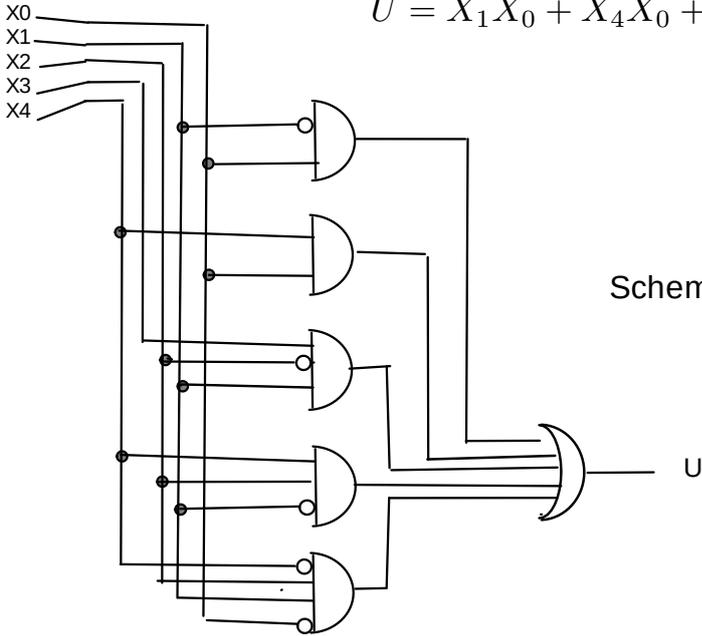
SP; rossi essenziali
14 letterali
(2 ordine 3, 2 ordine 2,
1 ordine 1)



PS; rossi essenziali
15 letterali
1 ordine 3, 3 ordine 2,
1 ordine 1)

La soluzione SP è migliore.

$$U = \overline{X_1}X_0 + X_4X_0 + X_3\overline{X_2}X_1 + X_4X_2\overline{X_1} + \overline{X_4}X_2X_1\overline{X_0}$$



Schema logico

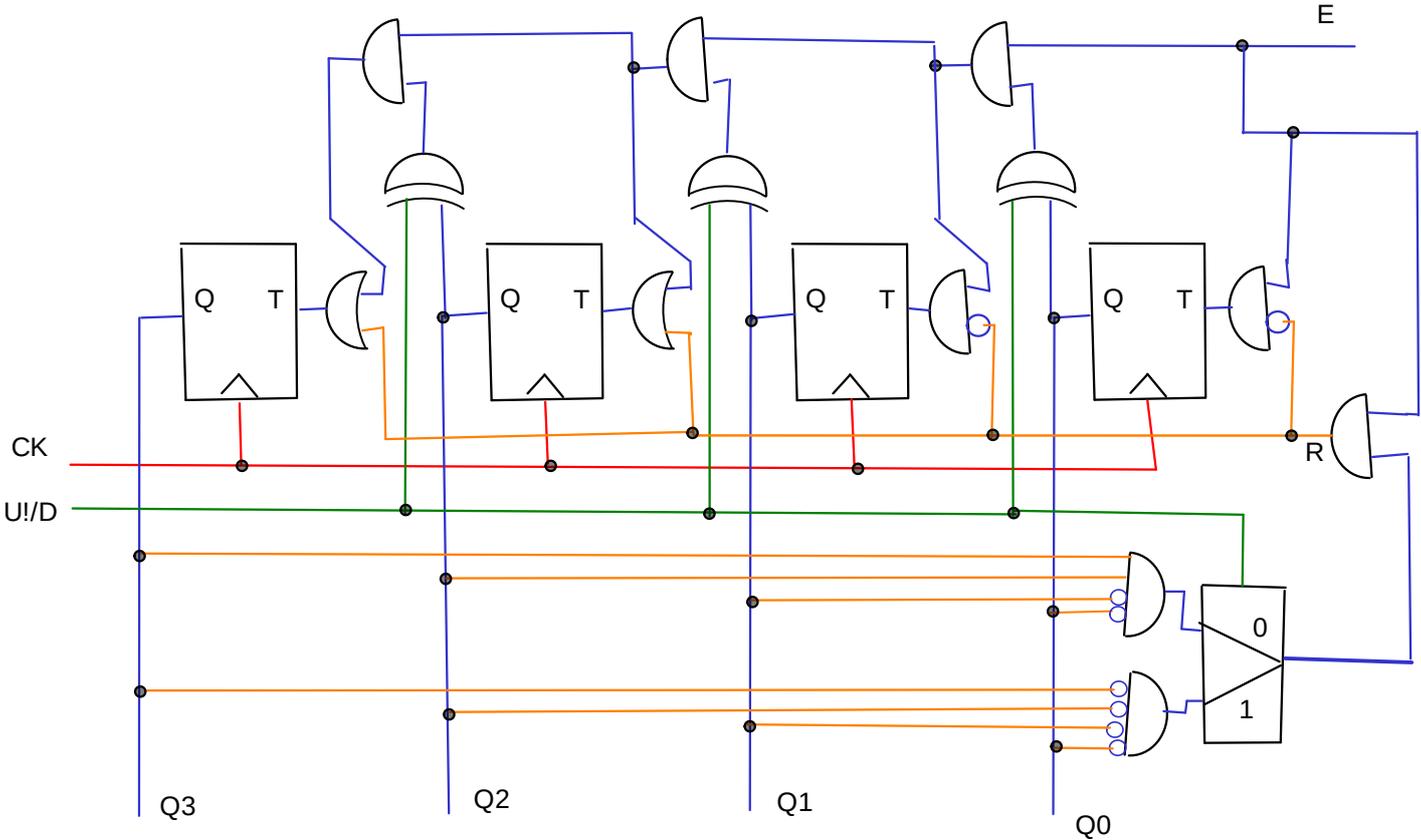
3

Progettare un contatore sincrono U!/D, modulo 13, con abilitazione, con architettura ripple carry.

Esamino le sequenze di conteggio:
up down

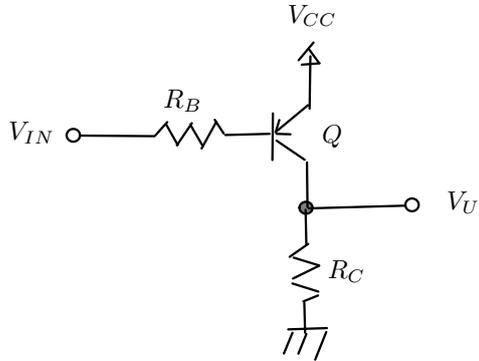
.....
1010	0010
1011	0001
1100	0000
(FFBB)	(FFBB)
0000	1100
.....

Lo stesso operatore FFBB va bene per entrambe le direzioni.



4

Disegnare lo schema elettrico, ricavare la caratteristica di trasferimento e valutare i margini di rumore a vuoto di un invertitore RTL realizzato con transistor pnp. ($V_{CC} = 5\text{ V}$; $h_{FE} = 200$; $R_B = 150\text{ k}\Omega$; $R_C = 15\text{ k}\Omega$).



$$V_{IH} = V_{CC} - V_{EBon} = 4,3\text{ V}$$

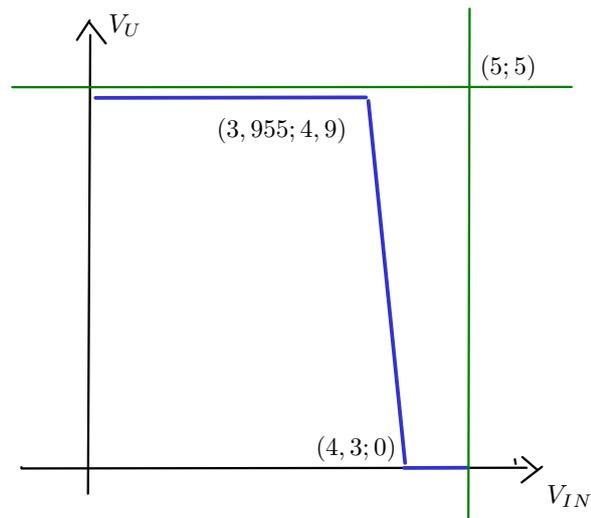
$$V_{OL} = 0 \quad Q \text{ limite off-on}$$

$$V_{IL} = V_{CC} - V_{EBsat} - R_B \frac{V_{CC} - V_{ECsat}}{h_{FE} R_C} = 3,955\text{ V}$$

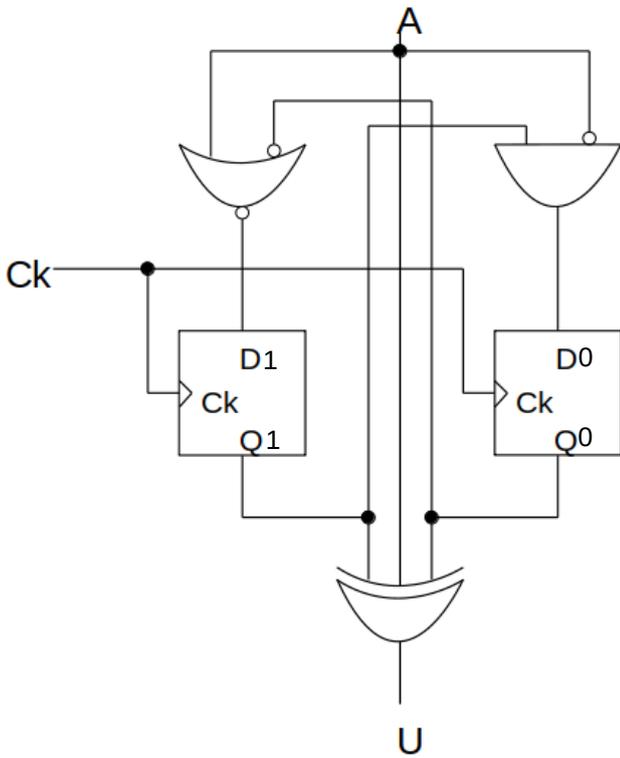
$$V_{OH} = V_{CC} - V_{ECsat} = 4,9\text{ V}$$

$$NML = V_{IL} - V_{OL} = 3,955\text{ V}$$

$$NMH = V_{OH} - V_{IH} = 0,6\text{ V}$$



Determinare tipologia architetturale e grafo di flusso della seguente macchina sequenziale sincrona.



Questa è una macchina di Mealy, in quanto l'uscita dipende dallo stato (l'uscita dei D-FF) e dall'ingresso A

$$U = A \oplus Q_1 \oplus Q_0$$

$$D_1 = Q_1^+ = Q_0 \bar{A}$$

$$D_0 = Q_0^+ = Q_1 \bar{A}$$

St	Q1	Q0	A	U	Q1+	Q0+	St+
E	0	0	0	0	0	0	E
			1	1	0	0	E
B	0	1	0	1	1	0	C
			1	0	0	0	E
C	1	0	0	1	0	1	B
			1	0	0	0	E
D	1	1	0	0	1	1	D
			1	1	0	0	E

