

Il testo va riconsegnato

ESERCIZIO N°1

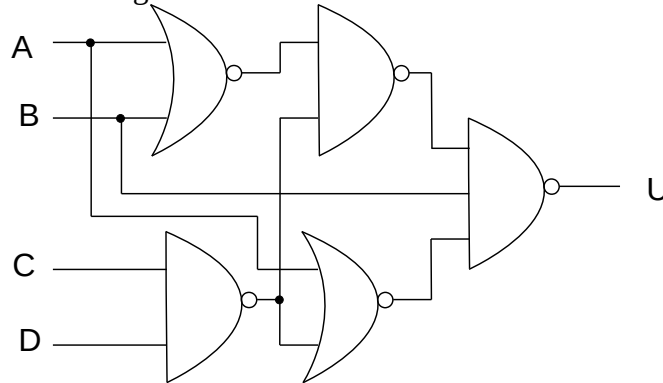
8 punti

Realizzare un sottoprogramma per il microcontrollore AVR XMEGA256A3BU, che determina il massimo valore contenuto nelle 256 locazioni di memoria (contenenti interi senza segno da 1 byte) a partire dall'indirizzo contenuto in X. Il risultato deve essere lasciato in R16.

ESERCIZIO N°2

6 punti

Disegnare lo schema logico di una rete combinatoria in forma minima SP che implementa la stessa funzione *U* realizzata dalla rete seguente.



ESERCIZIO N°3

6 punti

Progettare una rete secondo il modello di Mealy sincronizzato che riconosca la sequenza (interallacciata) 0110; ogni volta che la sequenza viene riconosciuta (e solo allora), l'uscita della rete commuta.

ESERCIZIO N°4

6 punti

Disegnare lo schema logico di un sequencer a 8 stati, realizzato con contatore modulo 8 a caricamento parallelo, che implementa il seguente microcodice. Esplicitare il contenuto della memoria.

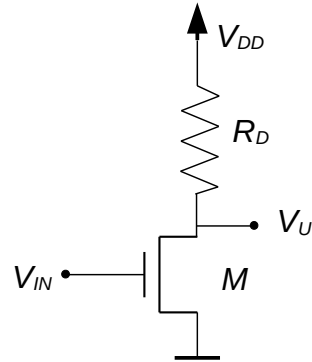
```

S0: OP=00; IF h S3 ELSE S7
S1: OP=11; IF m S4 ELSE S1
S2: OP=10; IF f S5 ELSE S5
S3: OP=01; IF g S6 ELSE S0
S4: OP=11; IF h S7 ELSE S4
S5: OP=01; IF f S0 ELSE S3
S6: OP=10; IF g S1 ELSE S7
S7: OP=00; IF m S2 ELSE S5
    
```

ESERCIZIO N°5

7 punti

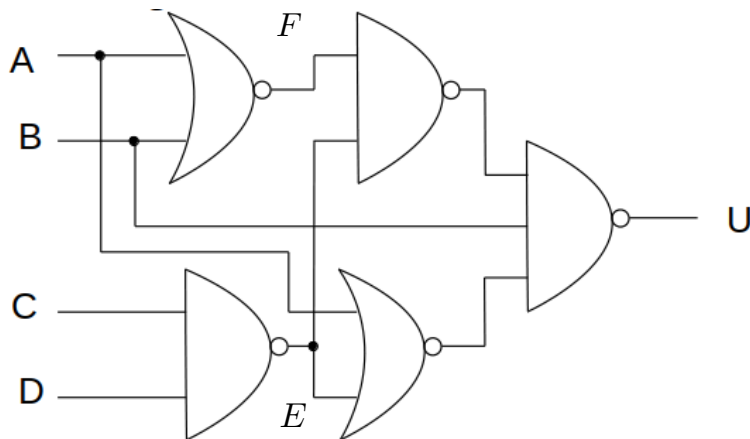
Determinare la caratteristica di trasferimento del seguente invertitore realizzato con un transistor n MOS e disegnarla su un grafico quotato. Individuare sul grafico il punto in cui il transistor passa dalla zona di saturazione alla zona triodo. Nella zona triodo è sufficiente tracciare un andamento indicativo, valutando, oltre al punto di ingresso già calcolato, il valore dell'uscita per $V_{IN} = V_{DD}$. ($V_{DD} = 5$ V; $V_{Th} = 1$ V; $k_n = 1$ mA/V²; $R_D = 10$ k Ω).



/*Realizzare un sottoprogramma per il microcontrollore AVR XMEGA256A3BU, che determina il massimo valore contenuto nelle 256 locazioni di memoria (contenenti interi senza segno da 1 byte) a partire dall'indirizzo contenuto in X. Il risultato deve essere lasciato in R16. */

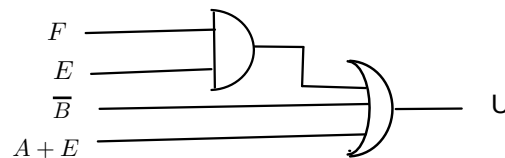
```
max_uint:
  push R17                //variabile di appoggio
  push R18
  clr R16                 //mette in R16 il minimo valore possibile
  clr R18                 //predispone per 256 cicli
loop:
  ld R17,X+              //carica il valore da esaminare
  cp R16,R17
  brcc oltre             //se il nuovo valore è minore o uguale, salta
  mov R16,R17
  oltre:
  dec R18
  brne loop
  dec XH                 //ripristina il valore iniziale di X
  pop R18
  pop R17
ret
```

Disegnare lo schema logico di una rete combinatoria in forma minima SP che implementa la stessa funzione U realizzata dalla rete seguente.



Posso modificare lo schema, usando semplici relazioni booleane. Introduco E ed F

$$E = \overline{CD} = \overline{C} + \overline{D} \quad F = \overline{AB} = \overline{A} \overline{B}$$

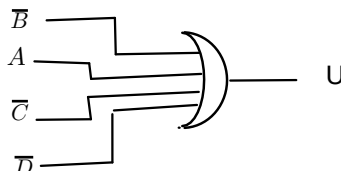


L'espressione di U, applicando il teorema di assorbimento, diventa:

$$U = FE + \overline{B} + A + E = \overline{B} + A + \overline{C} + \overline{D}$$

Questa funzione (si tratta di un singolo maxtermine) è già in forma SP, con implicanti di ordine 3 principali (mancando l'implicante di ordine 4) tutti essenziali
 A è l'unico implicante principale che copre il mintermine A=1, B=1, C=1, D=1
 /B è l'unico implicante principale che copre il mintermine A=0, B=0, C=1, D=1
 /C è l'unico implicante principale che copre il mintermine A=0, B=1, C=0, D=1
 /D è l'unico implicante principale che copre il mintermine A=0, B=1, C=1, D=0

Quindi lo schema è il seguente

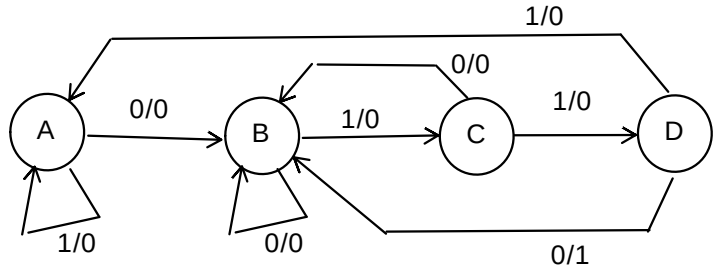


3

Progettare una rete secondo il modello di Mealy sincronizzato che riconosca la sequenza (interallacciata) 0110; ogni volta che la sequenza viene riconosciuta (e solo allora), l'uscita della rete commuta.

Per ottenere il comportamento richiesto possiamo usare come registro per sincronizzare l'uscita di un comune riconoscitore (di Mealy) un T-FF. In questo modo ogni riconoscimento provoca la commutazione dell'uscita.

Riconoscitore interallacciato 0110 (Mealy)



Codifica stati

- A:00
- B:01
- C:10
- D:11

		S1,S0			
		00	01	11	10
IN	0	01/0	01/0	01/1	01/0
	1	00/0	10/0	00/0	11/0

		S1,S0			
		00	01	11	10
IN	0	0	0	0	0
	1	0	1	0	1

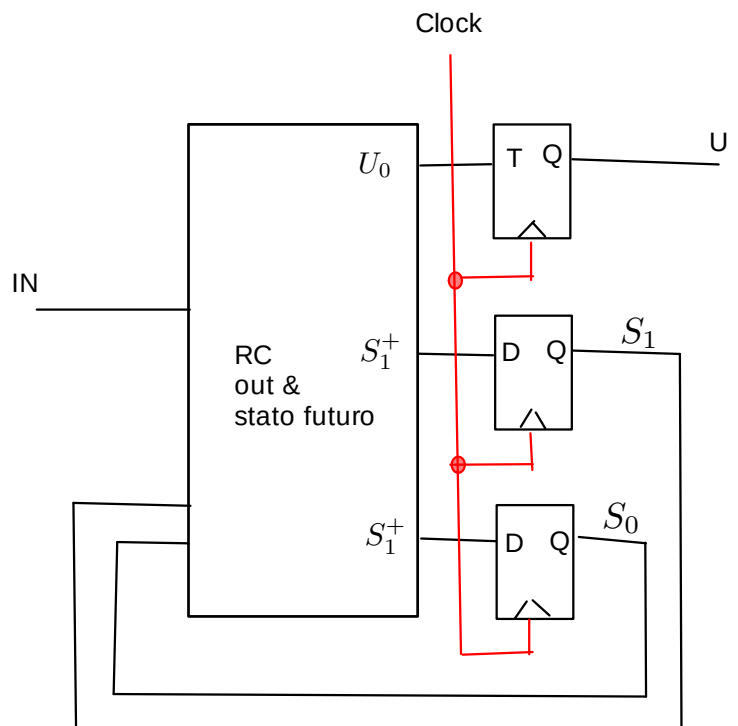
$$S_1^+ = IN(S_1 \oplus S_0)$$

		S1,S0			
		00	01	11	10
IN	0	1	1	1	1
	1	0	0	0	1

$$S_0^+ = \overline{IN} + S_1 \overline{S_0}$$

		S1,S0			
		00	01	11	10
IN	0	0	0	1	0
	1	0	0	0	0

$$U_0 = \overline{IN} S_1 S_0$$



4

Disegnare lo schema logico di un sequencer a 8 stati, realizzato con contatore modulo 8 a caricamento parallelo, che implementa il seguente microcodice. Esplicitare il contenuto della memoria.

S0: OP=00; IF h S3 ELSE S7
 S1: OP=11; IF m S4 ELSE S1
 S2: OP=10; IF f S5 ELSE S5
 S3: OP=01; IF g S6 ELSE S0
 S4: OP=11; IF h S7 ELSE S4
 S5: OP=01; IF f S0 ELSE S3
 S6: OP=10; IF g S1 ELSE S7
 S7: OP=00; IF m S2 ELSE S5

Riordino gli stati, cercando, se esiste una sequenza ciclica completa.

Se flag vero: S0 S3 S6 S1 S4 S7 S2 S5 (e di nuovo S0) OK

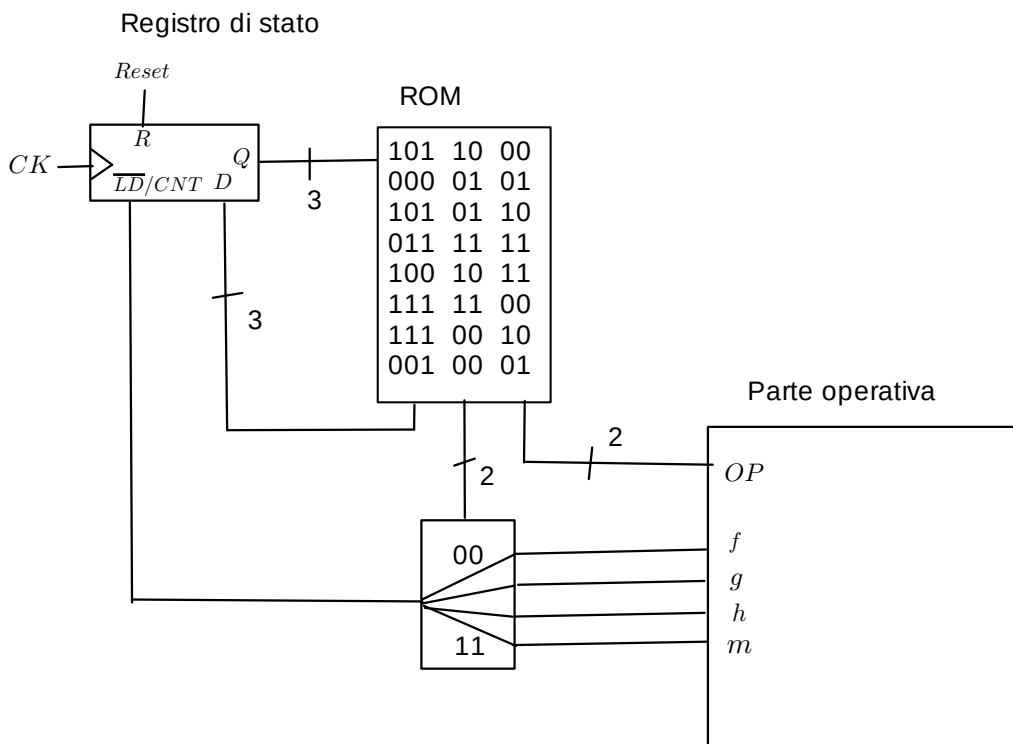
Se flag falso: S0 S7 S5 S3 S0 (ciclica ma non completa) NO

Tra parentesi quadre [XXX] la codifica degli stati e dei flag f, g, h, m

S0[000]: OP=00; IF h[10] S3[001] ELSE S7[101]
 S3[001]: OP=01; IF g[01] S6[010] ELSE S0[000]
 S6[010]: OP=10; IF g[01] S1[011] ELSE S7[101]
 S1[011]: OP=11; IF m[11] S4[100] ELSE S1[011]
 S4[100]: OP=11; IF h[10] S7[101] ELSE S4[100]
 S7[101]: OP=00; IF m[11] S2[110] ELSE S5[111]
 S2[110]: OP=10; IF f[00] S5[111] ELSE S5[111]
 S5[111]: OP=01; IF f[00] S0[000] ELSE S3[001]

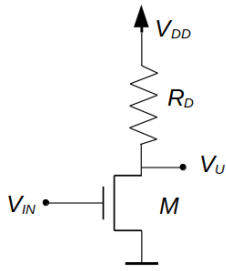
Contenuto della ROM (nell'ordine da MSb a LSb: NNNFFOO
 NNN stato futuro se flag falso
 FF flag da esaminare
 OO operazione da eseguire

1011000
 0000101
 1010110
 0111111
 1001011
 1111100
 1110010
 0010001



5

Determinare la caratteristica di trasferimento del seguente invertitore realizzato con un transistor nMOS e disegnarla su un grafico quotato. Individuare sul grafico il punto in cui il transistor passa dalla zona di saturazione alla zona triodo. ($V_{DD} = 5 \text{ V}$; $V_{Tn} = 1 \text{ V}$; $k_n = 1 \text{ mA/V}^2$; $R_D = 10 \text{ k}\Omega$).



Nel primo tratto, fino a quando V_{IN} non raggiunge V_{Tn} , il MOSFET è spento e $V_U = V_{DD}$. Poi si accende in saturazione e la tensione varia in modo quadratico con la V_{IN} . Infine quando $V_{IN} = V_U + V_{Tn}$ si passa in zona triodo.

In saturazione

$$V_U = V_{DD} - R_D I_{DS} = V_{DD} - R_D \frac{k_n}{2} (V_{IN} - V_{Tn})^2 = 5 - 5(V_{IN} - 1)^2$$

La parabola si annulla per $V_{IN} = 2 \text{ V}$. Il confine tra saturazione e triodo si trova da

$$V_{IN} - 1 = 5 - 5(V_{IN} - 1)^2 \quad \text{Si ha: } (1,905; 0,905)$$

Nell'ultimo tratto si usa l'equazione della corrente in zona triodo. Si valuta per $V_{IN} = 5 \text{ V}$

$$V_U = V_{DD} - R_D \frac{k_n}{2} V_U (2V_{IN} - V_U - 2V_{Tn}) = 5 - 5V_U (2V_{IN} - V_U - 2) \quad \text{Si ha: } (5; 0,124)$$

