

Il testo va riconsegnato

**ESERCIZIO N°1**

8 punti

Scrivere un sottoprogramma nel linguaggio assembly della famiglia XMEGA AVR che trova quanti multipli di 16 sono contenuti nelle locazioni di memoria da 0x3000 a 0x33FF (compresi gli estremi) e lascia il risultato nella coppia di registri R25:R24.

**ESERCIZIO N°2**

6 punti

Realizzare in forma SP ottima la rete combinatoria a 5 ingressi  $X_4, X_3, X_2, X_1, X_0$  e una uscita  $U$  definita dalla seguente tabella di verità

{0; 1; 0; 0; 1; -; -; 0; 1; 0; -; 1; 1; -; 1; 0; 1; -; 1; -; 0; -; 0; 1; 1; 1; -; 1; -; -; 0; 1}.

Indicare quali implicanti sono essenziali, motivando la scelta.

**ESERCIZIO N°3**

6 punti

Spiegare la differenza tra le istruzioni FMUL, FMULS e FMULSU del linguaggio assembly della famiglia AVR, indicare la collocazione del risultato e calcolare il valore in base 10 del risultato frazionario [1.15] (con o senza segno in funzione del tipo di risultato prodotto), delle tre diverse istruzioni quando gli argomenti sono due registri il cui contenuto è rispettivamente 0xBF e 0xFC.

**ESERCIZIO N°4**

6 punti

Progettare una rete di Moore con il solo ingresso di reset sincrono  $R$  e una uscita  $Q$  che vale 0 per 7 periodi di clock dopo un reset e poi resta permanentemente a 1 fino al reset successivo.

**ESERCIZIO N°5**

7 punti

Individuare il valore della tensione di uscita di una porta NOT CMOS a vuoto, quando l'ingresso vale 0 e quando vale  $\frac{2}{3} V_{DD}$ .

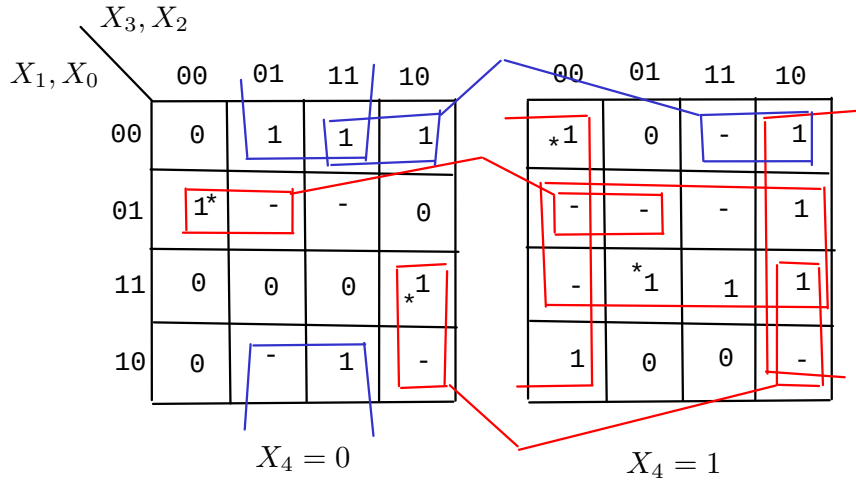
( $V_{DD} = 3,3$  V;  $V_{Tn} = |V_{Tp}| = 0,8$  V;  $k_n = |k_p| = 4$  mA/V<sup>2</sup>)

```
/*Scrivere un sottoprogramma nel linguaggio assembly della famiglia
XMEGA AVR che trova quanti multipli di 16 sono contenuti
nelle locazioni di memoria da 0x3000 a 0x33FF (compresi gli estremi)
e lascia il risultato nella coppia di registri R25:R24.*/
```

```
write_7n:
    push R16                //variabile di appoggio
    push XL
    push XH
    clr R24                 //per il risultato
    clr R25
    ldi XL,low(0x3000)
    ldi XH,high(0x3000)
loop:
    ld R16,X+
    andi R16,0x0F          //i multipli di 16 hanno 4 zeri in fondo
    brne no_16n
    adiw R25:R24,1
no_16n:
    cpi XL,low(0x3400)     //test di fine ciclo con 0x33FF+1
    brne loop
    cpi XH,high(0x3400)
    brne loop
    pop XH
    pop XL
    pop R16
ret
```

2

Realizzare in forma SP ottima la rete combinatoria a 5 ingressi  $X_4, X_3, X_2, X_1, X_0$  e una uscita  $U$  definita dalla seguente tabella di verità  
 $\{0; 1; 0; 0; 1; -; -; 0; 1; 0; -; 1; 1; -; 1; 0; 1; -; 1; -; 0; -; 0; 1; 1; 1; -; 1; -; -; 0; 1\}$ .  
 Indicare quali implicantti sono essenziali, motivando la scelta.



$$U = \overline{X_3} \overline{X_1} X_0 + X_3 \overline{X_2} X_1 + X_4 \overline{X_2} + X_4 X_0 + \overline{X_4} X_2 \overline{X_0} + X_3 \overline{X_1} \overline{X_0}$$

I primi 4 implicantti (in rosso nella mappa) sono essenziali e con l'asterisco è evidenziato un mintermine che li rende tali.

3

Spiegare la differenza tra le istruzioni FMUL, FMULS e FMULSU del linguaggio assembly della famiglia AVR, indicare la collocazione del risultato e calcolare il valore in base 10 del risultato frazionale [1.15] (con o senza segno in funzione del tipo di risultato prodotto), delle tre diverse istruzioni quando gli argomenti sono due registri il cui contenuto è rispettivamente 0xBF e 0xFC.

Le tre istruzioni eseguono la moltiplicazione tra grandezze contenute in due registri interpretate come frazionali [1.8] e pongono il risultato su 16 bit nella coppia di registri R1:R0 come [1.15].

Gli operandi vengono interpretati diversamente dalle 3 operazioni e presentano pure delle limitazioni.

FMUL Rd,Rr

Gli operandi sono numeri frazionali binari senza segno e possono essere registri nel range R16-R23

FMULS Rd,Rr

Gli operandi sono numeri frazionali con segno C2 e possono essere registri nel range R16-R23

FMULSU Rd,Rr

Rd è un numero frazionale con segno (C2) e Rr senza segno.

Gli operandi possono essere registri nel range R16-R23

In tutti i casi viene modificato il flag C, che assume il valore del bit più significativo del risultato.

I valori assegnati, in base 10, corrispondono ai numeri frazionali senza segno

Rd=0xBF=1,4921875; Rr=0xFC=1,96875

con segno

Rd=0xBF=-0,5078125; Rr=0xFC=-0,03125

quindi

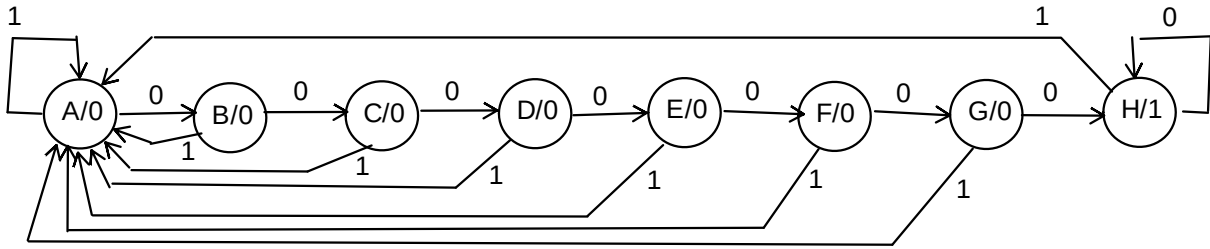
FMUL Rd,Rr // in R1:R0 viene 0,937744140625 con C=1

FMULS Rd,Rr // in R1:R0 viene 0,015869140625

FMULSU Rd,Rr // in R1:R0 viene -0,999755859375

- 4 Progettare una rete di Moore con il solo ingresso di reset sincrono R e una uscita Q che vale 0 per 7 periodi di clock dopo un reset e poi resta permanentemente a 1 fino al reset successivo.

Grafo della macchina

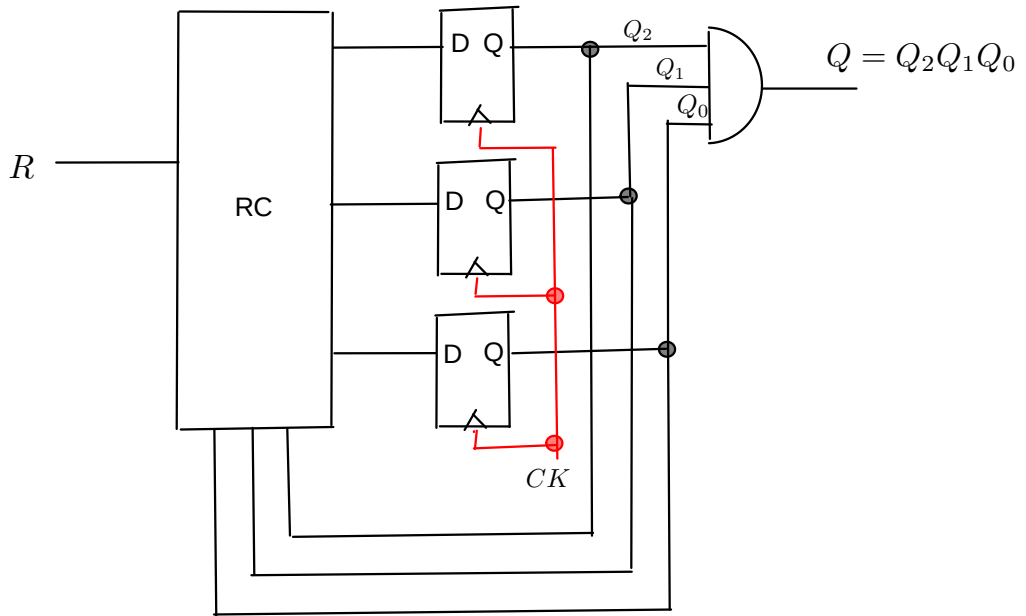


Codifica Q2;Q1;Q0

- A: 000
- B: 001
- C: 010
- D: 011
- E: 100
- F: 101
- G: 110
- H: 111

La rete di uscita è una AND tra le tre variabili di stato (vale 1 sono in H=111)

Architettura



Mappa di transizione

Q1,Q0 \ R,Q2	00	01	11	10
00	001	101	000	000
01	010	110	000	000
11	100	111	000	000
10	011	111	000	000

0	1	0	0
0	1	0	0
1	1	0	0
0	1	0	0

$$Q_2 = \bar{R}Q_2 + \bar{R}Q_1Q_0$$

0	0	0	0
1	1	0	0
0	1	0	0
1	1	0	0

$$Q_1 = \bar{R}\bar{Q}_1Q_0 + \bar{R}Q_2Q_1 + \bar{R}Q_1\bar{Q}_0$$

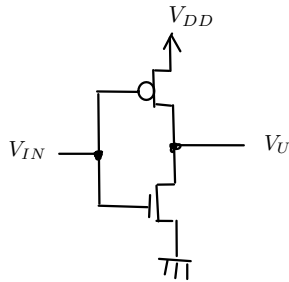
1	1	0	0
0	0	0	0
0	1	0	0
1	1	0	0

$$Q_0 = \bar{R}\bar{Q}_0 + \bar{R}Q_2Q_1$$

5

Individuare il valore della tensione di uscita di una porta NOT CMOS a vuoto, quando l'ingresso vale 0 e quando vale  $2/3 V_{DD}$ .

$$V_{DD} = 3,3 \text{ V}; \quad V_{Tn} = |V_{Tp}| = 0,8 \text{ V}; \quad k_n = |k_p| = 4 \text{ mA/V}^2$$



Quando l'ingresso  $V_{IN}=0$ , il pMOS è triodo e l'nMOS è interdetto. L'uscita è  $V_{DD}$  e dall'alimentazione non scorre alcuna corrente.

Quando  $V_{IN}=2/3V_{DD}$ , sono accesi entrambi i MOS. Data la simmetria dei componenti e poiché l'ingresso è maggiore di  $V_{DD}/2$ , si ha nMOS triodo e pMOS saturo. Quindi si può trovare la corrente erogata dall'alimentazione.

$$I_{DD} = I_{SDp} = \frac{|k_p|}{2}(V_{IN} - V_{DD} - V_{Tp})^2 = 0,18 \text{ mA}$$

Scriviamo l'equazione KCL al nodo di uscita con l'nMOS triodo, usando  $V_U$  come incognita.

$$I_{DD} = I_{DSn} = \frac{k_n}{2}V_U(2V_{IN} - V_U - 2V_{Tn})$$

$$2x^2 - 5,6x + 0,18 = 0$$

Risolvendo si ottengono 2 soluzioni (una maggiore di  $V_{DD}/2$  non accettabile), di cui quella valida è

$$V_U = 32,52 \text{ mV}$$