

Il testo va riconsegnato

**ESERCIZIO N°1**

8 punti

Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU che nel segmento di memoria compreso tra gli indirizzi 0x2100 e 0x21EF (compresi gli estremi) sostituisca in tutte le celle in cui è contenuto un valore multiplo di 8 un nuovo valore pari a un ottavo del valore iniziale e lasci inalterate le altre celle. Nel registro R16 deve essere lasciata l'indicazione del numero di sostituzioni effettuate.

**ESERCIZIO N°2**

6 punti

Sintetizzare in forma NAND-NAND a minimo numero di letterali la seguente funzione combinatoria a 5 variabili.

$$U = (A + C)(\bar{B} + D)(A + C + \bar{E})(\bar{D} + E + B)(\bar{B} + C + \bar{D})$$

**ESERCIZIO N°3**

5 punti

Scrivere la tabella di verità di un full-adder, disegnarne il simbolo e poi lo schema logico, usando esclusivamente half-adder. Si ricorda che l'half-adder è una rete combinatoria a 2 ingressi e 2 uscite che valuta la somma dei due ingressi e il relativo riporto.

**ESERCIZIO N°4**

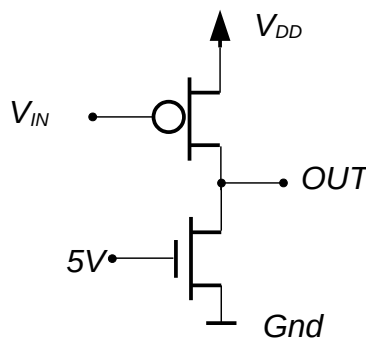
6 punti

Realizzare, usando D-FF, una macchina sincrona secondo il modello di Moore, con un ingresso e una uscita, che ponga a 1 l'uscita in corrispondenza di ogni transizione in salita dell'ingresso e poi che riporti a 0 l'uscita in corrispondenza di ogni transizione in discesa dell'ingresso. Le transizioni dell'ingresso fanno riferimento a variazioni tra due fronti di clock successivi.

**ESERCIZIO N°5**

7 punti

Determinare nel seguente invertitore il valore di  $k_n$  e  $k_p$  in modo che la tensione di uscita con tensione di ingresso pari a  $Gnd$  sia 4,5 V e che nelle stesse condizioni la corrente assorbita dall'alimentazione sia 1 mA ( $V_{DD} = 5\text{ V}$ ;  $V_{Tn} = |V_{Tp}| = 1\text{ V}$ ).



```
/*Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU che
nel segmento di memoria compreso tra gli indirizzi 0x2100 e 0x21EF
(compresi gli estremi) sostituisca in tutte le celle in cui è contenuto
un valore multiplo di 8 un nuovo valore pari a un ottavo del valore
iniziale e lasci inalterate le altre celle.
Nel registro R16 deve essere lasciata l'indicazione
del numero di sostituzioni effettuate.*/
```

```
modify:
push R18                //variabile di appoggio
push XL                 //puntatore
push XH
clr R16                //inizializza conteggio
ldi XL, low(0x2100)
ldi XH, high(0x2100)
loop:
ld R18, X
rcall div8             //verifica divisibilità ed esegue la divisione
brne m1
inc R16
st X, R18              //scrive il risultato
m1: adiw XH:XL, 1      //incrementa puntatore
cpi XL, low(0x21EF+1)
brne loop
cpi XH, high(0x21EF+1)
brne loop
pop XH
pop XL
pop R18
ret
```

```
/*Verifica divisibilità per 8 (in Z) del valore in R18 ed eventualmente
esegue la divisione, lasciando il risultato in R18 stesso
```

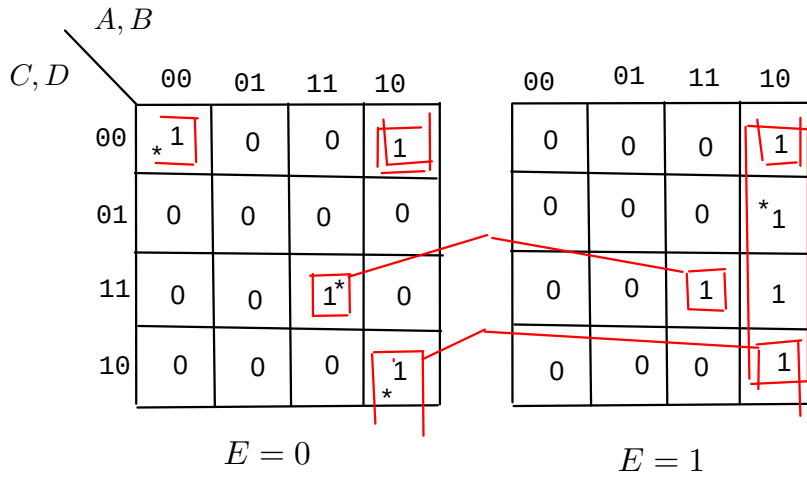
```
div8:
andi R18, 0x0b111
brne nok8              //non multiplo di 8, esce con Z falso
lsr R18
lsr R18
lsr R18                //ha diviso 3 volte per 2
sez                    //esce con Z vero
nok8: ret
```

2

Sintetizzare in forma NAND-NAND a minimo numero di letterali la seguente funzione combinatoria a 5 variabili.

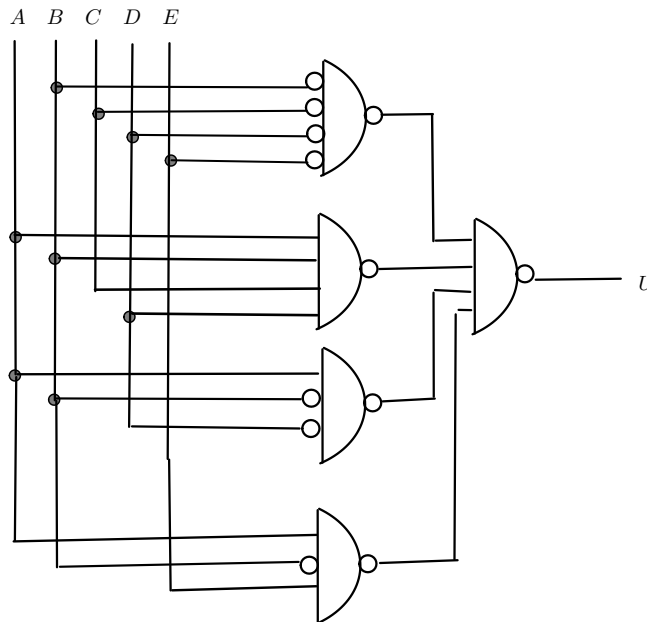
$$U = (A + \bar{C})(\bar{B} + D)(A + C + \bar{E})(\bar{D} + E + B)(\bar{B} + C + \bar{D})$$

Colloco gli implicati in mappa e poi eseguo la sintesi cercando implicanti essenziali e principali che coprano la funzione.



$$U = \bar{B} \bar{C} \bar{D} \bar{E} + ABCD + \bar{A} \bar{B} \bar{D} + \bar{A} \bar{B} E$$

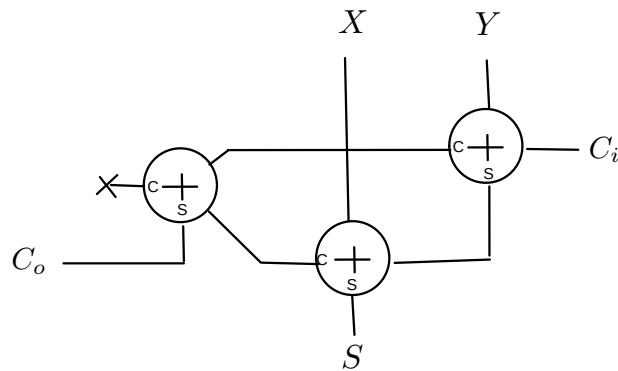
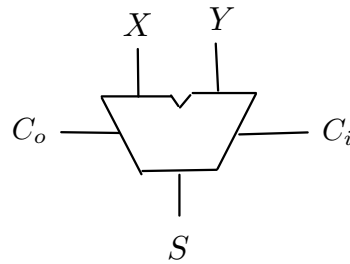
La funzione viene ricoperta da 4 implicanti, tutti essenziali. Forma NAND-NAND:



3

Scrivere la tabella di verità di un full-adder, disegnarne il simbolo e poi lo schema logico, usando esclusivamente half-adder.

$X$	$Y$	$C_i$	$C_o$	$S$
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

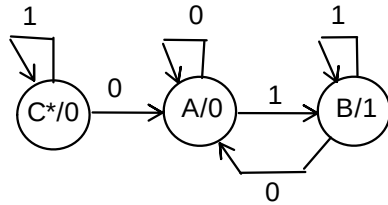


Per combinare i riporti si può usare un ulteriore half-adder, poiché si può avere riporto soltanto in uno degli altri 2 half-adder.

4

Realizzare, usando D-FF, una macchina sincrona secondo il modello di Moore, con un ingresso e una uscita, che ponga a 1 l'uscita in corrispondenza di ogni transizione in salita dell'ingresso e poi che riporti a 0 l'uscita in corrispondenza di ogni transizione in discesa dell'ingresso. Le transizioni dell'ingresso fanno riferimento a variazioni tra due fronti di clock successivi.

Grafo della macchina (considerando lo stato di accensione C)

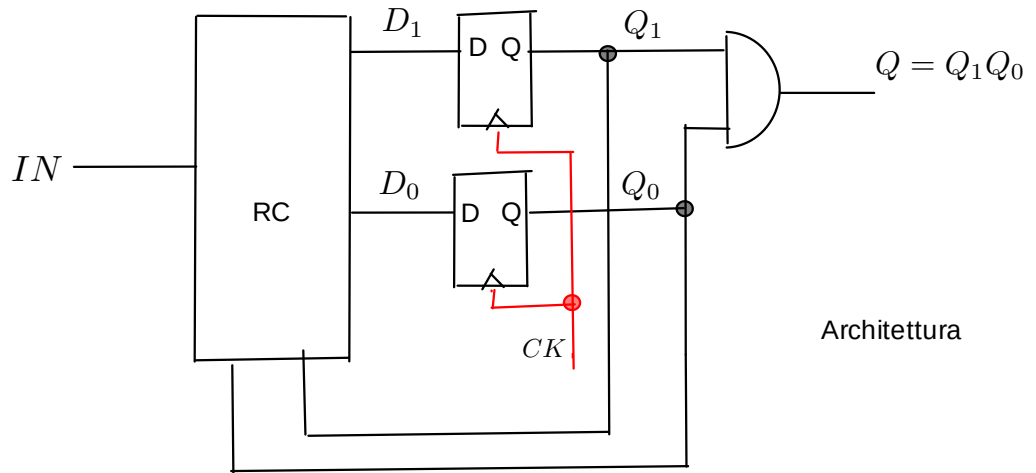


Codifica Q1;Q0

C: 00

A: 01

B: 11



Mappa di transizione

		IN	
		0	1
Q1,Q0	00	01	00
	01	01	11
	11	01	11
	10	-- 01	-- 00

0	0
0	1
0	1
-	-

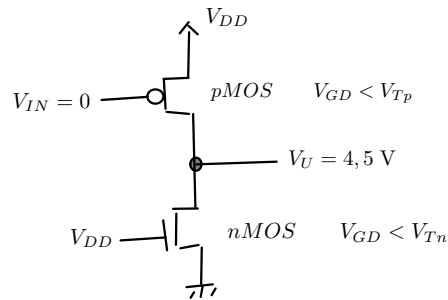
$$D_1 = INQ_0$$

1	0
1	1
1	1
-	-

$$D_0 = \overline{IN} + Q_0$$

Determinare nel seguente invertitore il valore dei  $k$  in modo che la tensione di uscita con tensione di ingresso nulla sia 4,5 V e che nelle stesse condizioni la corrente assorbita dall'alimentazione sia 1 mA.

$$V_{DD} = 5 \text{ V} \quad V_{Tn} = -V_{Tp} = 1 \text{ V}$$



Visti i valori delle soglie, nella condizione proposta nMOS saturo e pMOS triodo. La corrente è imposta dall'nMOS.

$$I_{DD} = \frac{k_n}{2}(V_{DD} - V_{Tn})^2 = 1 \text{ mA} \quad \text{da cui } k_n = 125 \mu\text{A}/\text{V}^2$$

Imponendo la condizione di corrente sul pMOS in zona triodo si ottiene l'altro parametro.

$$I_{DD} = -\frac{k_p}{2}(V_{DD} - V_U)(V_{DD} + V_U + 2V_{Tp}) = 1 \text{ mA} \quad \text{da cui } k_p = -533,3 \mu\text{A}/\text{V}^2$$