

Il testo va riconsegnato

ESERCIZIO N°1

8 punti

Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU che trova il codice del carattere più ripetuto nel segmento di memoria compreso tra gli indirizzi 0x2100 e 0x217F (compresi gli estremi). Il valore del codice deve essere lasciato in R16 (in caso di parità, privilegiare il codice di valore numerico minore).

ESERCIZIO N°2

7 punti

Progettare una macchina sequenziale sincrona secondo il modello di Moore con un ingresso e una uscita in grado di generare una forma d'onda di periodo $6T_{clk}$, il cui ciclo di lavoro valga $1/3$ se l'ingresso letto in corrispondenza della fine di ciascun ciclo vale 1 e $2/3$ altrimenti; la forma d'onda prodotta deve presentare l'impulso alto al centro del periodo (le sequenze sono rispettivamente 001100 con ingresso alto e 011110 con ingresso basso).

ESERCIZIO N°3

5 punti

Realizzare in forma NOR-NOR ottima una rete combinatoria non completamente specificata a 4 ingressi, X_3, X_2, X_1 e X_0 , e 1 uscita Y , i cui mintermini siano $\{0, 2, 3, 5, 8, 11, 15\}$ e l'insieme dei don't care sia $\{1, 4, 6\}$. Indicare gli implicati essenziali.

ESERCIZIO N°4

6 punti

Realizzare un contatore di Johnson modulo 5, in grado di produrre 5 uscite one-hot.

ESERCIZIO N°5

7 punti

Individuare il valore della tensione degli ingressi per cui una porta NAND CMOS, con i due ingressi cortocircuitati, e i cui transistori NMOS, come pure i PMOS, sono uguali tra loro, assorbe dalla rete la massima corrente. Determinare il valore di tale corrente.

($V_{DD} = 5 \text{ V}$; $V_{Tn} = |V_{Tp}| = 1.4 \text{ V}$; $k_n = |k_p| = 6 \text{ mA/V}^2$)

```

/*Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU
che trova il codice del carattere più ripetuto nel segmento di memoria
compreso tra gli indirizzi 0x2100 e 0x217F (compresi gli estremi).
Il valore del codice deve essere lasciato in R16
(in caso di parità, privilegiare il codice di valore minore).*/

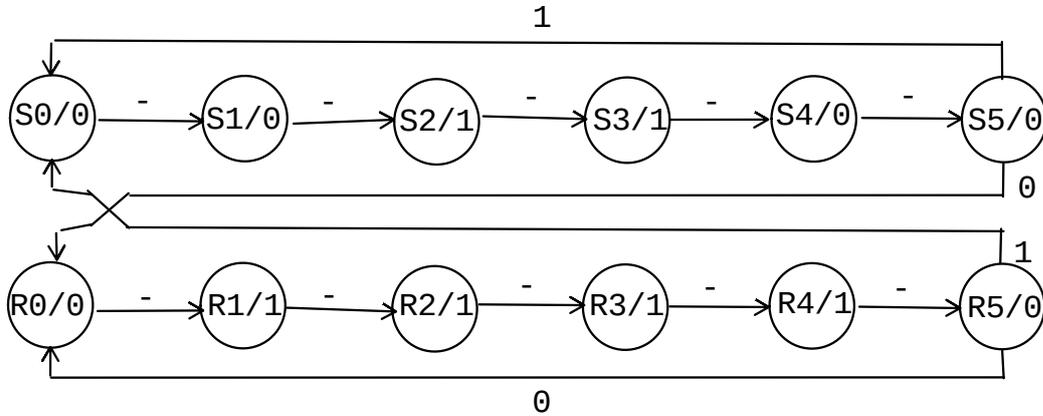
```

```

max_instances:
  push R17      //numero di occorrenze massime
  push R18      //carattere da provare di cui contare le occorrenze
  push R19      //occorrenze del carattere in prova
  push R20      //dimensione del segmento di memoria (128 celle)
  push R21      //variabile di appoggio per il carattere
  push R22      //conteggio dei codici da provare (0 per 256)
  push XL       //puntatore
  push XH
  ldi XH,high(0x2100) //la parte bassa va reinizializzata sempre
  clr R22       //0 per 256 codici da provare
  clr R16       //soluzione corrente con il massimo di occorrenze
  clr R17       //numero di occorrenze della soluzione corrente
  clr R18       //nuovo carattere da provare
  loop_ext:
    ldi R20,128 //reinizializza loop interno
    ldi XL,low(0x2100) //riparte dall'inizio del segmento
    clr R19      //occorrenze del nuovo carattere
    loop_int:
      inc R19     //se poi sono diversi, ridecrementa
      ld R21,X+
      cpse R21,R18
      dec R19     //toglie l'incremento se diversi
      dec R20
      brne loop_int //conta le occorrenze di R18 in R19
    cp R19,R17
    brcc mantieni
    movw R17:R16,R19:R18 //nuova coppia vincente
    mantieni:
      inc R18     //codice successivo
      dec R22
    brne loop_ext
  pop XH
  pop XL
  pop R22
  pop R21
  pop R20
  pop R19
  pop R18
  pop R17
  ret

```

Progettare una macchina sequenziale sincrona secondo il modello di Moore con un ingresso e una uscita in grado di generare una forma d'onda di periodo 6Tclk, il cui ciclo di lavoro valga 1/3 se l'ingresso letto in corrispondenza della fine di ciascun ciclo vale 1 e 2/3 altrimenti; la forma d'onda prodotta deve presentare l'impulso alto al centro del periodo (le sequenze sono rispettivamente 001100 con ingresso alto e 011110 con ingresso basso).



Nota: S5 e R5 sono equivalenti, ma la loro semplificazione non porta un gran beneficio. Occorrono 4 variabili di stato.

Codifica degli stati
(Q3 coincide con l'uscita)

- S0 0000 0
- S1 0001 1
- S2 1000 8
- S3 1001 9
- S4 0011 3
- S5 0010 2
- R0 0100 4
- R1 1101 D
- R2 1100 C
- R3 1110 E
- R4 1111 F
- R5 0110 6

Q3, Q2		IN=0				IN=1			
		00	01	11	10	00	01	11	10
Q1, Q0	00	0001	1101	1110	1001	0001	1101	1110	1001
	01	1000	-	1100	0011	1000	-	1100	0011
	11	0010	-	0110	-	0010	-	0110	-
	10	0100	0100	1111	-	0000	0000	1111	-

0	1	1	1	0	0	1	1
1	-	1	0	1	-	1	0
0	-	0	-	0	-	0	-
0	0	1	-	0	0	1	-

$$D_3 = \overline{Q_3} \overline{Q_1} Q_0 + Q_3 \overline{Q_0} + \overline{IN} Q_2 \overline{Q_1} + Q_2 \overline{Q_1} Q_0$$

0	1	1	0	0	1	1	0
0	-	1	0	0	-	1	0
0	-	1	-	0	-	1	-
1	1	1	-	0	0	1	-

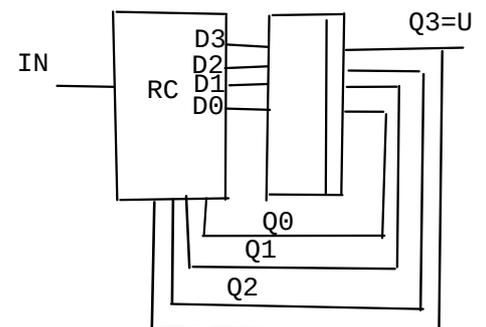
$$D_2 = Q_2 \overline{Q_1} + Q_3 Q_2 + \overline{IN} Q_1 \overline{Q_0}$$

0	0	1	0	0	0	1	0
0	-	0	1	0	-	0	1
1	-	1	-	1	-	1	-
0	0	1	-	0	0	1	-

$$D_1 = Q_3 Q_2 \overline{Q_0} + Q_1 Q_0 + Q_3 \overline{Q_2} Q_0$$

1	1	0	1	1	1	0	1
0	-	0	1	0	-	0	1
0	-	0	-	0	-	0	-
0	0	1	-	0	0	1	-

$$D_0 = \overline{Q_3} \overline{Q_1} \overline{Q_0} + Q_3 \overline{Q_2} + Q_3 Q_1 \overline{Q_0}$$



3

Realizzare in forma NOR-NOR ottima una rete combinatoria non completamente specificata a 4 ingressi e 1 uscita, i cui mintermini siano $\{0, 2, 3, 5, 8, 11, 15\}$ e l'insieme dei don't care sia $\{1, 4, 6\}$. Indicare gli implicati essenziali.

Colloco i mintermini e i don't care in mappa e poi eseguo la sintesi PS cercando implicanti essenziali e principali che coprano la funzione.

		X_3, X_2			
		X_1, X_0	00	01	11
00	1	-	0	1	
01	-	1	0	0	
11	1	*0	1	1	
10	1	-	0	*0	

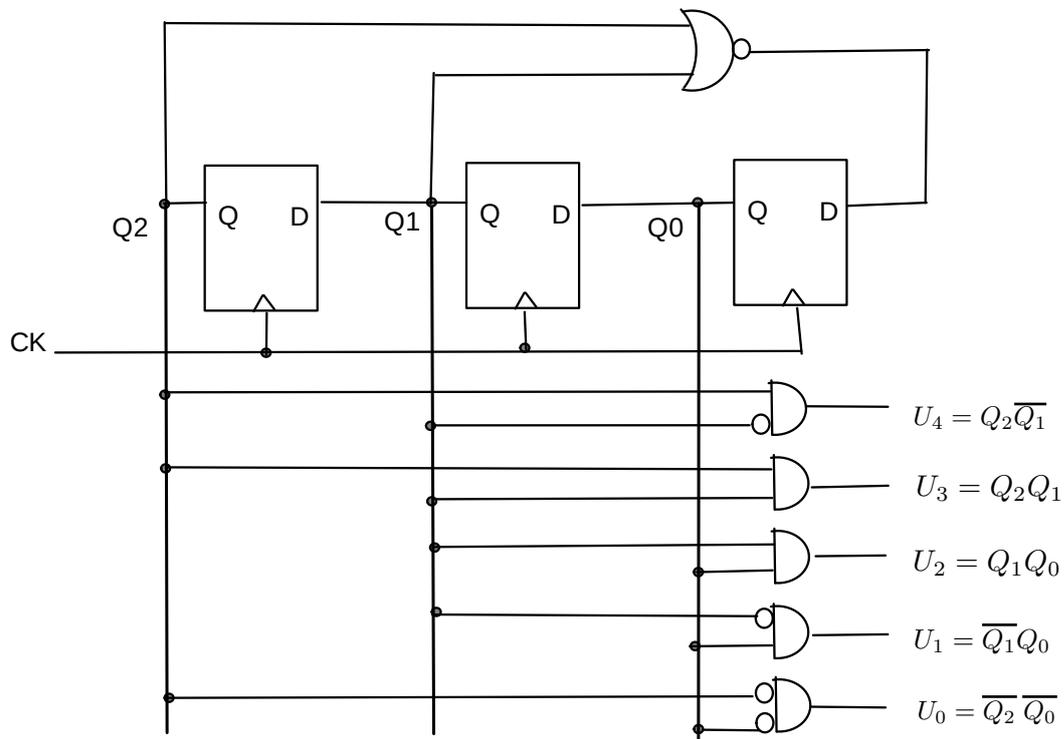
$$Y = \overline{\overline{X_3 + \overline{X_2} + \overline{X_1}}} + \overline{\overline{X_3 + \overline{X_1} + X_0}} + \overline{\overline{X_2 + X_0}} + \overline{\overline{X_3 + X_1 + \overline{X_0}}}$$

La funzione viene ricoperta da 4 implicati, di cui 2 essenziali (con *).

4

Realizzare un contatore di Johnson modulo 5, in grado di produrre 5 uscite one-hot.

Occorrono 3 D-FF reazionati con una NOR. Per la produzione delle uscite si possono usare 5 porte AND.



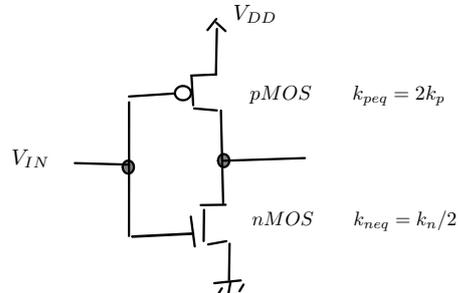
Sequenza

Q2	Q1	Q0	U4	U3	U2	U1	U0
0	0	0	0	0	0	0	1
0	0	1	0	0	0	1	0
0	1	1	0	0	1	0	0
1	1	0	0	1	0	0	0
1	0	0	1	0	0	0	0

e riparte

Individuare il valore della tensione degli ingressi per cui una porta NAND CMOS, con i due ingressi cortocircuitati, e i cui transistori NMOS, come pure i PMOS, sono uguali tra loro, assorbe dalla rete la massima corrente. Determinare il valore di tale corrente.

$$V_{DD} = 5 \text{ V} \quad V_{Tn} = -V_{Tp} = 1,4 \text{ V} \quad k_n = -k_p = 6 \text{ mA/V}^2$$



La condizione di massima corrente a vuoto si ha quando l'ingresso manda entrambi i MOS in saturazione. Poiché è il transistoro saturo che impone la corrente, una variazione della \$V_{IN}\$ dalla situazione sat/sat porta uno dei due transistori in triodo e riduce la corrente di quello saturo.

$$I_{DDmax} = \frac{k_{eqn}}{2}(V_{IN} - V_{Tn})^2 = -\frac{k_{eqp}}{2}(V_{IN} - V_{DD} - V_{Tp})^2$$

$$(V_{IN} - V_{Tn}) = \pm 2(V_{IN} - V_{DD} - V_{Tp})$$

$$V_{IN} = \frac{2V_{DD} + 2V_{Tp} + V_{Tn}}{3} = 2,867 \text{ V}$$

$$V_{IN} = 2V_{DD} + 2V_{Tp} - V_{Tn} = 5,8 \text{ V; non accettabile}$$

Con questo valore di tensione, si trova la corrente richiesta.

$$I_{DDmax} = \frac{k_{eqn}}{2}(V_{IN} - V_{Tn})^2 = 3,227 \text{ mA}$$