SCHEDA D25_02	Data: **23 Gennaio 2025**

Il testo va riconsegnato

ESERCIZIO N°1

8 punti

Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU che scambia la posizione di due blocchi di memoria della dimensione di 300 byte. Un blocco inizia all'indirizzo 0x2300 e l'altro inizia all'indirizzo 0x2B00. La subroutine deve, come al solito, lasciare inalterati tutti i registri.

ESERCIZIO N°2

6 punti

Realizzare una macchina sequenziale sincrona secondo il modello di Moore, con 1 ingresso e 1 uscita che viene posta a 1 (dopo il clock) ogni volta che in ingresso viene riconosciuta una delle 2 seguenti sequenze: 1011 e 1101, comunque interallacciate.

ESERCIZIO N°3

6 punti

Realizzare in forma PS ottima la rete combinatoria a 5 ingressi, X_4, X_3, X_2, X_1, e X_0 e 1 uscita Y, la cui tabella di verità è la seguente: {1, –, 1, –, 1, –, 0, 1, 0, 1, –, –, 1, 1, –, 1, –, 0, –, 1, –, –, 0, 0, –, 1, –, –, 0, 1, 0, 1}. Indicare gli implicati essenziali, giustificando l'affermazione.

ESERCIZIO N°4

6 punti

Disegnare lo schema logico di una rete combinatoria con 4 bit di ingresso e 4 bit di uscita, che converte un codice binario in un codice Gray.

ESERCIZIO N°5

7 punti

Determinare il valore della tensione di ingresso di un invertitore CMOS per cui, in assenza di carico, la corrente assorbita dall'alimentazione è massima. Determinare quindi la potenza dissipata in questa condizione (V_{DD} = 5 V; V_{Tn} = 1,2 V; V_{Tp} = −1 V; k_n = 4 mA/V^2; k_p = −3 mA/V^2).

1

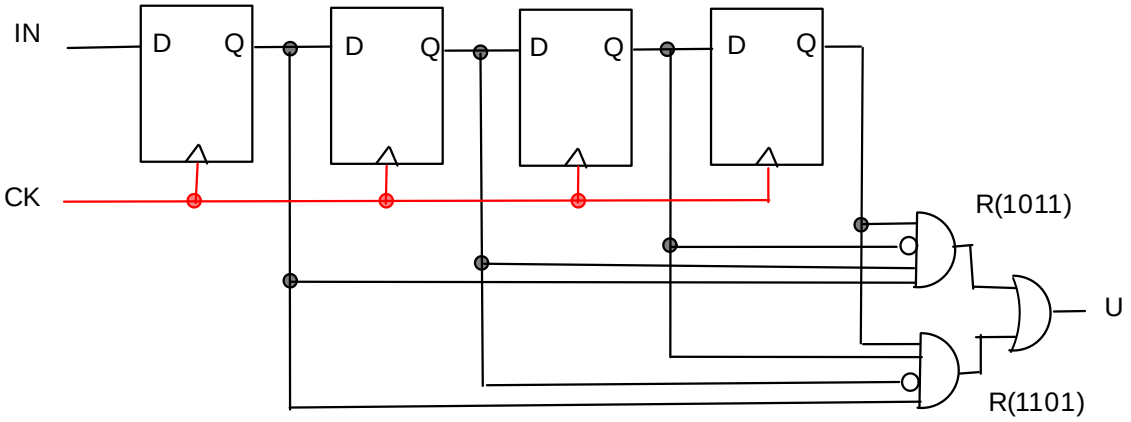
```
/*Realizzare un sottoprogramma per il microcontrollore XMEGA256A3BU
che scambia la posizione di due blocchi di memoria della dimensione di 300 byte.
Un blocco inizia all'indirizzo 0x2300 e l'altro inizia all'indirizzo 0x2B00.
La subroutine deve, come al solito, lasciare inalterati tutti i registri.*/

block_exchange:
  push R16
  push R17
  push R24
  push R25
  push XL
  push XH
  push YL
  push YH
  ldi XL,low(0x2300)    //usa X come primo puntatore e lo inizializza a 0x2300
  ldi XH,high(0x2300)
  ldi YL,low(0x2B00)    //usa Y come secondo puntatore e lo inizializza a 0x2B00
  ldi YH,high(0x2B00)
  ldi R24,low(300)      //usa R25:R25 come contatore e lo inizializza a 300
  ldi R25,high(300)
  loop:
    ld R16,X
    ld R17,Y
    st X+,R17           //copia i byte scambiati
    st Y+,R16
    sbiw R25:R24,1      //decrementa il contatore (su 2 byte)
    brne loop
  pop YH
  pop YL
  pop XH
  pop XL
  pop R25
  pop R24
  pop R17
  pop R16
  ret
```

2

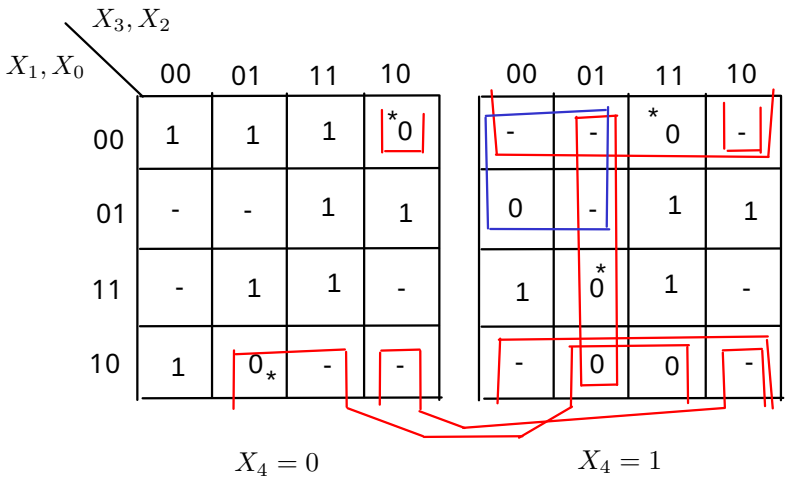
Realizzare una macchina sequenziale sincrona secondo il modello di Moore,
con 1 ingresso e 1 uscita che viene posta a 1 (dopo il clock)
ogni volta che in ingresso viene riconosciuta una delle 2 seguenti sequenze:
1011 e 1101, comunque interallacciate.

Realizzo la rete usando uno shift register e una rete combinatoria che riconosce le 2 sequenze.
La rete per l'uscita usa solamente il contenuto del registro (Moore).



3

Realizzare in forma PS ottima la rete combinatoria a 5 ingressi
e 1 uscita, la cui tabella di verità è la seguente:
{1, –, 1, –, 1, –, 0, 1, 0, 1, –, –, 1, 1, –, 1, –, 0, –, 1, –, –, 0, 0, –, 1, –, –, 0, 1, 0, 1}.
Indicare gli implicati essenziali, giustificando l'affermazione.



$$Y = (\overline{X_3} + X_2 + X_0)(\overline{X_2} + \overline{X_1} + X_0)(\overline{X_4} + X_0)(\overline{X_4} + X_3 + \overline{X_2})(\overline{X_4} + X_3 + X_1)$$

La funzione viene espressa dal prodotto di 5 implicati, di cui i primi 4 sono essenziali (con *).

4

Disegnare lo schema logico di una rete combinatoria con 4 bit di ingresso e 4 bit di uscita, che converte un codice binario in un codice Gray.

Definisco la tabella di verità (a 4 uscite) della rete

INGRESSI				USCITE			
b3	b2	b1	b0	g3	g3	g1	g0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	1
0	0	1	1	0	0	1	0
0	1	0	0	0	1	1	0
0	1	0	1	0	1	1	1
0	1	1	0	0	1	0	1
0	1	1	1	0	1	0	0
1	0	0	0	1	1	0	0
1	0	0	1	1	1	0	1
1	0	1	0	1	1	1	1
1	0	1	1	1	1	1	0
1	1	0	0	1	0	1	0
1	1	0	1	1	0	1	1
1	1	1	0	1	0	0	1
1	1	1	1	1	0	0	0

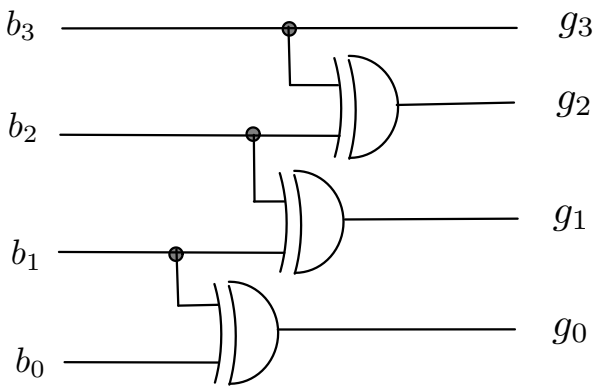
$$g_3 = b_3$$

$$g_2 = b_2 \oplus b_3$$

$$g_1 = b_1 \oplus b_2$$

$$g_0 = b_0 \oplus b_1$$

Realizzo la rete con porte XOR

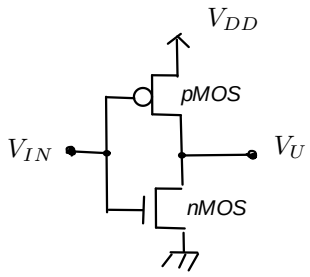


5

Determinare il valore della tensione di ingresso di un invertitore CMOS per cui, in assenza di carico, la corrente assorbita dall'alimentazione è massima. Determinare quindi la potenza dissipata in questa condizione.

$V_{DD} = 5$ V; $V_{Tn} = 1,2$ V; $k_n = 4$ mA/V^2 ; $V_{Tp} = -1$ V; $k_p = -3$ mA/V^2

Schema dell'invertitore



La massima corrente erogata dall'alimentazione si ha quando VIN è tale che entrambi i MOS sono in saturazione. Se uno dei due fosse in zona triodo, aumentando in modulo la VGS dell'altro (saturo) si avrebbe un aumento della corrente.
Si può quindi impostare l'equazione legata a questa condizione derivante dalla KCL al nodo di uscita.

$$I_{DSn} + I_{DSp} = 0$$

$$\frac{k_n}{2}(V_{IN} - V_{Tn})^2 = -\frac{k_p}{2}(V_{IN} - V_{DD} - V_{Tp})^2$$ dopo qualche semplificazione e facendo la radice di ambo i membri

$$(V_{IN} - V_{Tn}) = \pm\sqrt{-\frac{k_p}{k_n}}(V_{IN} - V_{DD} - V_{Tp})$$ passando alla valutazione numerica

$$x = 1,2 \pm 0,866(x - 4)$$

$$x \simeq 2,499$$ (l'altra soluzione, negativa, non è accettabile)

Quindi

$V_{IN} \simeq 2,499$ V e per questo valore si ottiene

$I_{DD} \simeq 3,377$ mA $P_{DD} = V_{DD} I_{DD} \simeq 16,887$ mW