

SCHEDA ASE1901		Data: 07 Gennaio 2019
Cognome	Nome	

ESERCIZIO N°1

8 punti

Realizzare una subroutine per il microcontrollore AVR XMEGA256A3BU, che lascia in R16 il valore di X modulo 12. Determinarne il tempo massimo di esecuzione. Individuare se possibile una soluzione che, per qualsiasi valore di X, completa il compito con un numero di cicli inferiore a 100.

ESERCIZIO N°2

6 punti

Disegnare il grafo delle transizioni di una rete sequenziale sincronizzata secondo il modello di Moore, con in ingresso *IN* e una uscita *U*, in grado di riconoscere ponendo *U* a 1 per un ciclo di clock, le 3 sequenze interallacciate, 1010, 1101, 1001. Ridurre gli eventuali stati equivalenti. Codificare gli stati e disegnare l'architettura della macchina; disegnare quindi lo schema logico della sola rete combinatoria per l'uscita.

La macchina è realizzata con D-FF che all'accensione assumono un valore casuale. Individuare una sequenza iniziale che, dopo l'accensione, porta in ogni caso la macchina in uno stato noto.

ESERCIZIO N°3

4 punti

Avendo a disposizione chip di memoria SRAM da 1 M x 5 (costo 0,30 €) e da 2 M x 3 (costo 0,24 €), progettare un modulo di memoria da 4 M x 16 a costo minimo.

ESERCIZIO N°4

5 punti

- Determinare la mappa di Karnaugh di una funzione logica $Y = f(X_4, X_3, X_2, X_1, X_0)$ dove X_4, X_3, X_2, X_1, X_0 sono le cifre binarie di un numero relativo x rappresentato in C1. Y è definita dall'espressione $Y = \{\sin(5x \pi/3) \geq 0\}$
- Realizzare e disegnare lo schema logico della forma ottima PS, evidenziando gli implicati essenziali.

ESERCIZIO N°5

5 punti

Realizzare la rete $Y = f(X_4, X_3, X_2, X_1, X_0)$ dell'esercizio precedente usando esclusivamente multiplexer 2 a 1.

ESERCIZIO N°6

5 punti

Dati i numeri $X = -128,75$ e $Y = -65,125$ e $Z = 0,875$

- Determinare la loro rappresentazione in virgola fissa e MS, C2, C1, Traslazione e il numero minimo di bit necessario per rappresentarli tutti correttamente.
- Se si usa una ALU a 8 bit che opera in C2 si commettono errori di rappresentazione per X, Y, Z ? Se sì, di che entità sono gli errori in valore assoluto e percentuale?

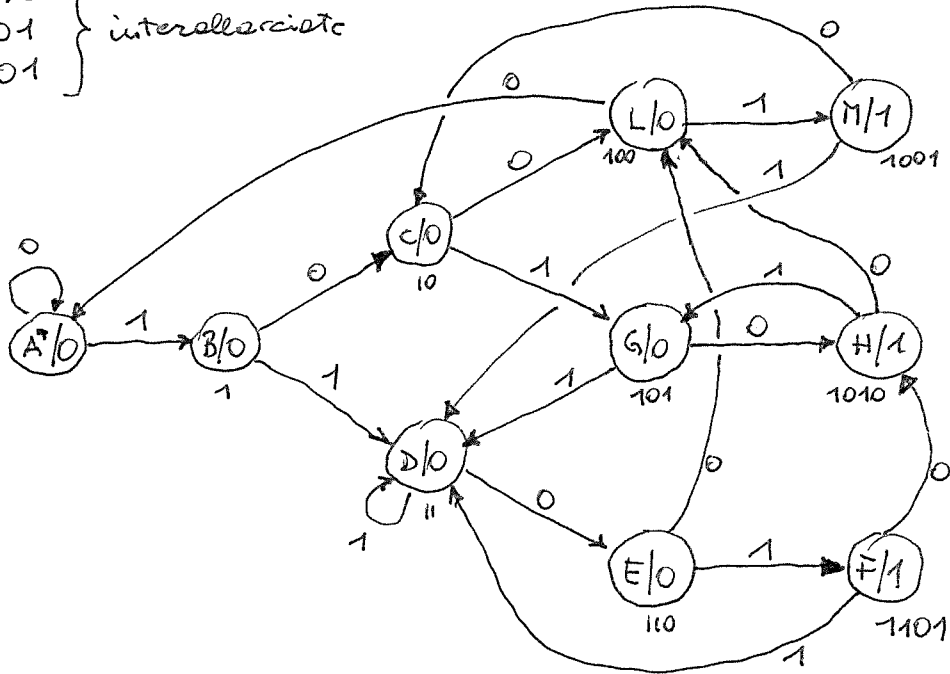
1

Realizzare una subroutine per il microcontrollore AVR XMEGA256A3BU, che lascia in R16 il valore di X modulo 12. Determinarne il tempo massimo di esecuzione in cicli di clock. Individuare se possibile una soluzione che, per qualsiasi valore di X, completa il compito con un numero di cicli di clock inferiore a 100.

```
/*
 * Per riflessioni sul problema si rimanda all'esercizio 1 del compito 1801.
 * Qui è proposta una soluzione (41 cicli) basata sulle proprietà del modulo
 */
mod12:
  push R17
  mov R16,XL
  andi R16,0xF0
  swap R16
  mov R17,XH
  andi R17,0x0F
  add R16,R17
  mov R17,XH
  andi R17,0xF0
  swap R17
  add R16,R17
  lsl R16
  lsl R16 //moltiplica per 4 la somma delle 3 cifre hex più significative
  mov R17,XL
  andi R17,0x0F
  add R16,R17 //in R16 al massimo c'è 195 (15*3*4+15)
  subi R16,192 //12*16
  brcc m1
  subi R16,-192
m1: subi R16,96
  brcc m2
  subi R16,-96
m2: subi R16,48
  brcc m3
  subi R16,-48
m3: subi R16,24
  brcc m4
  subi R16,-24
m4: subi r16,12
  brcc m5
  subi R16,-12 //ora sicuramente siamo tra 0 e 12
m5: pop R17
  ret
```

2

Riconosce
 1010 }
 1101 } interallaziate
 1001 }



Partendo da uno STATO A CASO, con la sequenza 000

si arriva a A* (occorre controllare che anche per stati non definiti rispettivamente questa proprietà cioè può essere fatto dopo la sintesi di RC1)

Analisi di equivalenze

A ₀	ok									
B ₀	C/A D/B	ok								
C ₀	L/A G/B	L/C G/D	ok							
D ₀	E/A D/B	E/C D/D	E/L D/G	ok						
E ₀	L/A F/B	L/C F/D	L/L F/G	L/E F/D	ok					
F ₁	X	X	X	X	X	ok				
G ₀	H/A D/B	H/C D/D	H/L D/G	H/E D/D	H/L D/F	X	ok			
H ₁	X	X	X	X	X	L/H G/D	X	ok		
L ₀	A/A M/B	A/C M/D	A/L M/G	A/E M/D	A/L M/F	X	A/H M/D	A/L M/G	ok	
M ₁	X	X	X	X	X	C/H D/D	X	C/L D/G	X	
	A ₀	B ₀	C ₀	D ₀	E ₀	F ₁	G ₀	H ₁	L ₀	M ₁

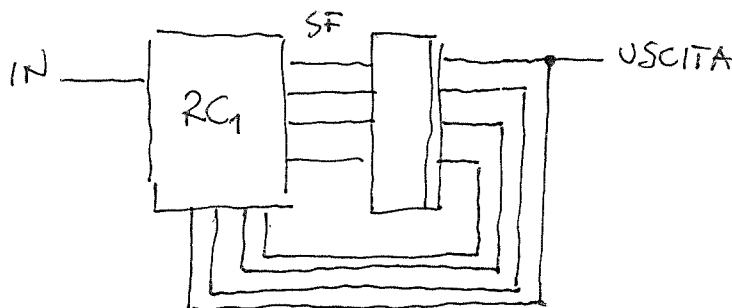
Escludendo iterativamente le varie possibilità (uscite diverse, stati futuri NON equivalenti) si conclude che il gruppo non è riducibile

Codifica (arbitr.)

- A 0 0 0 0
- B 0 0 0 1
- C 0 0 1 0
- D 0 0 1 1
- E 0 1 0 0
- F 1 0 0 0
- G 0 1 0 1
- H 1 0 0 1
- L 0 1 1 0
- M 1 0 1 0

93929.90

Architetture



(con la codifica scelta, la RC2 è un CORTO CIRCO)

3

Esercizio i costi:

A : 1M x 5 → 0,30

A₂ : 2M x 5 → 0,60

6 ¢/Mb

B : 2M x 3 → 0,24

4 ¢/Mb : più economico

Soluzioni per un modulo 2M x 16

6B ————— 1,44 €

5B + A no

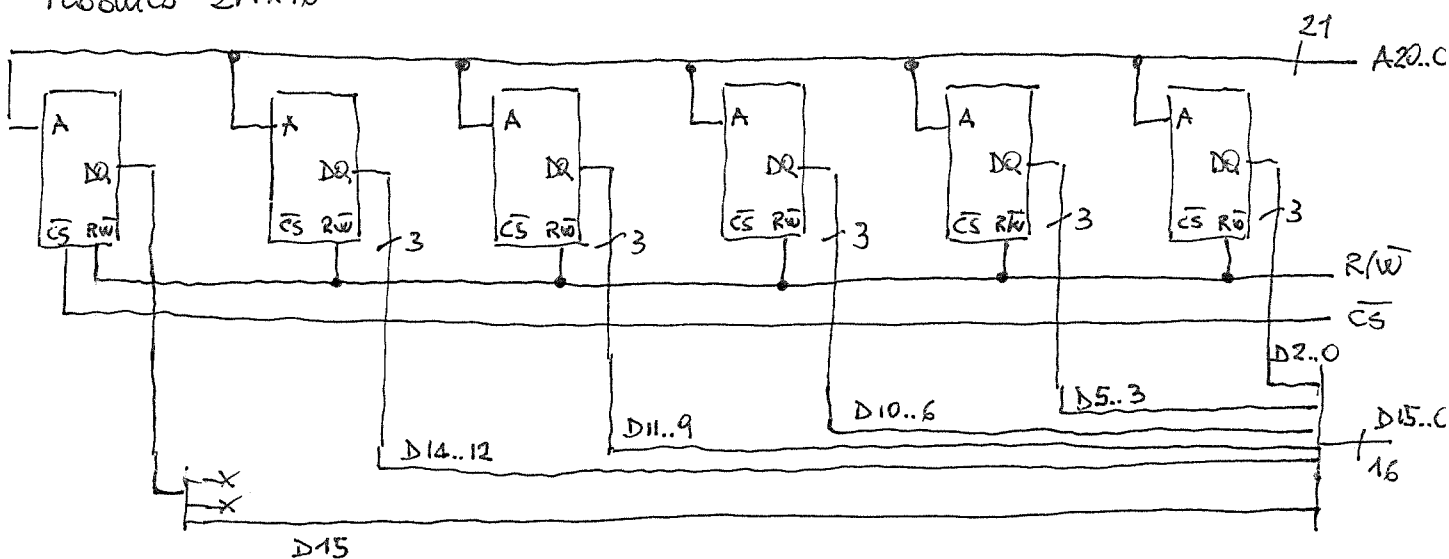
4B + A ————— 1,56 €

3B + 2A no

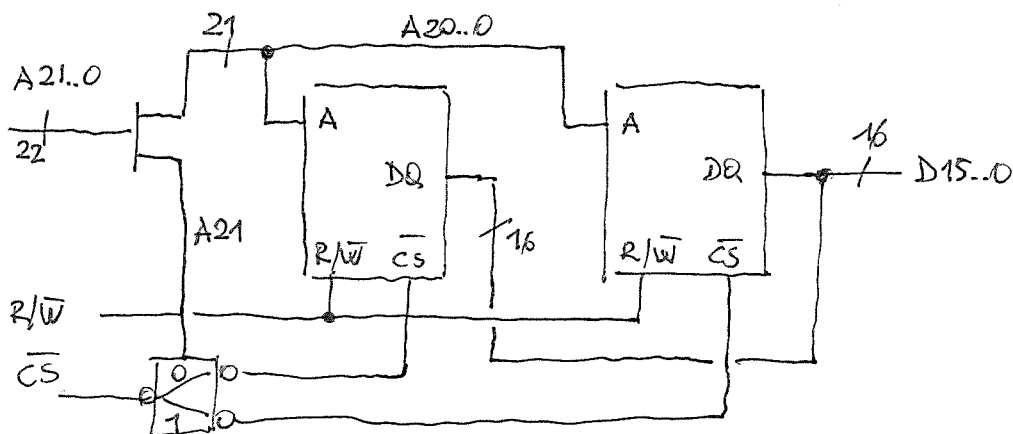
2B + 2A ————— 1,68 €

soluzione più vantaggiosa, nonostante lo spreco di bit

Modulo 2M x 16



Banco 4M x 16



4

a: determino la mappa

$x_4 = 0$

$x_3 \backslash x_2$	$x_3 x_2$	00	01	11	10
00	1 0	1 4	1 12	0 8	
01	0 1	1 5	0 13	1 9	
11	1 3	0 7	1 15	1 11	
10	0 2	1 6	0 14	1 10	

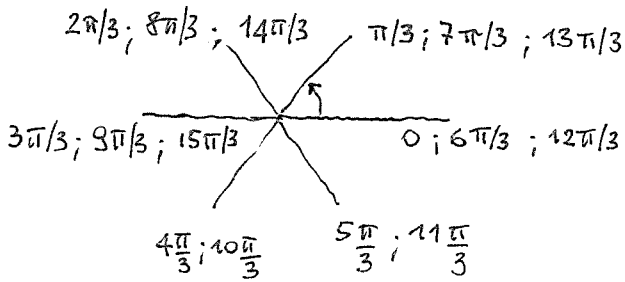
positivi

$x_4 = 1$

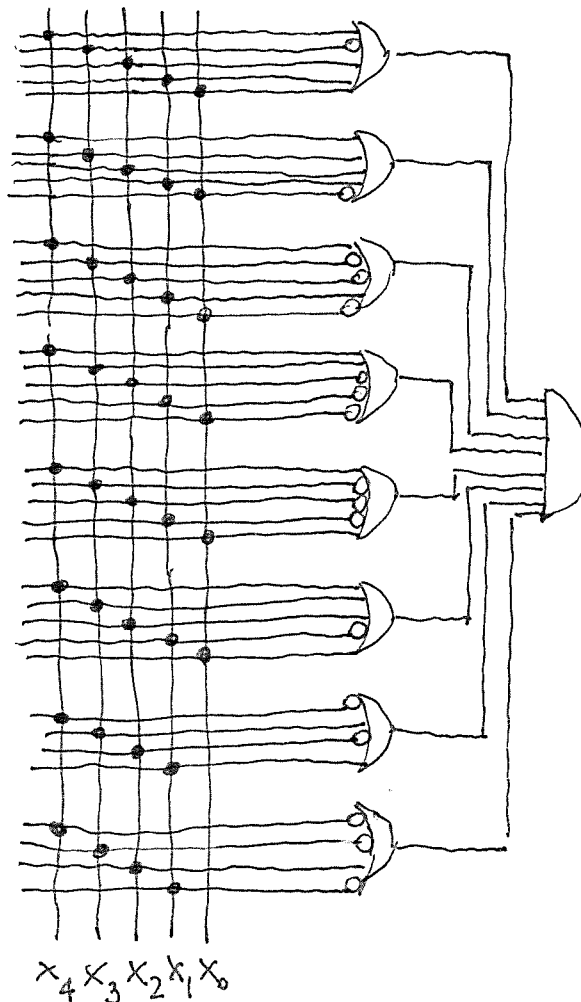
$x_3 \backslash x_2$	$x_3 x_2$	00	01	11	10
00	1 -15	0 -11	1 -3	1 -7	
01	1 -14	0 -10	1 -2	1 -6	
11	1 -13	1 -8	1 0	0 -4	
10	1 -12	1 -9	1 -1	0 -5	

negativi (il corrisp. positivo -15)

mappe: $\sin\left(5x \frac{\pi}{3}\right) = -\sin\left(x \frac{\pi}{3}\right)$



Gli IMPLICATI evidenziati sono TUTTI ESSENZIALI. Sono gli unici principali e copri e i rispettivi ϕ .

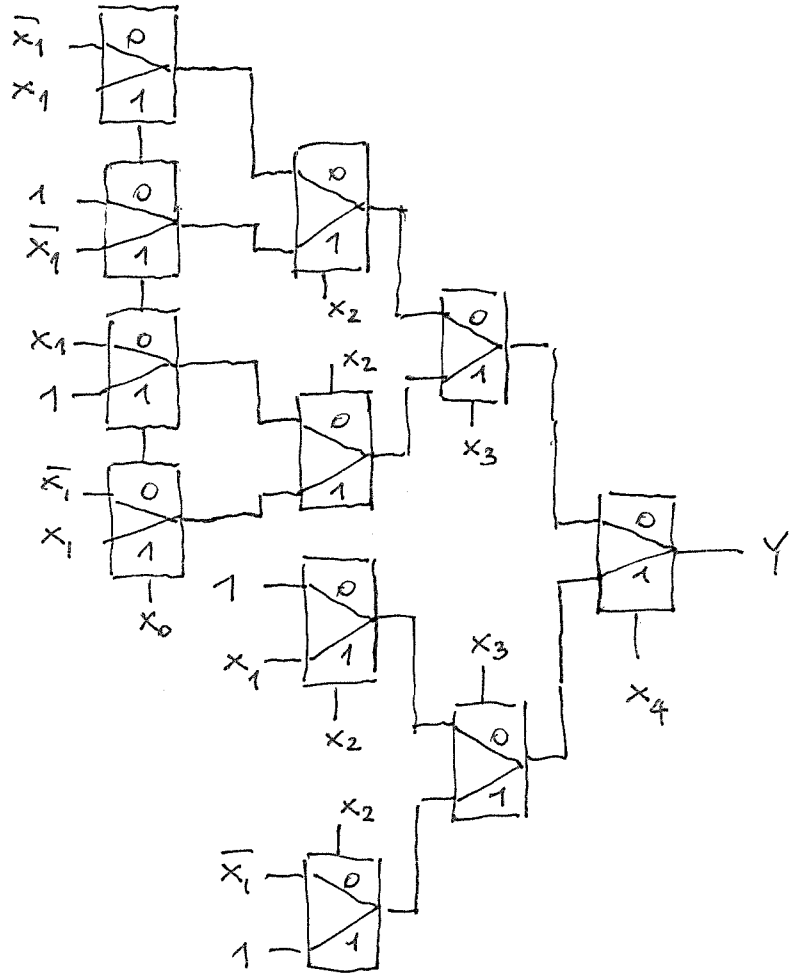


Schema logico

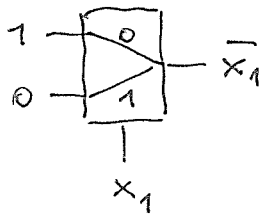
$$\begin{aligned}
 Y = & (x_4 + \bar{x}_3 + x_2 + x_1 + x_0) \cdot \\
 & (x_4 + x_3 + x_2 + x_1 + \bar{x}_0) \cdot \\
 & (x_4 + \bar{x}_3 + \bar{x}_2 + x_1 + \bar{x}_0) \cdot \\
 & (x_4 + x_3 + \bar{x}_2 + \bar{x}_1 + \bar{x}_0) \cdot \\
 & (x_4 + x_3 + x_2 + \bar{x}_1 + x_0) \cdot \\
 & (x_4 + \bar{x}_3 + \bar{x}_2 + \bar{x}_1 + x_0) \cdot \\
 & (\bar{x}_4 + x_3 + \bar{x}_2 + x_1) \cdot \\
 & (\bar{x}_4 + \bar{x}_3 + x_2 + \bar{x}_1)
 \end{aligned}$$

5

Schema a max 2:1



Per ottenere $\overline{x_1}$:



6) Occorrono 12 bit :
 1 segno
 8 valore
 3 parte frazionale (1/8)

$x = -128,75$

MS	1 1 0 0 0 0 0 0 0 0 . 1 1 0
C1	1 0 1 1 1 1 1 1 1 1 . 0 0 1
C2	1 0 1 1 1 1 1 1 1 1 . 0 1 0
T	0 0 1 1 1 1 1 1 1 1 . 0 1 0

$y = -65,125$

MS	1 0 1 0 0 0 0 0 1 . 0 0 1
C1	1 1 0 1 1 1 1 1 0 . 1 1 0
C2	1 1 0 1 1 1 1 1 0 . 1 1 1
T	0 1 0 1 1 1 1 1 0 . 1 1 1

$z = 0,875$

MS	0 0 0 0 0 0 0 0 0 . 1 1 1
C1	0 0 0 0 0 0 0 0 0 . 1 1 1
C2	0 0 0 0 0 0 0 0 0 . 1 1 1
T	1 0 0 0 0 0 0 0 0 . 1 1 1

Se devo limitarmi a 8 bit, considero solo i PIÙ significativi e il segno. Per ridurre l'errore uso l'arrotondamento. in C2

$$\hat{x} = \overbrace{11000000} \Big|_0 \quad (-128) \quad \varepsilon_e = x - \hat{x} = -0,75$$

$$\varepsilon_r = |\varepsilon_e / x| = 0,5825\%$$

$$\hat{y} = 11011111 \Big|_0 \quad (-66) \quad \varepsilon_e = 0,875$$

$$\varepsilon_r = 1,344\%$$

$$\hat{z} = 00000000 \Big|_0 \quad (0) \quad \varepsilon_e = 0,875$$

$$\varepsilon_r = 100\%$$