

SCHEDA ASE2001		Data: 07 Gennaio 2020
Cognome	Nome	

ESERCIZIO N°1

8 punti

Realizzare una subroutine `string_convert` per il microcontrollore AVR XMEGA256A3BU che trasforma una stringa codificata secondo la convenzione del C (una successione di codici terminata dal codice 0, che è usato solo per questo scopo) e memorizzata in memoria a partire dall'indirizzo contenuto in `X`, in una stringa costituita da un primo byte che contiene la lunghezza della stringa stessa (da 0 per la stringa nulla a un massimo di 255) seguito dai caratteri codificati ASCII su 8 bit (quindi 1 byte per carattere). Il risultato viene scritto a partire dall'indirizzo contenuto in `X`, sovrascrivendo i dati di partenza. Nel caso in cui la stringa originale sia più lunga di 255 caratteri, il risultato viene ottenuto troncando la stringa alla massima lunghezza possibile.

ESERCIZIO N°2

5 punti

Disegnare lo schema logico in forma normale a minimo numero di letterali (scegliendo la migliore tra SP e PS) della funzione combinatoria che avendo in ingresso i bit di un numero binario x , minore di 16, valuta il bit B_1 della codifica BCD della terza cifra decimale della radice cubica di $x + 7$.

ESERCIZIO N°3

5 punti

Realizzare, usando esclusivamente multiplexer 2:1, la rete combinatoria proposta nell'esercizio 2. Cercare di minimizzare il numero di multiplexer impiegati.

ESERCIZIO N°4

4 punti

Disegnare lo schema logico di un riconoscitore di generiche sequenze di 8 bit, non interallacciate, facendo uso di uno shift-register a 8 bit con possibilità di caricamento parallelo, di un comparatore di uguaglianza e di eventuali porte logiche elementari. La sequenza da riconoscere è disponibile come ingresso.

ESERCIZIO N°5

6 punti

Disegnare il grafo delle transizioni di una rete sequenziale sincronizzata secondo il modello di Moore, con in ingresso A e una uscita U, in grado di riconoscere ponendo U a 1 per un ciclo di clock, una qualsiasi delle 3 sequenze, interallacciate, 0101, 0010, 0110. Codificare gli stati e disegnare l'architettura della macchina; disegnare quindi lo schema logico della sola rete combinatoria per l'uscita.

La macchina è realizzata con D-FF che all'accensione assumono un valore casuale. Dopo aver incluso nel grafo gli eventuali stati non usati dalla macchina (con connessioni verso gli altri stati scelte liberamente), individuare, se esiste, una sequenza iniziale che, dopo l'accensione, porta in ogni caso la macchina in uno stato noto.

ESERCIZIO N°6

5 punti

Siano dati i 3 valori positivi $1,27 \cdot 10^{-4}$; $1,58 \cdot 10^{-4}$; $4,52 \cdot 10^3$

- a) Determinare la rappresentazione in virgola mobile IEEE754-2008 (binary32) dei 3 numeri (con **arrotondamento** al numero di macchina più vicino).
- b) Valutare la rappresentazione della somma tra le rappresentazioni dei 3 numeri, eseguita in tutti i modi possibili, usando per 2 volte un unico sommatore floating-point a 2 ingressi, con rappresentazione dell'uscita in formato binary32 (con arrotondamento classico ove necessario).

1

Realizzare una subroutine `string_convert` per il microcontrollore AVR XMEGA256A3BU che trasforma una stringa codificata secondo la convenzione del C (una successione di codici terminata dal codice 0, che è usato solo per questo scopo) e memorizzata in memoria a partire dall'indirizzo contenuto in `X`, in una stringa costituita da un primo byte che contiene la lunghezza della stringa stessa (da 0 per la stringa nulla a un massimo di 255) seguito dai caratteri codificati ASCII su 8 bit (quindi 1 byte per carattere). Il risultato viene scritto a partire dall'indirizzo contenuto in `X`, sovrascrivendo i dati di partenza. Nel caso in cui la stringa originale sia più lunga di 255 caratteri, il risultato viene ottenuto troncando la stringa alla massima lunghezza possibile.

```
string_convert:
    push ZL
    push ZH
    push R16 //lunghezza di stringa
    push R17 //aux per carattere
    clr R16
    movw ZH:ZL,XH:XL
    ld R17,Z+
loop:
    tst R17 //controlla se è il terminatore
    breq string_end
    xch Z,R17 //mette a posto il carattere prendendo il successivo
    adiw ZH:ZL,1
    inc R16 //aumenta la lunghezza
    cpi R16,255 //vede se è arrivato al massimo
    brne loop
string_end:
    st X,R16
    pop R17
    pop R16
    pop ZH
    pop ZL
    ret
```

② Svolgendo i calcoli si determinano le mappe:

	$x_3 x_2$			
$x_1 x_0$	00	01	11	10
00	1 ⁰	1 ⁴	0 ¹²	1 ⁸
01	0 ¹	0 ⁵	0 ¹³	0 ⁹
11	0 ³	0 ⁷	1 ¹⁵	0 ¹¹
10	0 ²	0 ⁶	0 ¹⁴	0 ¹⁰

$\left. \begin{array}{l} \sqrt[3]{11+7} ; 3^{\text{a}} \text{ cifra decimale} \\ B_1 \text{ della codifica BCD} \end{array} \right\}$

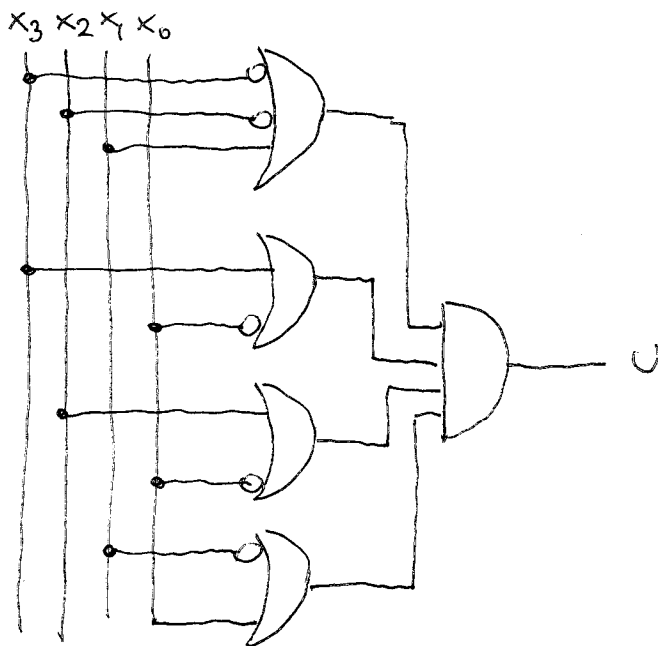
siatesi SP : 3 impl essenziali ; 10 eq.

$$U = \bar{x}_3 \bar{x}_1 \bar{x}_0 + \bar{x}_2 \bar{x}_1 \bar{x}_0 + x_3 x_2 x_1 x_0$$

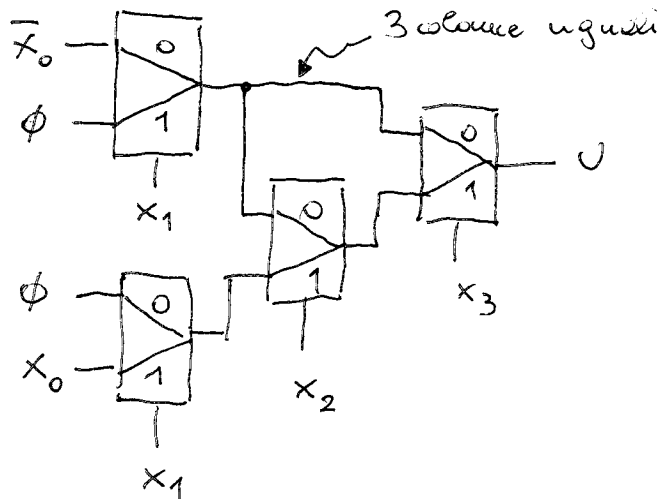
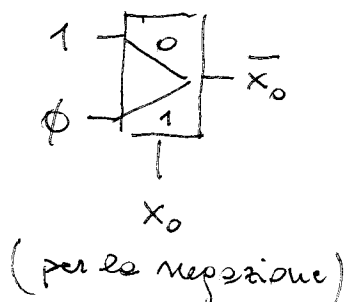
siatesi PS : 4 impl (NON ess) ; 9 eq.

$$U = (\bar{x}_3 + \bar{x}_2 + x_1)(x_3 + \bar{x}_0)(x_2 + \bar{x}_0)(\bar{x}_1 + x_0)$$

Schema logico

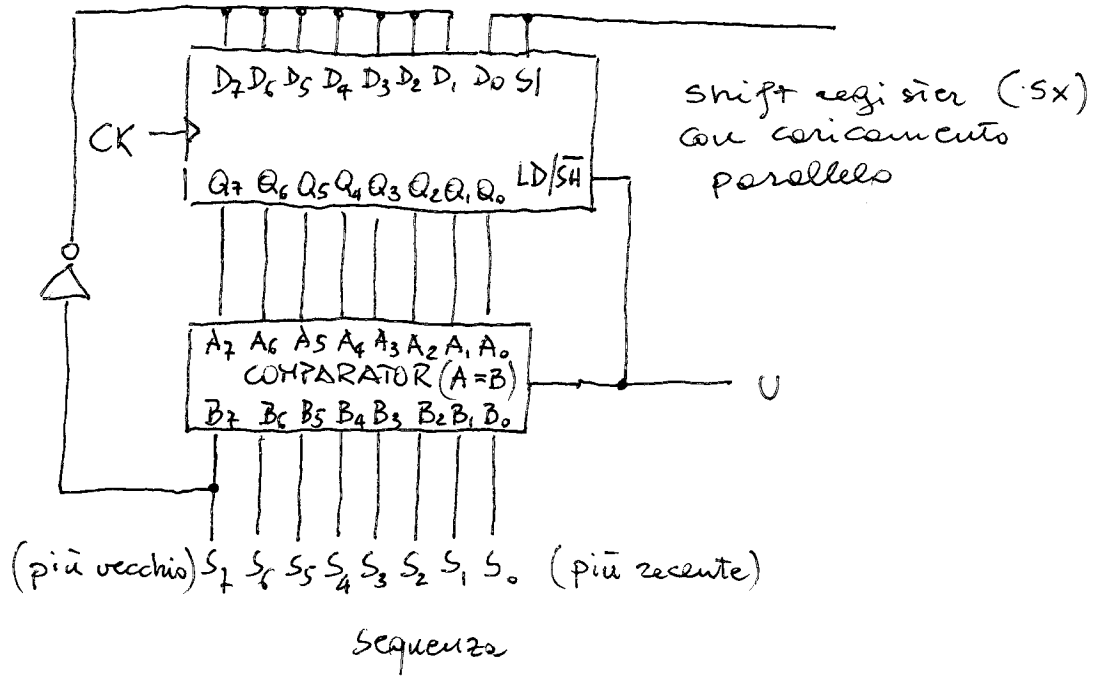


③ Siatesi con mux 2:1

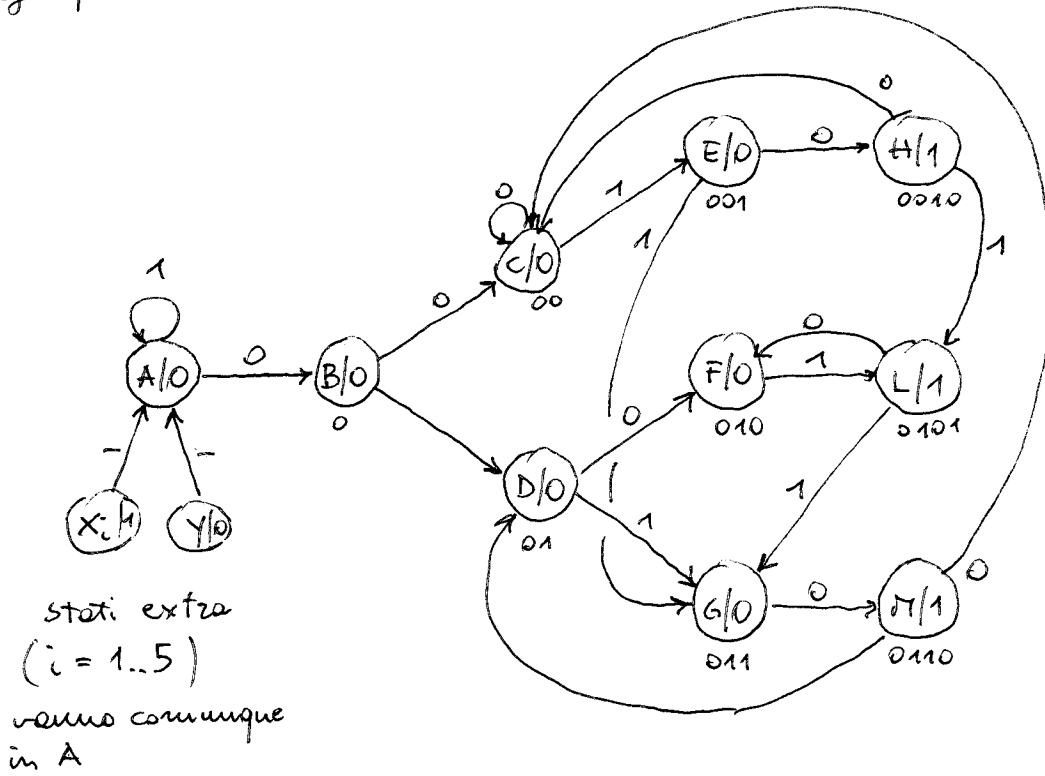


4

usando \bar{S}_7 non si avrà riconoscimento per i 7 cicli successivi



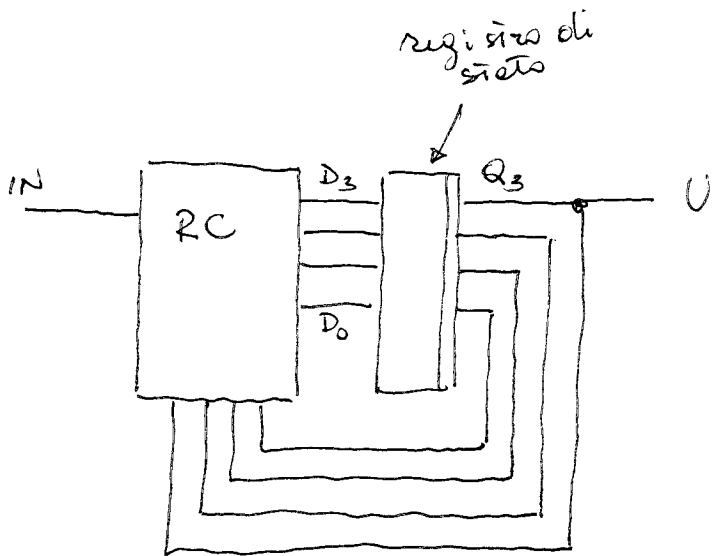
5) Grafo



Codifica degli stati

	Q_3	Q_2	Q_1	Q_0
A	0	0	0	0
B	0	0	0	1
C	0	0	1	0
D	0	0	1	1
E	0	1	0	0
F	0	1	0	1
G	0	1	1	0
Y	0	1	1	1
H	1	0	0	0
L	1	0	0	1
M	1	0	1	0
X ₁	1	0	1	1
X ₂	1	1	0	0
X ₃	1	1	0	1
X ₄	1	1	1	0
X ₅	1	1	1	1

Architettura (MOORE)



rete per l'uscita: corto circuito
 $U = Q_3$

⑥ Rappresentazione dei numeri, tutti normalizzati

$$x = 1,27 \times 10^{-4} \quad 2^{-13} (1 + 2^{-23} \times 338766) \text{ in}$$

$$S \mid \overset{E}{01110010} \mid \overset{T}{00001010010101101001110}$$

$$y = 1,58 \times 10^{-4} \quad 2^{-13} (1 + 2469069 \times 2^{-23}) \text{ in}$$

$$0 \mid 01110010 \mid 010010110101100110011001101$$

$$z = 4,52 \times 10^3 \quad 2^{12} (1 + 868352 \times 2^{-23}) \text{ esatto}$$

$$0 \mid 10001011 \mid 000110101000000000000000$$

La somma in binary32 è COMMUTATIVA.
Vista la distanza tra esponenti (2^{25}) si ha che

$$\hat{x} + \hat{z} \approx \hat{z}$$

$$\hat{y} + \hat{z} \approx \hat{z}$$

$$\rightarrow \text{Quindi } (\hat{z} + \hat{x}) + \hat{y} = (\hat{z} + \hat{y}) + \hat{x} = \hat{z}$$

Mentre se si considera

$$\hat{w} \approx \hat{x} + \hat{y} \quad \hat{w} \approx 2^{-12} (1 + 2^{-23} \times 1403918) \text{ in}$$

$$0 \mid 01110011 \mid 001010101101100000001110$$

La distanza tra esponenti ora è 2^{24} , che causa arrotond.

$$\hat{w} + \hat{z} \approx \hat{z} \text{ che è rappresentato da}$$

$$\rightarrow 0 \mid 10001011 \mid 000110101000000000000001$$