

ESERCIZIO N°1

5 punti

M è la matricola dello studente. Determinare i bit della rappresentazione binary 32 IEEE 754-2008 con la migliore approssimazione possibile dei seguenti numeri:

M , $(3M)^6$, $-(11M)^{-6}$

e valutare per ciascuno l'errore relativo $\frac{\hat{x}-x}{x}$

ESERCIZIO N°2

8 punti

Realizzare una subroutine ritardo per il microcontrollore AVR XMEGA256A3BU che non altera alcun registro (compreso CPU_SREG) e viene eseguita in M cicli di clock, da CALL (4 cicli) a RET (5 cicli) compresi.

ESERCIZIO N°3

5 punti

Progettare e disegnare lo schema logico di una rete sequenziale sincrona con un ingresso di abilitazione E (se $E = 0$ lo stato della macchina non cambia) in grado di generare una sequenza periodica il cui periodo vale $\{b_{11}, \bar{b}_5, b_9, b_7, \bar{b}_7, b_5, b_0\}$. I valori b_0, b_1, \dots sono le cifre binarie della codifica BCD di M ; b_0 è il bit meno significativo.

ESERCIZIO N°4

5 punti

Lo studente proponga una funzione combinatoria a scelta con 5 variabili di ingresso X_4, X_3, X_2, X_1, X_0 , nella cui tabella di verità siano presenti 13 "1", 11 "0" e 8 "-". La funzione deve avere 2 e 2 soli implicanti principali di ordine 3 (compresi i don't care considerati come "1"), oltre ad altri implicanti di ordine minore e ovviamente nessuno di ordine maggiore. Sintetizzare la funzione in forma PS ottima (minimo numero di letterali), indicando esplicitamente quali sono gli implicati essenziali (non è richiesto il disegno dello schema logico).

ESERCIZIO N°5

5 punti

Lo studente realizzi la funzione dell'esercizio precedente avendo a disposizione invertitori e 12 multiplexer 2:1.

ESERCIZIO N°6

5 punti

Determinare il diagramma di flusso del seguente sequenziatore. Agli stati deve essere attribuito il nome S_i , con i corrispondente al codice dello stato. Le 8 righe della SRAM contengono i seguenti 8 valori:

$$| M + 7777 |_{512}$$

$$| M^2 + 253793 |_{512}$$

$$| 3M + 111111 |_{512}$$

$$| 73M^3 + 3 |_{512}$$

$$| 8^M + 7M |_{512}$$

$$| M! + 493 |_{512}$$

$$| 5M + 178 |_{512}$$

$$| 11M + 33 |_{512}$$

Sarebbe stato possibile realizzare il sequenziatore con un contatore a caricamento parallelo, risparmiando sulla dimensione della SRAM (spiegare)? La notazione $| x |_{512}$ indica l'operazione "x modulo 512".

