

ARCHITETTURA DEI SISTEMI ELETTRONICI

LEZIONE N° 14

- **Ring Counters**
- **Modelli di reti sequenziali**
- **Descrizione di reti sequenziali**
- **Descrizione di reti sequenziali**
- **Tabella delle transizioni**

A.S.E.

14.1

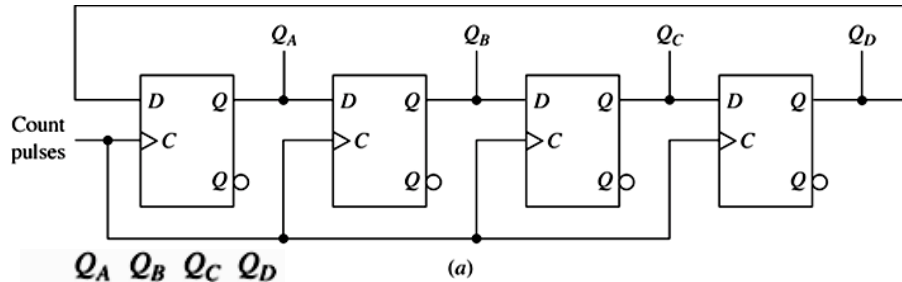
Richiami

- **Registri**
- **Contatori**

A.S.E.

14.2

Ring Counter modulo 4



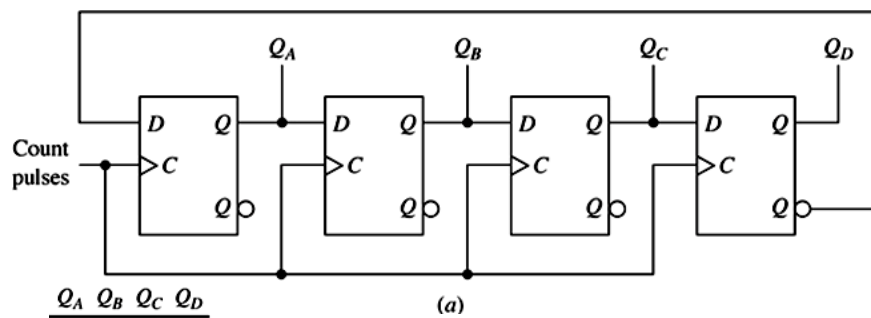
Q_A	Q_B	Q_C	Q_D
1	0	0	0
0	1	0	0
0	0	1	0
0	0	0	1
<hr/>			
1	0	0	0
etc.			

(b)

A.S.E.

14.3

Twisted-Ring Counter modulo 8



Q_A	Q_B	Q_C	Q_D
0	0	0	0
1	0	0	0
1	1	0	0
1	1	1	0
1	1	1	1
0	1	1	1
0	0	1	1
0	0	0	1
<hr/>			
0	0	0	0
etc.			

Johnson Counter

A.S.E.

14.4

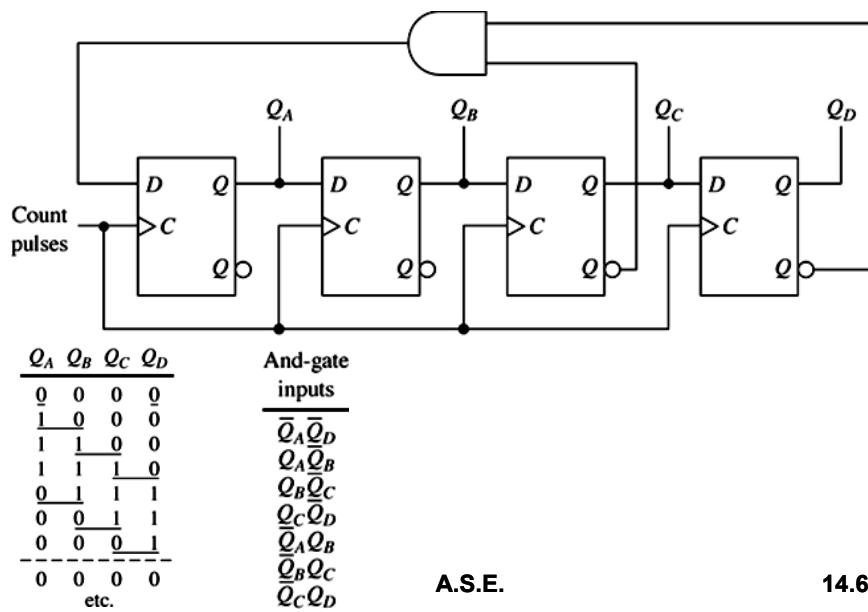
Decodificatore

Q_A	Q_B	Q_C	Q_D	And-gate inputs
0	0	0	0	$\overline{Q_A}\overline{Q_D}$
1	0	0	0	$Q_A\overline{Q_B}$
1	1	0	0	$Q_B\overline{Q_C}$
1	1	1	0	$Q_C\overline{Q_D}$
1	1	1	1	Q_AQ_D
0	1	1	1	$\overline{Q_A}Q_B$
0	0	1	1	$\overline{Q_B}Q_C$
0	0	0	1	$\overline{Q_C}Q_D$
0	0	0	0	
etc.				

A.S.E.

14.5

Jhonson Counter modulo 7



A.S.E.

14.6

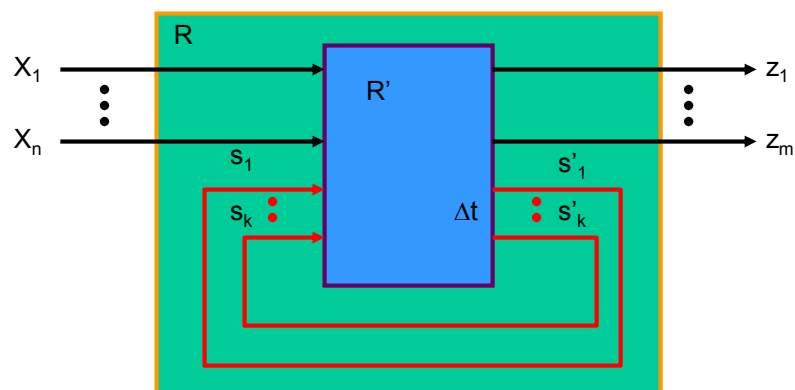
Osservazioni

- I contatori mostrati non richiedono “grossi” decodificatori
- È sotto utilizzato il numero dei Flip-Flop
- max $2n$ stati contro i 2^n possibili
- Possibilità di errore irrimediabile
 - Per esempio, nel contatore modulo 4, se accidentalmente si genera una sequenza con due “1” non si torna più a quella originaria

A.S.E.

14.7

Modello 1 di rete sequenziale



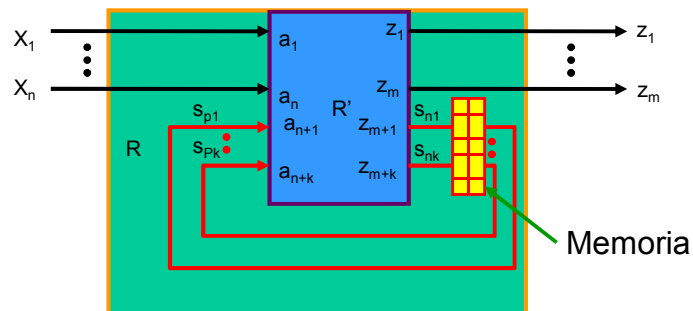
La rete R' è priva di anelli, ovvero è una rete combinatoria

A.S.E.

14.8

Macchina di MEALY 1

- Le uscite sono funzioni delle variabili di stato e degli ingressi

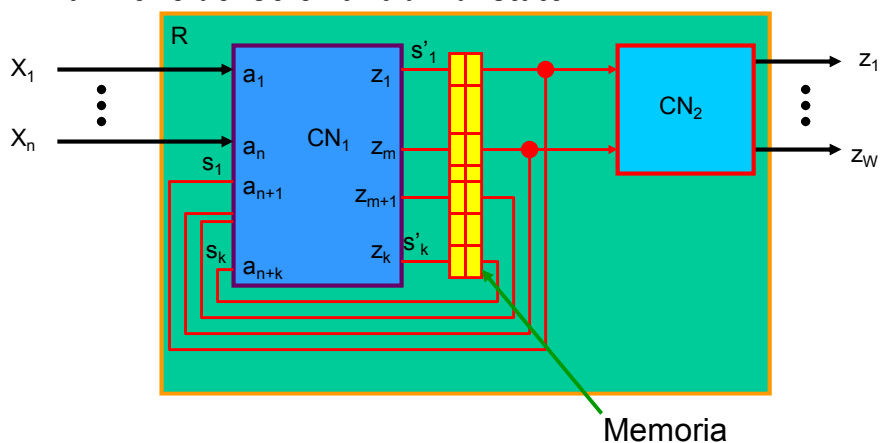


A.S.E.

14.9

Macchina di MOORE 1

- Le variabili d'uscita, in un determinato istante, sono funzione del sole variabili di stato

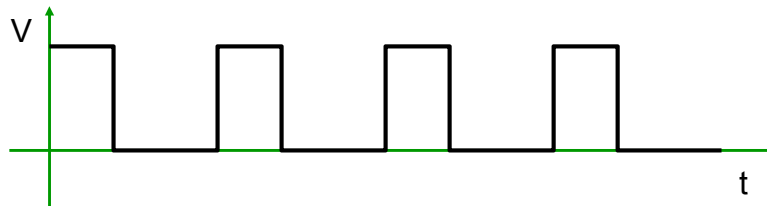


A.S.E.

14.10

Instabilità

- Segnale di CLOCK



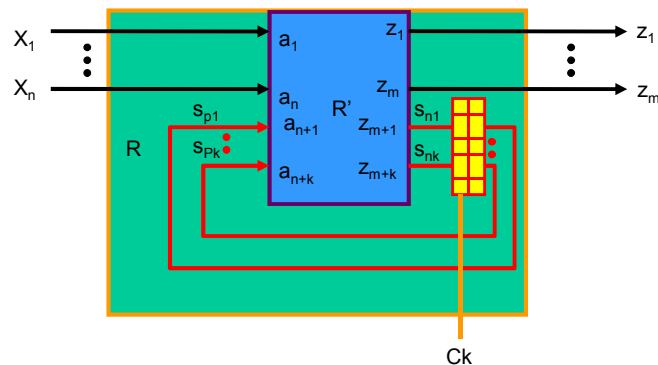
- La memoria cambia le proprie uscite in corrispondenza del fronte di discesa (salita) del CLOCK

A.S.E.

14.11

Macchina di MEALY 2

- Le uscite sono funzioni delle variabili di stato e degli ingressi

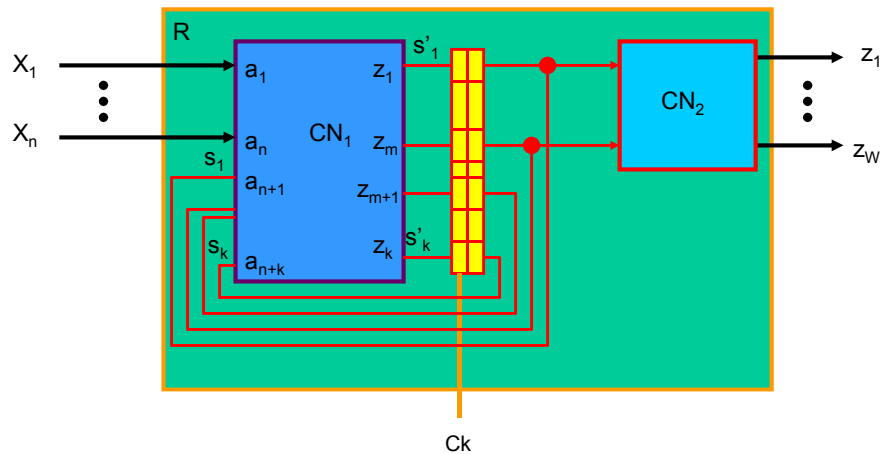


A.S.E.

14.12

Macchina di MOORE 2

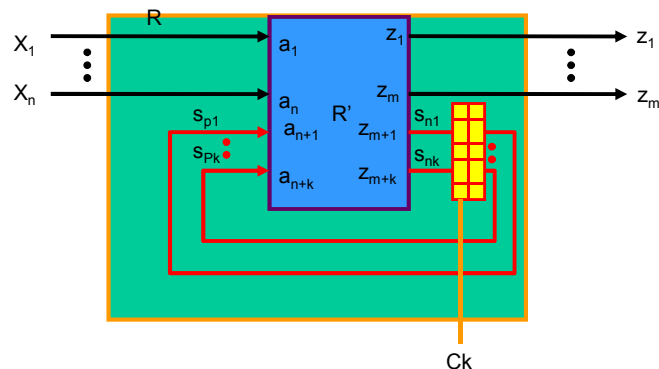
- Le variabili d'uscita, in un determinato istante, sono funzione del sole variabili di stato



A.S.E.

14.13

Rete sequenziale sincronizzata



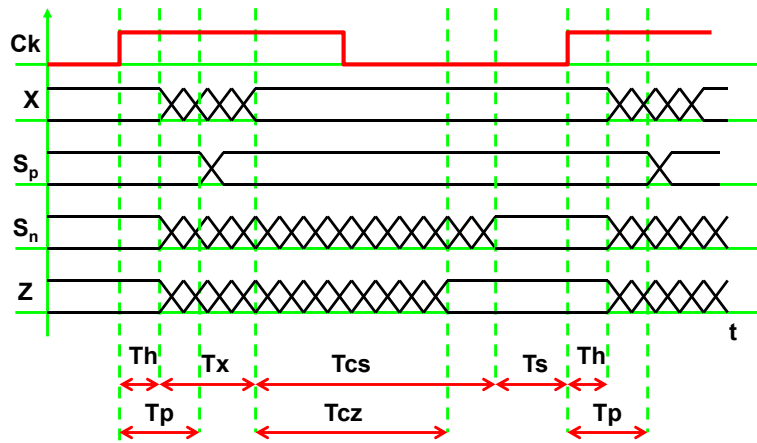
Per il corretto funzionamento è necessario che siano rispettati i tempi T_{setup} e T_{hold} del registro

A.S.E.

14.14

Temporizzazione

- Condizioni sugli ingressi



A.S.E.

14.15

Glossario

- $T_h = T_{\text{hold}}$ (tempo di mantenimento dopo il campionamento)
- $T_s = T_{\text{setup}}$ (tempo di stabilizzazione prima del campionamento)
- $T_p = T_{\text{propagation}}$ (tempo di propagazione del dato nel Flip-Flop D)
- $T_x = T_{\text{input}}$ (tempo durante il quale gli ingressi possono variare)
- $T_{cs} = T_{\text{calc-s}}$ (Tempo di calcolo delle variabili di stato)
- $T_{cz} = T_{\text{calc-z}}$ (Tempo di calcolo delle variabili d'uscita)

A.S.E.

14.16

Osservazioni

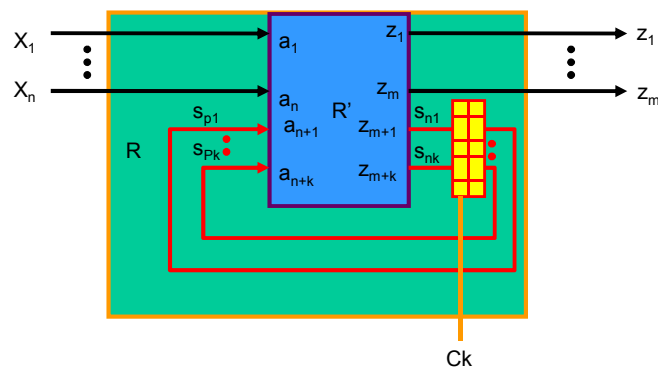
- In questa macchina il tempo di calcolo delle variabili di stato limita pesantemente l'intervallo di tempo durante il quale gli ingressi possono essere instabili
- Per garantire la sincronizzazione degli ingressi si può mettere una barriera di F-F D (un Registro) subito dopo i terminali d'ingresso

A.S.E.

14.17

Macchina di Mealy

- Le uscite sono funzioni delle variabili di stato e degli ingressi

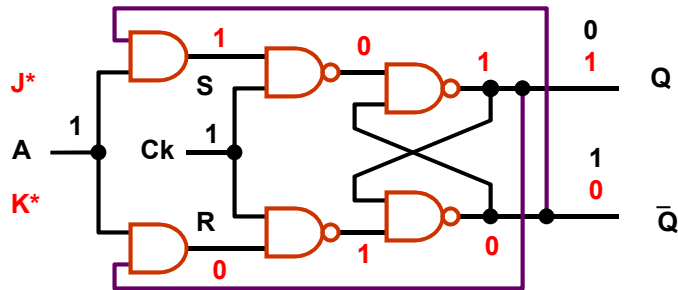


A.S.E.

14.18

Problema dell'instabilità

- Presenza di anelli multipli



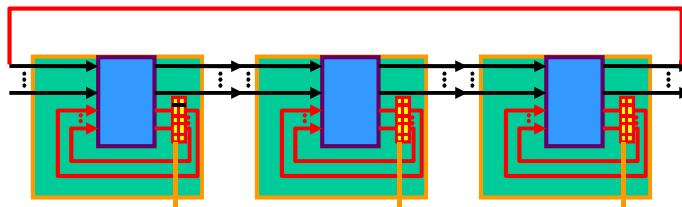
- A causa dei ritardi sulle porte le uscite oscillano

A.S.E.

14.19

Osservazioni

- Le uscite sono asincrone
- È pericoloso usare più reti fra loro connesse
 - si può ottenere una macchina asincrona “nascosta”

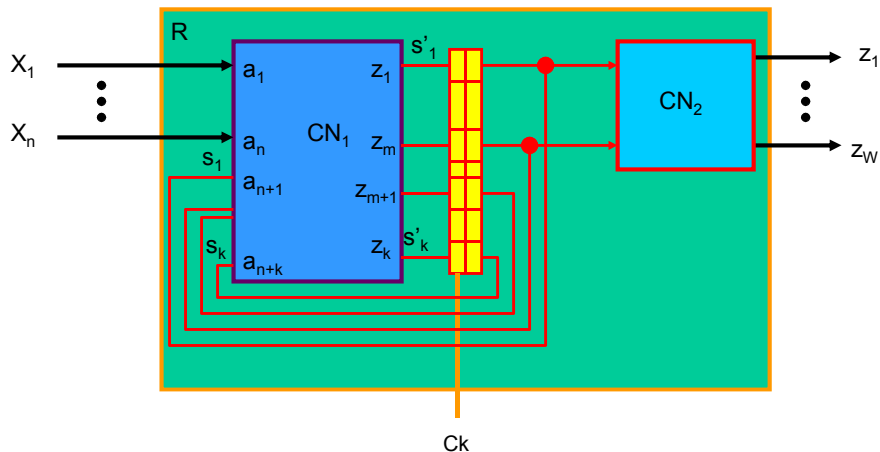


A.S.E.

14.20

Macchina di MOORE

- Le variabili d'uscita, in un determinato istante, sono funzione del sole variabili di stato



A.S.E.

14.21

Osservazioni

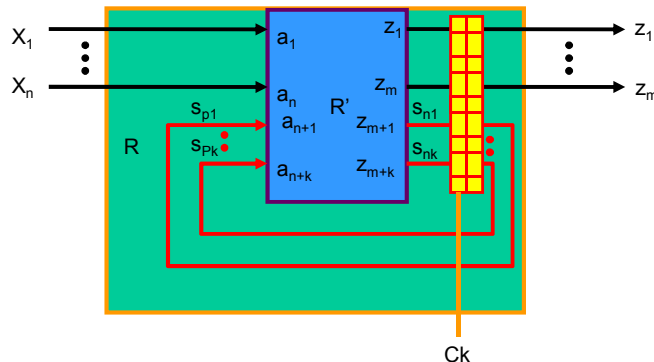
- Le uscite sono sincrone
- È possibile usare più reti fra loro connesse senza il pericolo di creare anelli di reazione che possono dare luogo a reti sequenziali asincrone
- Le condizioni da rispettare sui vari tempi di assestamento risultano meno stringenti
 - Le uscite vengono presentate in ritardo rispetto alla macchina di Mealy (tempo d'attesa per la sincronizzazione)

A.S.E.

14.22

Macchina di Mealy Ritardata

- Le uscite sono funzioni delle variabili di stato e degli ingressi, ma risultano sincronizzate



A.S.E.

14.23

Osservazioni

- Le uscite sono sincrone
- È possibile usare più reti fra loro connesse senza il pericolo di creare anelli di reazione che possono dare luogo a reti sequenziali asincrone
- Le condizioni da rispettare sui vari tempi di assestamento risultano meno stringenti
- La macchina di Mealy ritardata è una macchina di Moore in senso stretto
- Può richiedere meno stati interni della macchina di Moore

A.S.E.

14.24

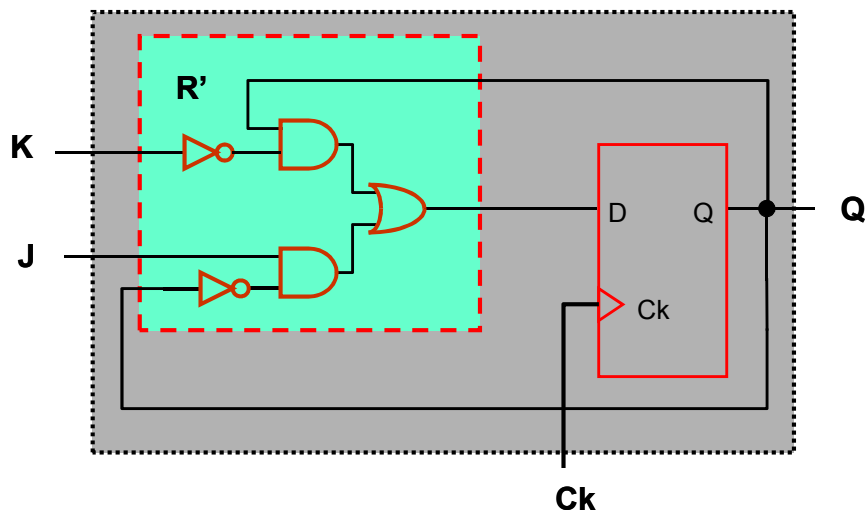
Descrizione di reti sequenziali

- **Varie tecniche di rappresentazione**
 - **Mediante ASM (diagramma di flusso)**
 - Intuitivo, di facile interpretazione
 - **Mediante Diagramma degli stati (grafo orientato)**
 - Molto compatto, evidenzia la memorizzazione
 - **Tabella degli stati => Tabella delle transizioni**
 - Molto compatta, può essere utilizzata per la sintesi
 - **Mediante forme d'onda**
 - Fornisce indicazione dell'andamento nel tempo
 - **Mediante linguaggio di programmazione**
 - Consente la verifica e sintesi automatica

A.S.E.

14.25

Esempio Fli-Flop J-K Master -Slave



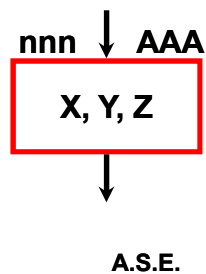
A.S.E.

14.26

Elementi base del diagramma di flusso (ASM= Algorithmic State Machine)

- **Blocco di Stato**

- AAA Etichetta
- nnn numerazione di stato
- X, Y, Z Uscite attive

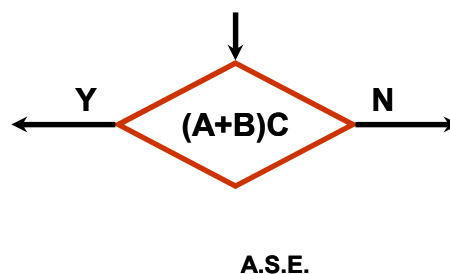


14.27

Elementi base del diagramma di flusso 2

- **Blocco Decisionale**

- $(A+B)C$ Condizione su gli ingressi
- Y (1) (V) Condizione verificata
- N (0) (F) Condizione non verificata

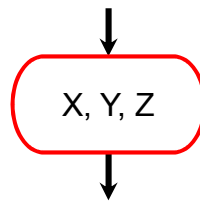


14.28

Elementi base del diagramma di flusso

3

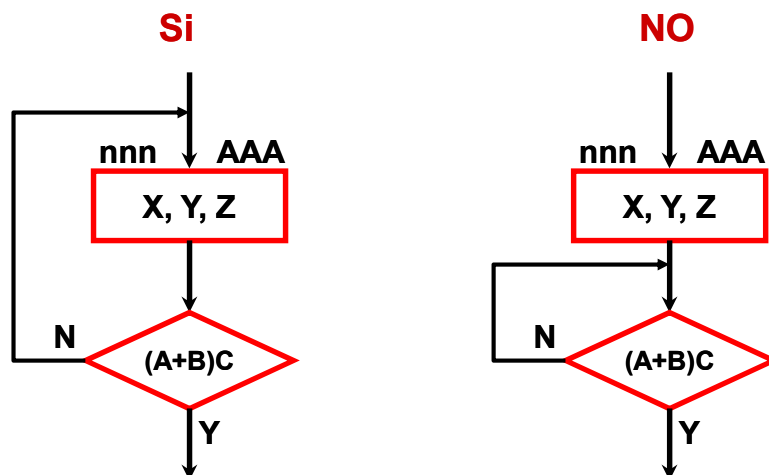
- **Blocco di Uscita**
 - Utile per le uscite asincrone
 - X, Y, Z Uscite attive



A.S.E.

14.29

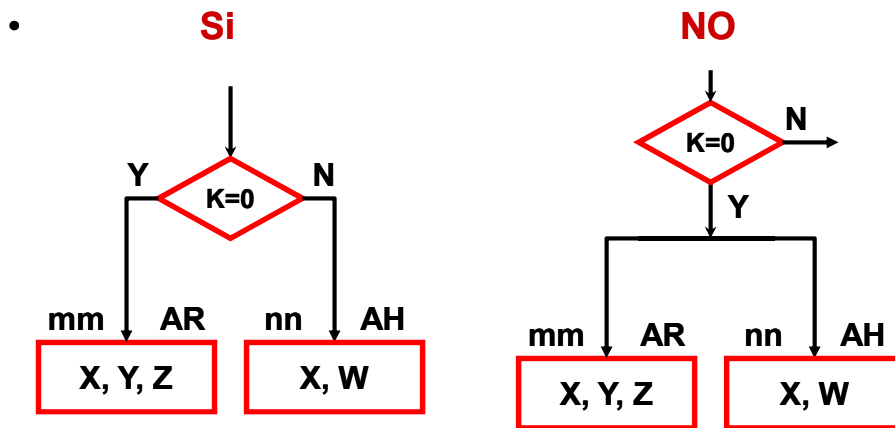
Condizioni sul Diagramma di flusso 1



A.S.E.

14.30

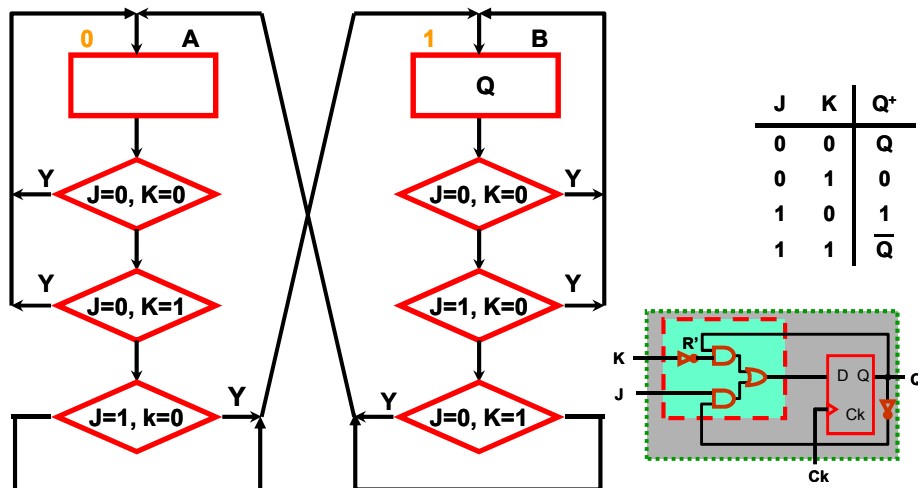
Condizioni sul Diagramma di flusso 2



A.S.E.

14.31

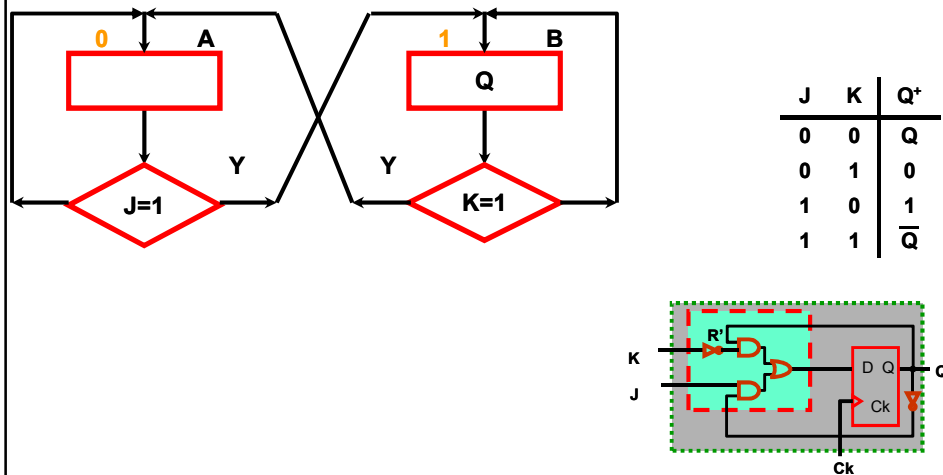
Diagramma di flusso del Flip – Flop J-K



A.S.E.

14.32

Diagramma di flusso del Flip – Flop J-K



A.S.E.

14.33

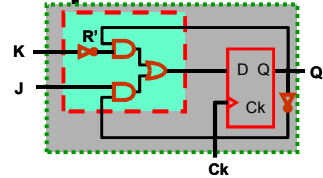
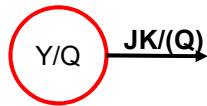
Grafo Orientato

- **I nodi corrispondono agli stati**
 - Internamente è indicato il valore dello stato e delle variabili d'uscita
 - da ogni nodo partano tanti archi quante sono le configurazioni degli ingressi
- **Gli archi orientati corrispondono alle transizioni dovute agli ingressi**
 - Sopra gli archi è riportata la configurazione degli ingressi corrispondente (e delle uscite asincrone)
 - Le configurazioni degli ingressi che danno luogo a stati non specificati comportano archi interrotti

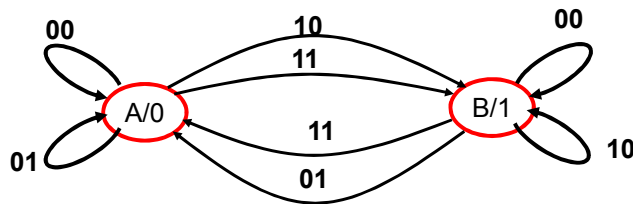
A.S.E.

14.34

Grafo del Flip – Flop J-K



- Gli archi che si richiudono sullo stesso stato da dove partono indicano uno stato stabile di Memorizzazione

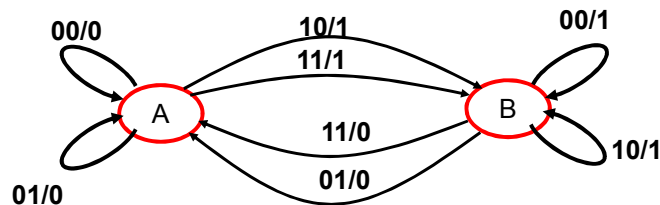
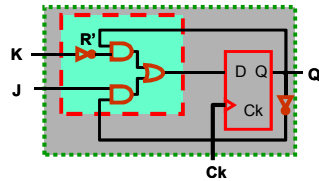


J	K	Q
0	0	Q
0	1	0
1	0	1
1	1	\bar{Q}

A.S.E.

14.35

Grafo del Flip – Flop J-K (no)

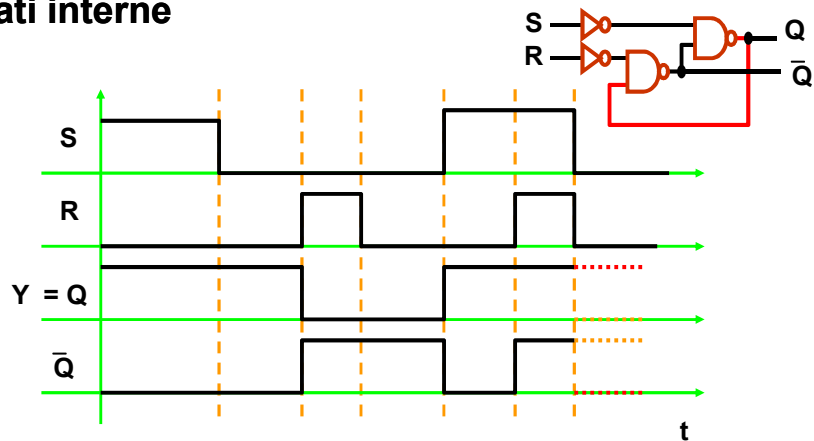


A.S.E.

14.36

Forme d'onda

- Si riportano sia gli ingressi, sia le uscite, che gli stati interne



A.S.E.

14.37

Tabella degli stati

- Tante righe quanti sono gli stati interni
- Tante colonne quante sono le configurazioni degli ingressi
- In ogni casella si indica lo stato di "arrivo"
- Lo stato è cerchiato se non cambia
- A destra della tabella si può riportare il valore delle uscite

SR		Q			
S	R	00	01	11	10
0	0	A	A	--	B
0	1	A	A	--	B
1	0	B	A	--	B
1	1	B	A	--	B

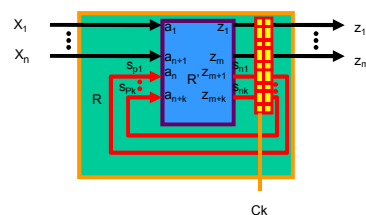
A.S.E.

14.38

Tabella delle transizioni

- Si riportano
 - Valore degli ingressi
 - Variabili di stato di partenza (Stato presente)
 - Variabili di stato di arrivo (Nuovo stato)

X_1	...	X_n	Sp_1	...	Sp_n	Sn_1	Sn
0	0	0	0	0	0	0	1	0
0	0	0	0	0	1	0	1	1
..
0	0	0	1	1	1	1	0	1
0	0	1	0	0	0	1	1	1
0	0	1	0	0	1	0	1	0
..
1	1	1	1	1	1	0	1	1



A.S.E.

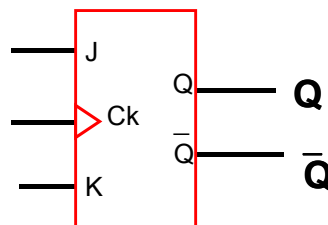
14.39

Flip - Flop J – K

- Tabella delle funzioni

Ck	J	K	Q
0	X	X	Q
1	X	X	Q
	X	X	Q
	0	0	Q
	0	1	0
	1	0	1
	1	1	\bar{Q}

Schema logico

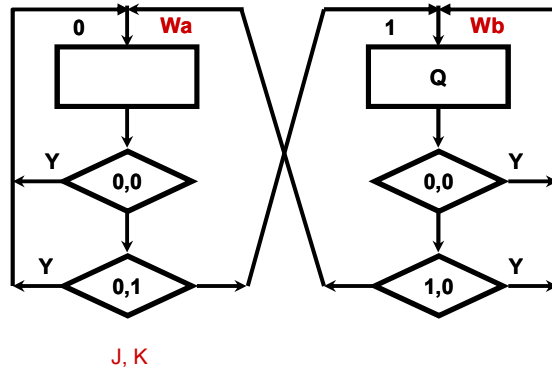


A.S.E.

14.40

Diagramma di flusso

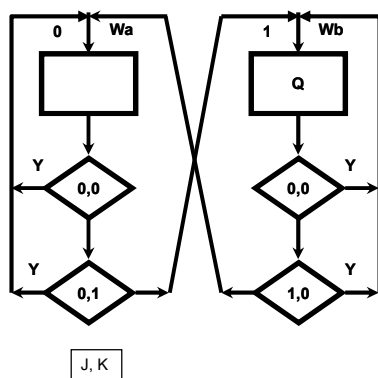
Ck	J	K	Q
0	X	X	Q
1	X	X	Q
	X	X	Q
	0	0	Q
	0	1	0
	1	0	1
	1	1	\bar{Q}



A.S.E.

14.41

Tabella delle transizioni



Wp	J	K	Wn
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

A.S.E.

14.42

Individuazioni delle equazioni

- Costruzione delle Mappe di Karnaugh

W_p	J	K	W_n	Q
0	0	0	0	0
0	0	1	0	0
0	1	0	1	1
0	1	1	1	1
1	0	0	1	1
1	0	1	0	0
1	1	0	1	1
1	1	1	0	0

W_n J,K		0,0	0,1	1,1	1,0
W_p	0	0	0	1	1
	1	1	0	0	1

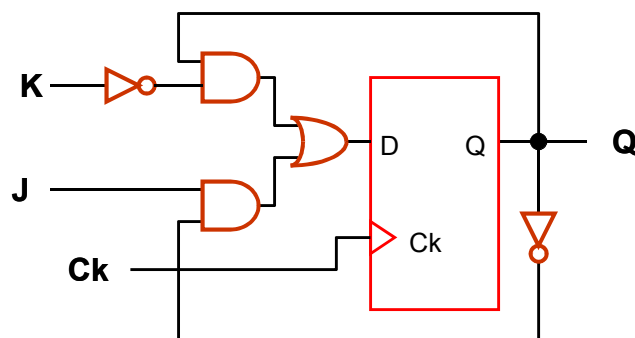
$$W_n = J \cdot \overline{W_p} + \overline{K} \cdot W_p$$

A.S.E.

14.43

Schema

$$W_n = J \cdot \overline{W_p} + \overline{K} \cdot W_p$$






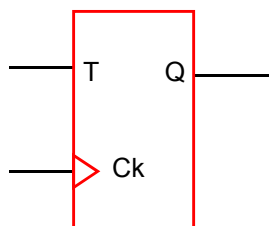
A.S.E.

14.44

Flip - Flop T (*TOGGLE*)

- **Tabella delle funzioni** **Schema logico**

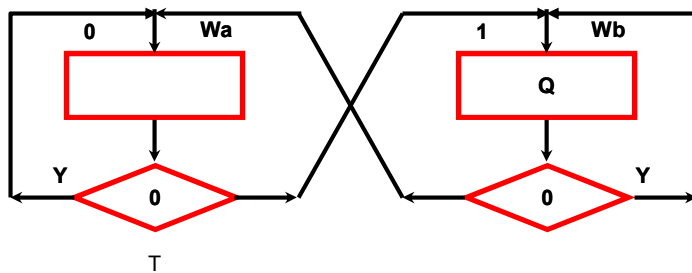
Ck	T	Q
0	X	Q
1	X	Q
	X	Q
	0	Q
	1	\bar{Q}



A.S.E.

14.45

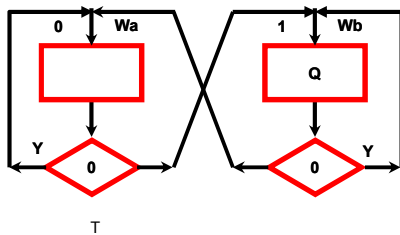
Diagramma di flusso



A.S.E.

14.46

Tabella delle transizioni



T	Wp	Wn
0	0	0
0	1	1
1	0	1
1	1	0

A.S.E.

14.47

Individuazioni delle equazioni

- Costruzione delle Mappe di Karnaugh

T	Wp	Wn	Q
0	0	0	0
0	1	1	1
1	0	1	1
1	1	0	0

T		0	1
Wp	0	0	1
	1	1	0

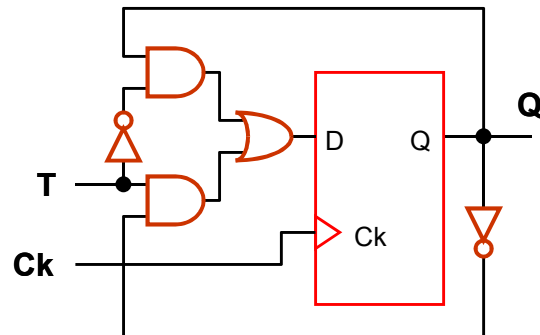
$$Wn = T \cdot \overline{Wp} + \overline{T} \cdot Wp$$

A.S.E.

14.48

Schema

$$W_n = T \cdot \overline{W_p} + \overline{T} \cdot W_p$$



A.S.E.

14.49

Riconoscitore di sequenza

- Y attiva per la sequenza "0101"
- Valido anche per sequenze interallacciate

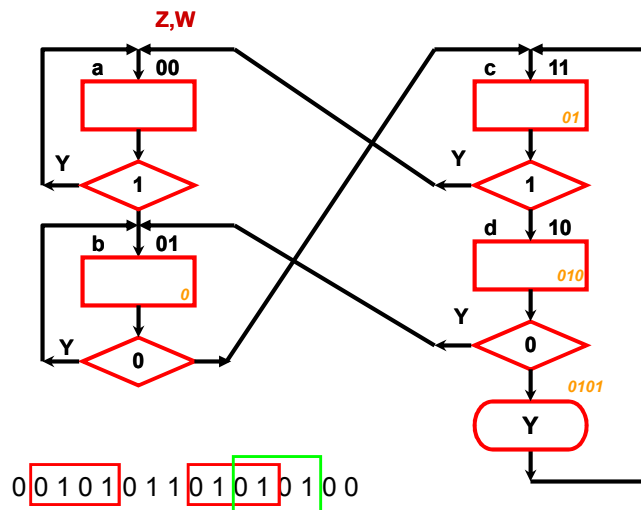
• 0 0 0 1 0 0 1 0 1 1 0 1 0 1 0 1 0

- Riconoscitore di sequenza

A.S.E.

14.50

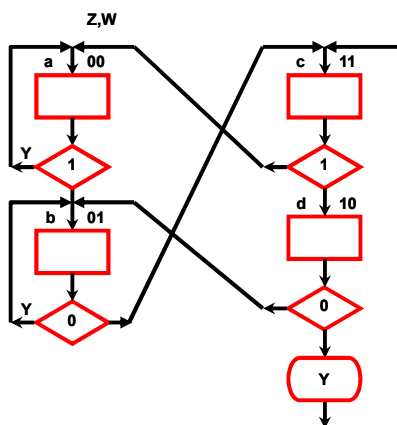
Diagramma di flusso [0101]



A.S.E.

14.51

Tabella delle transizioni



Zp	Wp	X	Zn	Wn
0	0	0	0	1
0	0	1	0	0
0	1	0	0	1
0	1	1	1	1
1	0	0	0	1
1	0	1	1	1
1	1	0	1	0
1	1	1	0	0

A.S.E.

14.52

Individuazioni delle equazioni

Zp	Wp	X	Zn	Wn	Y
0	0	0	0	1	0
0	0	1	0	0	0
0	1	0	0	1	0
0	1	1	1	1	0
1	0	0	0	1	0
1	0	1	1	1	1
1	1	0	1	0	0
1	1	1	0	0	0

		Zp,Wp			
		00	01	11	10
X	0				
	1				1

$$Y = Zp \cdot \overline{WP} \cdot X$$

Zn	Zp,Wp			
	00	01	11	10
X	0		1	
	1	1		1

$$Zn = \overline{X} \cdot Zp \cdot WP + X \cdot \overline{Zp} \cdot WP + X \cdot Zp \cdot \overline{WP}$$

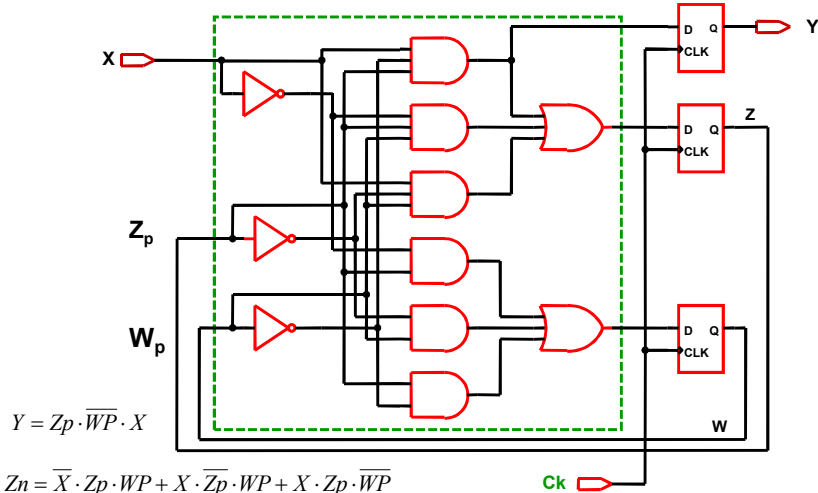
		Zp, Wp			
		00	01	11	10
X	0	1	1		1
	1		1		1

$$Wn = \overline{X} \cdot Zp + \overline{Zp} \cdot WP + Zp \cdot \overline{WP}$$

A.S.E.

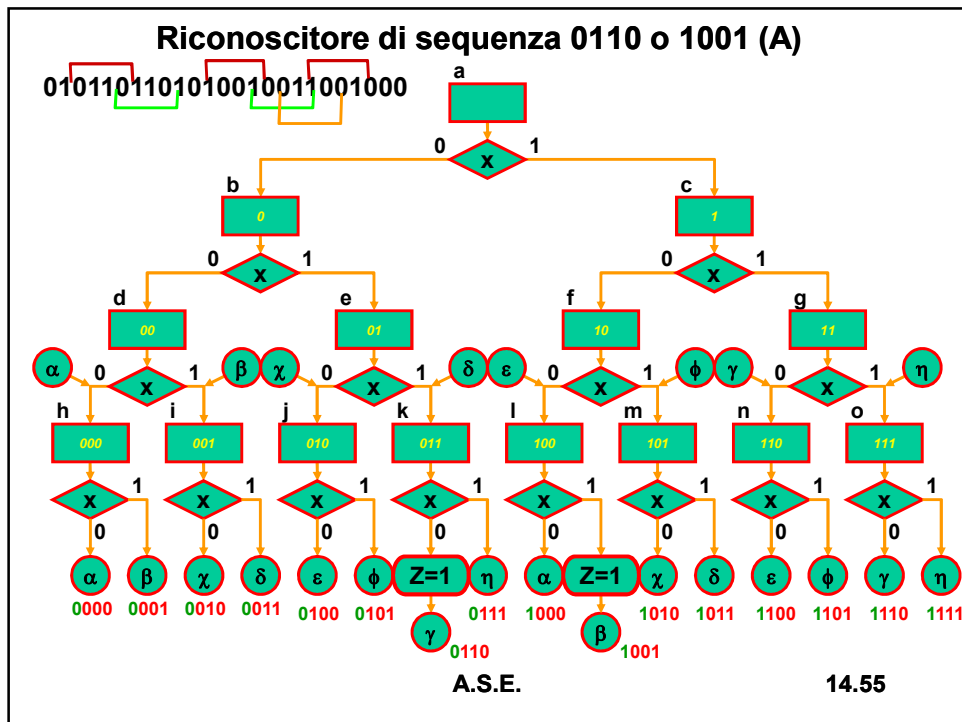
14.53

Schema



A.S.E.

14.54



CONCLUSIONI

Sintesi di reti sequenziali sincronizzate

- Descrizione di reti sequenziali
- Tabella delle transizioni
- Alcuni esempi

A.S.E.

14.56

A.S.E.

14.57

CONCLUSIONI

Sintesi di reti sequenziali sincronizzate

- **Contatori Sincroni modulo “ 2^N ”**
- **Contatori sincroni modulo “N”**
- **Modelli di reti sequenziali**
- **Descrizione di reti sequenziali**
- **Macchina di Mealy**
- **Macchina di Moore**
- **Macchina di Mealy ritardata**

A.S.E.

14.58